

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-266780
(P2004-266780A)

(43) 公開日 平成16年9月24日(2004.9.24)

| | | |
|----------------------------|------------|-------------|
| (51) Int. Cl. ⁷ | F I | テーマコード (参考) |
| H03K 7/08 | H03K 7/08 | 5H730 |
| H02M 3/155 | H02M 3/155 | P |
| H03K 4/06 | H03K 4/06 | G |

審査請求 未請求 請求項の数 5 O L (全 12 頁)

| | | | |
|---|----------------------------|----------|---|
| (21) 出願番号 | 特願2003-57703 (P2003-57703) | (71) 出願人 | 503361248 富士電機デバイステクノロジー株式会社 東京都品川区大崎一丁目11番2号 |
| (22) 出願日 | 平成15年3月4日(2003.3.4) | (74) 代理人 | 100092152 弁理士 服部 毅巖 |
| 特許法第30条第1項適用申請有り 2002年10月18日 社団法人電子情報通信学会発行の「電子情報通信学会技術研究報告 信学技報 Vol. 102 No. 475」に発表 | | (72) 発明者 | 片山 靖 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 |
| | | (72) 発明者 | 菅原 聡 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 |
| | | Fターム(参考) | 5H730 AA01 AS00 BB11 BB57 BB91 DD12 EE08 EE59 FD01 FF02 FG05 FG07 |

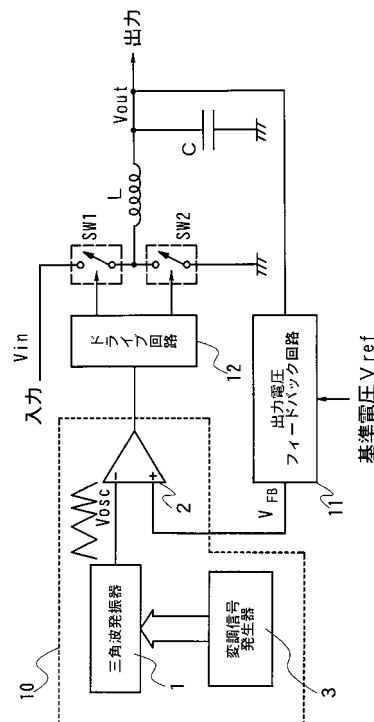
(54) 【発明の名称】 パルス幅変調回路

(57) 【要約】

【課題】 半導体集積回路の回路規模を大きくせず、発振周波数を一定の周波数幅で拡散させることでノイズピーク値を低減する。

【解決手段】 パルス幅変調回路10は、コンデンサの充放電により一定振幅の三角波信号電圧 V_{osc} を発生する三角波発振器1と、三角波発振器1で発生する三角波信号と出力電圧フィードバック回路11の出力である誤差電圧信号 V_{FB} とを比較することによりパルス幅変調信号を発生するコンパレータ2と、変調信号発生器3を備えている。変調信号発生器3は、基準電流発生回路と擬似乱数発生回路とを含み、三角波信号に同期するタイミングで三角波発振器1におけるコンデンサの充放電電流の大きさを離散的に切替えることにより、新たな抵抗を追加することなく、三角波信号電圧 V_{osc} の発振周波数を一定の変位で拡散させる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

電圧制御装置の実際の出力電圧と目標値との誤差電圧信号を入力するとともに、前記電圧制御装置へパルス幅変調信号を出力することにより半導体スイッチをオン・オフ制御するパルス幅変調回路において、

コンデンサの充放電により一定振幅の三角波信号を発生する発振手段と、

前記発振手段で発生する三角波信号と前記入力信号とを比較することによりパルス幅変調信号を発生する比較手段と、

前記発振手段の三角波信号に同期するタイミングで前記コンデンサの充放電電流の大きさを離散的に切替える電流切替手段と、

を備えることを特徴とするパルス幅変調回路。

10

【請求項 2】

前記電流切替手段は、デジタル変調信号に応じて選択的に開放・短絡される複数のスイッチと、前記各スイッチにより選択可能な複数の電流源とを備え、選択された各電流源の出力電流値を加算して所望する充放電電流の大きさを離散的に切替えることを特徴とする請求項 1 記載のパルス幅変調回路。

【請求項 3】

前記電流切替手段は、前記コンデンサの充放電電流の最低基準となる大きさの電流を出力する定電流源と、デジタル変調信号に応じて選択的に開放・短絡される複数のスイッチと、前記各スイッチにより選択され、それぞれ大きさの異なる電流を出力する複数の電流源とを備え、前記定電流源と選択された各電流源の出力電流値を加算して所望する充放電電流の大きさを離散的に切替えることを特徴とする請求項 1 記載のパルス幅変調回路。

20

【請求項 4】

前記複数の電流源は、前記定電流源の出力電流値に対して $2^0 \sim 2^{m-1}$ 倍の大きさを重み付けされた m 通りの電流値をもつ m 個の電流源からなることを特徴とする請求項 3 記載のパルス幅変調回路。

【請求項 5】

前記複数のスイッチを開放・短絡するデジタル変調信号として、擬似乱数信号を発生する線形フィードバックシフトレジスタ回路を備えたことを特徴とする請求項 3 記載のパルス幅変調回路。

30

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

この発明は、スイッチングレギュレータ、インバータ回路、及びデジタル増幅器などの電圧制御装置に用いられるパルス幅変調回路に関し、特に、スイッチング電源が発生するノイズを低減するための周波数拡散 PWM 制御を行うパルス幅変調回路に関する。

【0002】**【従来の技術】**

パルス幅変調回路は、スイッチングレギュレータ (DC - DC 変換回路)、インバータ (DC - AC 変換回路)、あるいはデジタル増幅器 (D 級アンプ) などにおける電圧制御に用いられるもので、その PWM (パルス幅変調) 信号を出力することにより半導体スイッチをオン・オフ制御して入力電圧の変換を行う。

40

【0003】

近年、携帯電話や PDA などの携帯用電子機器においては、高機能化、小型化、及び低消費電力化を実現するため、微細プロセスを用いた LSI による電圧制御装置を搭載するようになってきた。このような背景から、携帯用電子機器の内部回路は低電圧化する傾向にあり、内部回路に安定した電圧を供給するために用いる電源 IC に関しても、従来のリニアレギュレータから DC - DC コンバータへ置き換えることで、電圧変換比が大きい内部回路に対しても高効率の電源が提供できるようになった。

【0004】

50

こうした携帯用電子機器における電源供給システムは、一般に単一のバッテリーパックに接続される複数の電源ICを備え、各電源ICからそれぞれの回路の用途に応じた電力を供給する構成となっている。そのため、これら電源ICにリニアレギュレータとDC-DCコンバータとが混在する場合は、DC-DCコンバータで発生したノイズが共通ラインで接続されたリニアレギュレータを通じて、他の回路に影響を及ぼすことになる。特に、携帯電話のような無線機能を持つ電子機器の場合には、リニアレギュレータの負荷回路としてVCOなどのノイズに敏感なRF回路が多く接続されているため、DC-DCコンバータから発生するノイズ伝播を抑制し、あるいは低ノイズ化を図ることが重要である。

【0005】

最初に、従来のスイッチングレギュレータ(DC-DC変換回路)の一例について説明する。 10

図9は、従来のスイッチングレギュレータの一例を示すブロック図である。この図では、半導体スイッチSW1, SW2のオン・オフによって入力信号(直流電圧)の変換を行う降圧型DC-DCコンバータの回路例を示している。ここで、パルス幅変調回路10は、三角波発振器1とコンパレータ2を備え、出力電圧フィードバック回路11では、出力電圧Voutと基準電圧Vrefによって生成された出力電圧目標値との誤差電圧が増幅された誤差電圧信号VFBを生成している。出力電圧フィードバック回路11の出力である誤差電圧信号VFBは、コンパレータ2の+入力端子に供給され、三角波発振器1から-入力端子に供給される三角波信号と比較することにより、PWM信号に変換してドライブ回路12に出力される。ドライブ回路12では、半導体スイッチSW1, SW2を所定のオン時比率で制御することにより、リアクトルL、コンデンサCにより平滑化された出力電圧Voutを得ることができる。パルス幅変調回路10は、このようなスイッチングレギュレータだけでなく、入力信号の変換に際して電圧制御を行うPWM信号の発生手段として、インバータ回路、デジタル増幅器などにも用いられる。 20

【0006】

従来のパルス幅変調回路10に用いられる三角波発振器1の回路例を、図10に示す。三角波発振器1は、タイミングコンデンサCTと、このタイミングコンデンサCTの充放電経路を切替えるための半導体スイッチpMOS、及びnMOSと、コンデンサ充電用の電流源11aと、コンデンサ放電用の電流源11bと、タイミングコンデンサCTの両端電圧を検出して充放電の切替制御を行うコンパレータCmp1, Cmp2と、フリップフロップFF1とにより構成されている。この三角波発振器1は、コンパレータCmp1に上側閾値VUを与え、コンパレータCmp2に下側閾値VLを与えて、フリップフロップFF1の出力信号(Q)状態をH, Lに切替えることにより、タイミングコンデンサCTの充放電状態が規定されて、一定振幅の三角波信号電圧Voscを発生する。 30

【0007】

いま、三角波発振器1の初期状態を、 $V_{osc} < V_{U}$ 、かつフリップフロップFF1の状態が充電($Q = L$)と仮定して、三角波発振器1の動作を説明する。フリップフロップFF1の状態が充電の場合は、タイミングコンデンサCTは電流源11aの電流I1で充電され、三角波信号電圧Voscは一定の電圧変化率で上昇する。三角波信号電圧Voscが上昇して、上側閾値VUを超えるとフリップフロップFF1がセットして放電($Q = H$)に切替わる。フリップフロップFF1の状態が放電の場合、タイミングコンデンサCTは電流源11bの電流I2により放電され、三角波信号電圧Voscは一定の電圧変化率で下降する。三角波信号電圧Voscが下降して、下側閾値VLを下回るとフリップフロップFF1がリセットして充電($Q = L$)に切替わる。パルス幅変調回路10では、上記の動作を繰り返すことにより三角波発振器1が発振を行い、コンパレータ2に三角波信号電圧Voscが出力される。 40

【0008】

図10に示す三角波発振器1の発振周波数は、電流源11a, 11bの電流値I1, I2によって決まる。これら電流源11a, 11bの一例として、図11に示す基準電流発生回路が用いられる。図11の基準電流発生回路は、2つのpチャネル型MOS電界効果ト 50

ランジスタ $pMOS1$, $pMOS2$ と、オペアンプ $Amp1$ と、抵抗 R_T とにより構成されている。ここで、トランジスタ $pMOS1$, $pMOS2$ に記した添字 n は、それぞれのトランジスタ $pMOS1$, $pMOS2$ のサイズ比であって、 $MOSFET$ のチャンネル長を L 、チャンネル幅を W とした場合、それぞれトランジスタ $pMOS1$, $pMOS2$ の W/L の比を $1:n$ としている。なお、 W/L が等しい $MOSFET$ によって構成する場合には、それぞれのトランジスタ $pMOS1$, $pMOS2$ の並列接続される個数の比である。

【0009】

この基準電流発生回路では、抵抗 R_T の両端電圧はオペアンプ $Amp1$ によって基準電圧 V_{ref} と一致するようにフィードバック制御される。このため、抵抗 R_T には V_{ref}/R_T の電流が流れる。これにより定電流 I_{out} として、 V_{ref}/R_T の n 倍の電流値がトランジスタ $pMOS2$ から出力される。このように、図9のスイッチングレギュレータの三角波発振器1における発振周波数は、図11に示す基準電流発生回路を用いた場合には、その抵抗 R_T の大きさによって制御できる。しかし、上記従来の基準電流発生回路では、定電流 I_{out} は回路の動作期間中は固定され、三角波信号電圧 V_{osc} の周波数も一定である。

10

【0010】

ところが、このように一定周波数の三角波を用いてパルス幅変調を行う固定周波数 PWM 制御の場合、スイッチングレギュレータやインバータ回路、ディジタル増幅器の出力電圧に観測されるノイズスペクトルは、図12に示すようにスイッチング周波数の整数倍の線スペクトルとして観測される。このため、ノイズ電力が特定の周波数に集中し、高いピーク値のノイズスペクトルが発生することとなる。このようなノイズスペクトルのピーク値を低減するために、発振周波数を一定の周波数拡散幅で変位させることで、ノイズスペクトルを図13のように平均化し、ピーク値を低減するための提案が、以下の特許文献1~3に開示されている。

20

【0011】

【特許文献1】

特開2002-252970号公報

【特許文献2】

特開平7-312863号公報

【特許文献3】

特開平7-264849号公報

30

【0012】

【発明が解決しようとする課題】

しかしながら、これら特許文献1~3に開示されている周波数拡散手段は、いずれも図11に示す基準電流発生回路あるいは同様の機能を持つ時定数回路において、拡散する周波数に応じて抵抗 R_T を制御するものであった。そのため、他の半導体デバイスに比べて抵抗回路の小型化が困難であることから、外付け部品に制約のある携帯用電子機器における電源供給システムとして、半導体集積回路によりパルス幅変調回路を構成する場合にはチップサイズが増大してしまうおそれがあった。

40

【0013】

この発明の目的は、半導体集積回路の回路規模を大きくせずに、発振周波数を一定の周波数幅で拡散させることでノイズピーク値を低減するパルス幅変調回路を提供することにある。

【0014】

【課題を解決するための手段】

上記目的を達成するために、電圧制御装置の実際の出力電圧と目標値との誤差電圧信号を入力するとともに、前記電圧制御装置へパルス幅変調信号を出力することにより半導体スイッチをオン・オフ制御するパルス幅変調回路が提供される。このパルス幅変調回路は、コンデンサの充放電により一定振幅の三角波信号を発生する発振手段と、前記発振手段で発生する三角波信号と前記入力信号とを比較することによりパルス幅変調信号を発生する

50

比較手段と、前記発振手段の三角波信号に同期するタイミングで前記コンデンサの充放電電流の大きさを離散的に切替える電流切替手段とから構成される。

【0015】

このパルス幅変調回路では、半導体集積回路の回路規模を大きくせずに、発振周波数を一定の周波数幅で拡散させてノイズピーク値を低減できる。

【0016】

【発明の実施の形態】

以下、この発明の実施の形態について、図面を参照して説明する。

図1は、この発明のパルス幅変調回路を用いたスイッチングレギュレータを示すブロック図である。

10

【0017】

このスイッチングレギュレータは、パルス幅変調回路10、出力電圧フィードバック回路11、ドライブ回路12、半導体スイッチSW1、SW2、リアクトルL、コンデンサCから構成され、入力電圧 V_{in} を半導体スイッチSW1、SW2によってスイッチングして、基準電圧 V_{ref} によって生成された目標値に従って出力電圧 V_{out} を制御している。パルス幅変調回路10は、コンデンサの充放電により一定振幅の三角波信号電圧 V_{osc} を発生する三角波発振器1と、三角波発振器1で発生する三角波信号と出力電圧フィードバック回路11の出力である誤差電圧信号 V_{FB} とを比較することによりパルス幅変調信号を発生するコンパレータ2と、変調信号発生器3を備えている。

【0018】

20

ここで、三角波発振器1とコンパレータ2は、図9に示す従来のスイッチングレギュレータと同様のものであるが、変調信号発生器3からは三角波発振器1に変調信号を出力している。この変調信号発生器3は、後述する基準電流発生回路(図2)と擬似乱数発生回路(図4)とを含み、三角波信号に同期するタイミングで三角波発振器1におけるコンデンサの充放電電流の大きさを離散的に切替えることにより、三角波信号電圧 V_{osc} の発振周波数を一定の変位で拡散させるものである。

【0019】

図2は、パルス幅変調回路を構成する三角波発振器と基準電流発生回路を示す回路図、図3は、図2の三角波発振器から出力される三角波信号電圧を示す波形図である。

【0020】

30

このパルス幅変調回路10の三角波発振器1は、タイミングコンデンサ C_T と、このタイミングコンデンサ C_T の充放電経路を切替えるためのpチャネル型半導体スイッチpMOS、及びnチャネル型半導体スイッチnMOSと、コンデンサ充電用の電流源12aと、コンデンサ放電用の電流源12bと、タイミングコンデンサ C_T の両端電圧を検出して充放電の切替制御を行うコンパレータCmp1、Cmp2と、フリップフロップFF1とにより構成される。ここでは、図10に示す従来の三角波発振器1とは異なり、コンデンサ充電用の電流源12a及びコンデンサ放電用の電流源12bから、それぞれ基準電流 I_{ref} に比例した電流値 $k_1 I_{ref}$ 及び $k_2 I_{ref}$ が出力される。

【0021】

また、基準電流発生回路31は、これら電流源12a、12bに対して供給される基準電流 I_{ref} の発生手段であって、タイミングコンデンサ C_T の充放電電流の最低基準となる大きさの電流 I_{ref1} を出力する定電流源13aと、mビットのデジタル変調信号をアナログ電流出力 I_{ref2} に変換するD/Aコンバータ13bとから構成されている。D/Aコンバータ13bは、mビットのデジタル変調信号に応じて選択的に開放・短絡される複数のスイッチ $S_1 \sim S_m$ と、各スイッチ $S_1 \sim S_m$ により選択され、それぞれ大きさの異なる電流 $2^0 I_{ss} \sim 2^{m-1} I_{ss}$ を出力する複数の電流源131~13mとを備え、定電流源13aの電流 I_{ref1} に選択された各電流源131~13mの出力電流値を加算することにより、この基準電流発生回路31から所望する大きさの基準電流 I_{ref} として、離散的に切替えた 2^m 通りの電流値の充放電電流を出力する。

40

【0022】

50

一般に、図 1 に示すスイッチングレギュレータでは、出力電圧 V_{out} は半導体スイッチ $pMOS$ 、及び $nMOS$ のオン時比率によって制御される。このため、タイミングコンデンサ C_T が充電又は放電期間の途中において、 D/A コンバータ 13b へのデジタル変調信号が切替わり、そのアナログ電流出力 I_{ref2} が変化した場合には、三角波信号電圧 V_{osc} の傾きが充放電の周期の途中で変化する。その場合、オン時比率が変化して、スイッチングレギュレータでの電圧制御に悪影響を及ぼすおそれがある。この点については、同じくオン時比率によって電圧を制御するインバータ回路やデジタル増幅器などの電圧制御装置においても、同様の悪影響を及ぼすおそれがある。

【0023】

そこで、基準電流発生回路 31 の D/A コンバータ 13b に入力されるデジタル変調信号を、タイミングコンデンサ C_T の充電又は放電を制御するフリップフロップ $FF1$ に同期して、更新するようにしている。具体的には、三角波発振器 1 を構成するフリップフロップ $FF1$ の出力信号 Q の負側のエッジ（正側のエッジでもよい。）に同期して更新することにより、図 3 に示すような三角波信号電圧 V_{osc} の波形として、その信号周期 T_i 、 T_{i+1} 、 T_{i+2} 毎に傾き（電圧変化率）を変化させることができる。このとき、コンパレータ $Cmp1$ に上側閾値 V_{ou} を与え、コンパレータ $Cmp2$ に下側閾値 V_{ol} を与えることにより、一定振幅 V_A の三角波信号電圧 V_{osc} が出力される。

【0024】

図 4 は、デジタル変調信号を生成するための線形フィードバックシフトレジスタ回路を示す図である。この線形フィードバックシフトレジスタ回路（ $LFSR$ ）は、6 段に縦続接続した D フリップフロップ $D-FF1 \sim D-FF6$ と、排他的論理和回路 XOR とにより構成され、6 ビットの擬似乱数 $r1 \sim r6$ （ M 系列符号）をデジタル変調信号として出力するものである。図 2 のパルス幅変調回路において、この線形フィードバックシフトレジスタ回路から m ビットのデジタル変調信号を D/A コンバータ 13b に入力して周波数拡散を行うことで、三角波発振器 1 の周波数を任意に拡散することができる。

【0025】

図 5 は、集積回路により構成された低ノイズ $DC-DC$ コンバータを示すブロック図である。

この低ノイズ $DC-DC$ コンバータ 5 は、三角波発振器（三角波発生回路）1、 DA コンバータ 13b、6 ビットの $LFSR51$ 、レギュレータ 52、基準電圧源 53、出力信号と目標値の誤差を増幅しフィードバック制御するための出力電圧フィードバック回路（誤差増幅器）11、誤差出力と三角波を比較して PWM 信号を発生するコンパレータ（ PWM コンパレータ）2 などを含む制御回路部 50 と、この制御回路部 50 の PWM 信号により動作する出力部 60 とから構成されている。出力部 60 は、 $MOSFET$ などの半導体スイッチ $pMOS$ 及び $nMOS$ 、これら半導体スイッチ $pMOS$ 及び $nMOS$ を駆動するドライブ回路（ドライバ）12 から構成される。この集積回路の主な仕様は、表 1 に記載した通りであり、そのパルス幅変調回路は、三角波発生回路 1、及び DA コンバータ 13b からなる三角波発生回路部と 6 ビットの $LFSR51$ とが共通のクロックで動作している。

【0026】

【表 1】

10

20

30

40

| 制御方式 | 三角波比較方式 電圧モードPWM制御 |
|-------------------|-------------------------------------|
| 電源電圧範囲 | 3~5V |
| 出力電圧 | 1.5/2.0/2.5V |
| 中心周波数 | 100~600kHz |
| 周波数拡散幅 Δf | 30~100kHz |
| タイミングコンデンサ容量 | 220pF(typ.) |
| 出力部nMOSオン抵抗 | 0.26 Ω @V _{gs} =5V |
| 出力部pMOSオン抵抗 | 0.34 Ω @V _{gs} =-5V |

10

【0027】

図6(a)は、6ビットのM系列符号を用いた周波数拡散の効果を示すノイズスペクトルの模式図である。

これは、図1に示すスイッチングレギュレータにおいて、図4に示すような6ビットの擬似乱数発生回路(M系列符号)を用いた変調信号発生器3により、三角波発振器1の周波数を拡散したときの出力電圧スペクトルを測定したものである。比較のために、従来例(図9)における出力電圧のノイズスペクトルの測定結果を、図6(b)として示してある。これらの図を比較することにより、スイッチングレギュレータでは三角波発振器1の周波数を拡散することにより、ノイズスペクトルが平均化され、ピーク値が低減していることが確認できる。

20

【0028】

図7は、複数の電流源131~13mを半導体集積回路により構成した回路図である。この半導体集積回路は、複数のpチャネル型MOS電界効果トランジスタM1~M5と、オペアンプAmp1と、抵抗R_Tとにより構成されている。ここで、トランジスタM1~M5に記した添字nは、それぞれのトランジスタM1~M5のサイズ比である。図11における基準電流発生回路と比較すれば、D/Aコンバータ13bにおける電流源131~13mの出力数(m)に応じて、MOS電界効果トランジスタを追加するだけで、簡単に実現できる。

30

【0029】

図8は、図2のコンデンサ放電用の電流源12bを示す回路図である。ここでは、図2の基準電流発生回路31からの基準電流I_{ref}(=I_{ref1}+I_{ref2})を電流源15として示している。この電流源15には、サイズ比が1:k₂となる2つのnチャネル型MOSトランジスタM6, M7によるカレントミラー回路が接続され、半導体スイッチnMOSに流す電流の大きさをk₂I_{ref}に調整している。コンデンサ充電用の電流源12aについても、基準電流I_{ref}に比例した電流値k₁I_{ref}を、同様の半導体集積回路として容易に実現することができる。

【0030】

このように、スイッチングレギュレータを半導体集積回路によって実現する場合に、新たな抵抗を追加することなく、半導体デバイスの追加のみによって発振周波数を一定の周波数拡散幅で拡散させたスイッチングレギュレータを構成することができる。したがって、ノイズピーク値を低減したスイッチングレギュレータなど、携帯用電子機器の内部回路に安定した電圧供給が可能な集積回路を実現するうえで利点がある。

40

【0031】

以上の説明では、いずれの回路もCMOS回路として実現した例を示しているが、バイポーラトランジスタ回路によっても置き換え可能であることは自明であって、この発明はCMOS回路だけに限定されない。

【0032】

【発明の効果】

50

以上に説明したように、この発明のパルス幅変調回路によれば、発振周波数を一定の周波数幅で拡散させることにより、スイッチングにともなうノイズスペクトルを平均化してそのピーク値を低減するとともに、半導体集積回路として実現した場合にそのチップサイズの増大を抑えることができる。

【図面の簡単な説明】

【図 1】この発明のパルス幅変調回路を用いたスイッチングレギュレータを示すブロック図である。

【図 2】パルス幅変調回路を構成する三角波発振器と基準電流発生回路を示す回路図である。

【図 3】図 2 の三角波発振器から出力される三角波信号電圧を示す波形図である。

10

【図 4】デジタル変調信号を生成するための線形フィードバックシフトレジスタ回路を示す図である。

【図 5】集積回路により構成された低ノイズ DC - DC コンバータを示すブロック図である。

【図 6】(a) は、6 ビットの M 系列符号を用いた周波数拡散の効果を示すノイズスペクトルの模式図、(b) は、従来例における出力電圧のノイズスペクトルの測定結果を示す模式図である。

【図 7】図 2 のパルス幅変調回路における複数の電流源を半導体集積回路により構成した回路図である。

【図 8】図 2 のパルス幅変調回路におけるコンデンサ放電用の電流源を示す回路図である。

20

【図 9】従来のスイッチングレギュレータの一例を示すブロック図である。

【図 10】従来のパルス幅変調回路に用いられる三角波発振器の一例を示すブロック図である。

【図 11】基準電流発生回路の一例を示すブロック図である。

【図 12】周波数一定でパルス幅変調した場合のノイズスペクトルを示す模式図である。

【図 13】周波数を拡散してパルス幅変調した場合のノイズスペクトルを示す模式図である。

【符号の説明】

- 1 三角波発振器
- 2 コンパレータ
- 3 変調信号発生器
- 10 パルス幅変調回路
- 11 出力電圧フィードバック回路
- 11 a コンデンサ充電用電流源
- 11 b コンデンサ放電用電流源
- R_T 抵抗
- C_T タイミングコンデンサ
- 12 ドライブ回路
- 12 a コンデンサ充電用電流源
- 12 b コンデンサ放電用電流源
- 13 1 ~ 13 m 電流源
- 13 a 定電流源
- 13 b D / A コンバータ
- SW 1 , SW 2 半導体スイッチ
- S 1 ~ S m スイッチ
- Cmp 1 , Cmp 2 コンパレータ
- FF 1 フリップフロップ
- 3 1 基準電流発生回路
- p M O S pチャネル型半導体スイッチ

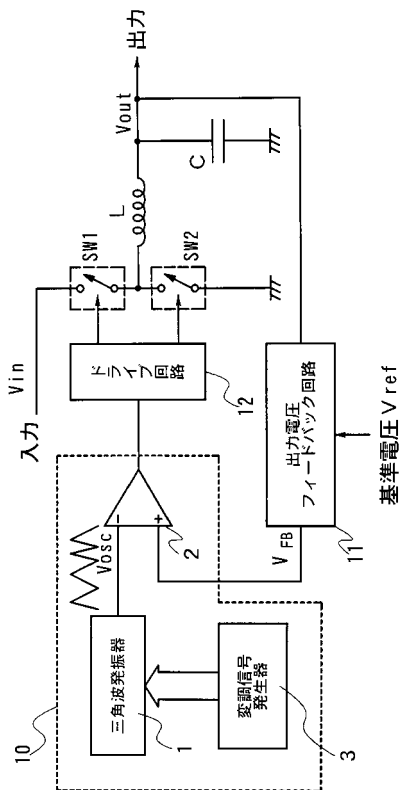
30

40

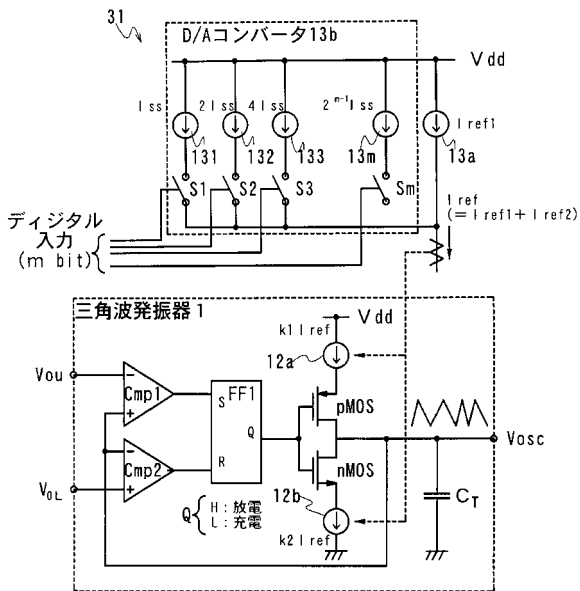
50

- n MOS nチャネル型半導体スイッチ
- L リアクトル
- C コンデンサ
- 5 1 LFSR
- 5 2 基準電圧源
- 5 3 レギュレータ

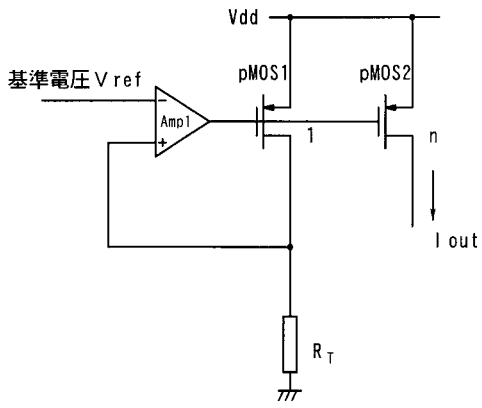
【 図 1 】



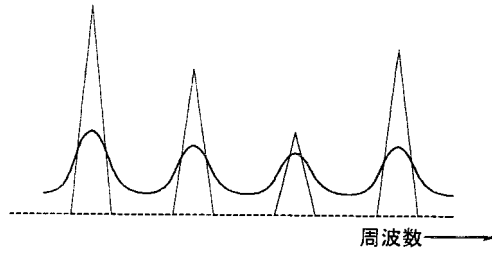
【 図 2 】



【 图 1 1 】



【 图 1 3 】



【 图 1 2 】

