

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-117482

(P2013-117482A)

(43) 公開日 平成25年6月13日(2013.6.13)

(51) Int.Cl.	F I	テーマコード (参考)
GO 1 R 31/00 (2006.01)	GO 1 R 31/00	2 G 0 3 6
GO 1 R 31/28 (2006.01)	GO 1 R 31/28 H	2 G 1 3 2

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21) 出願番号	特願2011-265885 (P2011-265885)	(71) 出願人	000227180 日置電機株式会社 長野県上田市小泉81番地
(22) 出願日	平成23年12月5日(2011.12.5)	(74) 代理人	100104787 弁理士 酒井 伸司
		(72) 発明者	村山 林太郎 長野県上田市小泉81番地 日置電機株式会社内
		(72) 発明者	塩入 章弘 長野県上田市小泉81番地 日置電機株式会社内
		Fターム(参考)	2G036 AA03 AA27 BB12 CA06 2G132 AA20 AB02 AC03 AD04 AD15 AL04 AL09 AL12

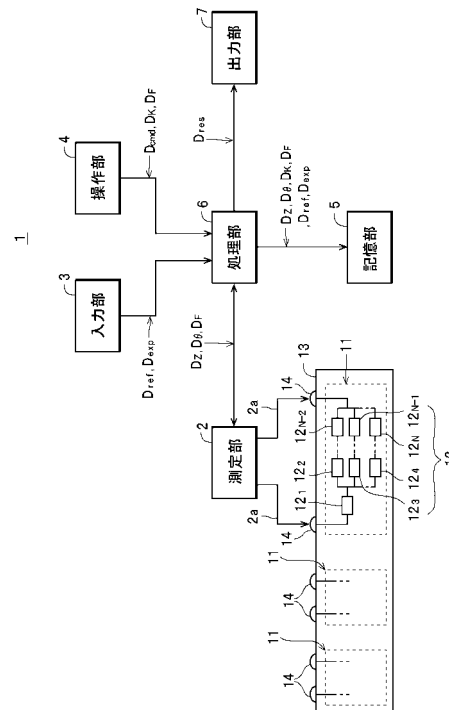
(54) 【発明の名称】 電子回路検査装置、電子回路検査方法、回路基板検査装置および回路基板検査方法

(57) 【要約】

【課題】電子回路を構成する各電子部品を個別に検査する。

【解決手段】電子回路11のインピーダンスZおよび位相の各周波数特性を実測する測定部2と、これらの周波数特性に基づいて電子回路11の等価回路を構成する各パラメータのパラメータ値を等価回路に対応する演算式に従って実測パラメータ値として算出するパラメータ算出処理とを実行すると共に、算出した実測パラメータ値に基づいて電子回路11を検査する処理部6を備えている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の電子部品で構成される電子回路を検査する電子回路検査装置であって、
前記電子回路に予め規定された一対の端子間のインピーダンスおよび位相の各周波数特性を実測する測定部と、

実測された前記インピーダンスおよび前記位相の前記各周波数特性に基づいて、前記電子回路に対応する等価回路を構成する各パラメータのパラメータ値を当該等価回路に対応する演算式に従って実測パラメータ値として算出するパラメータ算出処理を実行すると共に、当該算出した実測パラメータ値に基づいて前記電子回路を検査する処理部を備えている電子回路検査装置。

10

【請求項 2】

前記処理部は、前記各パラメータの前記算出した実測パラメータ値を、予め算出された前記複数の電子部品がすべて正常となる態様、および前記複数の電子部品のうちの少なくとも一つの電子部品が異常となるすべての態様のそれぞれにおける前記各パラメータのパラメータ値が含まれる個別基準範囲と当該態様毎に比較して、前記各パラメータの前記実測パラメータ値が、対応する前記個別基準範囲にすべて含まれる前記個別基準範囲の組を適合基準範囲組として検出する検出処理、並びに当該検出処理において前記適合基準範囲組が検出されたときに、前記電子回路の前記各電子部品が前記各態様のうちの当該適合基準範囲組に対応する前記態様であると特定する態様特定処理を実行して前記電子回路を検査する請求項 1 記載の電子回路検査装置。

20

【請求項 3】

入力部と、

前記電子回路の前記等価回路に対応する前記演算式、および当該電子回路に対応する前記適合基準範囲組を記憶する記憶部とを備え、

前記処理部は、新たな前記電子回路の新たな等価回路に対応する新たな前記演算式、および当該新たな電子回路に対応する新たな前記適合基準範囲組を前記入力部を介して入力したときには、入力した前記新たな演算式および前記新たな適合基準範囲組を前記記憶部に記憶させるデータ記憶処理を実行し、

前記パラメータ算出処理、前記検出処理および前記態様特定処理において、前記記憶部に記憶されている前記演算式および前記適合基準範囲組のうちの選択された演算式および適合基準範囲組を使用する請求項 2 記載の電子回路検査装置。

30

【請求項 4】

前記測定部は、前記パラメータ算出処理において使用される周波数帯域の前記各周波数特性のみを実測する請求項 1 から 3 のいずれかに記載の電子回路検査装置。

【請求項 5】

複数の電子部品で構成される電子回路が実装された回路基板を検査する回路基板検査装置であって、

請求項 1 から 4 のいずれかに記載の電子回路検査装置と、当該電子回路検査装置による前記電子回路に対する検査結果に基づいて前記回路基板の良否を判別する判別部とを備えている回路基板検査装置。

40

【請求項 6】

前記電子回路検査装置は、前記回路基板としての部品内蔵基板に内蔵された前記電子回路を検査する請求項 5 記載の回路基板検査装置。

【請求項 7】

複数の電子部品で構成される電子回路に予め規定された一対の端子間のインピーダンスおよび位相の各周波数特性を実測する周波数特性実測処理と、

実測された前記インピーダンスおよび前記位相の前記各周波数特性に基づいて、前記電子回路に対応する等価回路を構成する各パラメータのパラメータ値を当該等価回路に対応する演算式に従って実測パラメータ値として算出するパラメータ算出処理とを実行して、当該算出した実測パラメータ値に基づいて前記電子回路を検査する電子回路検査方法。

50

【請求項 8】

複数の電子部品で構成される電子回路が実装された回路基板を検査する回路基板検査方法であって、

請求項 7 記載の電子回路検査方法によって前記電子回路を検査し、

当該検査の結果に基づいて前記回路基板の良否を判別する回路基板検査方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、複数の電子部品で構成される電子回路を検査する電子回路検査装置および電子回路検査方法、並びにこの電子回路検査装置を有してこの電子回路が実装された回路基板を検査する回路基板検査装置および回路基板検査方法に関するものである。

10

【背景技術】**【0002】**

この種の電子回路検査装置として、本願出願人は下記特許文献 1 に開示された電子回路検査装置を提案している。この電子回路検査装置は、所定の共振周波数を有する電子回路に所定の周波数の検査用信号を供給しつつこの電子回路を流れる交流電流と検査用信号の交流電圧との間の位相差を測定する測定部と、電子回路の良否を判別する判別部とを備え、測定部は、所定の周波数の検査用信号として共振周波数よりも低い周波数の検査用信号および共振周波数よりも高い周波数の検査用信号を供給し、判別部は、各検査用信号の供給時に測定された各位相差の極性の違いの有無に基づいて電子回路の良否を判別する。

20

【0003】

この電子回路検査装置では、所定の共振周波数を有する電子回路の良否検査に際して、共振周波数よりも低い周波数および高い周波数の 2 種類の検査用信号を供給しつつ、電子回路についての各周波数における各位相差を測定するだけで、各位相差の極性の違いの有無に基づいて電子回路の良否を判別（検査）することができる。この場合、例えば、各位相差の極性が互いに異なるときに電子回路が良品であると判別する。したがって、ネットワークアナライザやスペクトラムアナライザなどの高価な検査機器を不要にできる結果、装置コストを安価にすることができ、これによって検査に要するコストを十分に低減することが可能となっている。また、ネットワークアナライザやスペクトラムアナライザなどを使用する従来方法とは異なり、検査用信号の周波数を所定の周波数帯域内で低域から高域へと変化させ（掃引させ）つつ多数の周波数ポイントで振幅特性や位相特性などの伝送特性を測定する必要がないため、検査時間を大幅に短縮することが可能となっている。

30

【先行技術文献】**【特許文献】****【0004】**

【特許文献 1】特開 2006 - 23138 号公報（第 4 - 5 頁、第 1 図）

【発明の概要】**【発明が解決しようとする課題】****【0005】**

40

ところが、本願発明者らが、上記した電子回路検査装置についてさらに検討を行った結果、この電子回路検査装置には、以下の改善すべき課題が存在していることを見出した。すなわち、この電子回路検査装置では、電子回路の全体としての良否を検査することができるものの、電子回路を構成する複数の電子部品について個別に検査することができないという改善すべき点を見出した。

【0006】

本発明は、かかる課題を改善すべくなされたものであり、簡易な測定で電子回路を構成する各電子部品についても個別に検査し得る電子回路検査装置および電子回路検査方法、並びにこの電子回路が実装された回路基板を検査する回路基板検査装置および回路基板検査方法を提供することを主目的とする。

50

【課題を解決するための手段】

【0007】

上記目的を達成すべく請求項1記載の電子回路検査装置は、複数の電子部品で構成される電子回路を検査する電子回路検査装置であって、前記電子回路に予め規定された一対の端子間のインピーダンスおよび位相の各周波数特性を実測する測定部と、実測された前記インピーダンスおよび前記位相の前記各周波数特性に基づいて、前記電子回路に対応する等価回路を構成する各パラメータのパラメータ値を当該等価回路に対応する演算式に従って実測パラメータ値として算出するパラメータ算出処理を実行すると共に、当該算出した実測パラメータ値に基づいて前記電子回路を検査する処理部を備えている。

【0008】

また、請求項2記載の電子回路検査装置は、請求項1記載の電子回路検査装置において、前記処理部は、前記各パラメータの前記算出した実測パラメータ値を、予め算出された前記複数の電子部品がすべて正常となる態様、および前記複数の電子部品のうちの少なくとも1つの電子部品が異常となるすべての態様のそれぞれにおける前記各パラメータのパラメータ値が含まれる個別基準範囲と当該態様毎に比較して、前記各パラメータの前記実測パラメータ値が、対応する前記個別基準範囲にすべて含まれる前記個別基準範囲の組を適合基準範囲組として検出する検出処理、並びに当該検出処理において前記適合基準範囲組が検出されたときに、前記電子回路の前記各電子部品が前記各態様のうちの当該適合基準範囲組に対応する前記態様であると特定する態様特定処理を実行して前記電子回路を検査する。

【0009】

また、請求項3記載の電子回路検査装置は、請求項2記載の電子回路検査装置において、入力部と、前記電子回路の前記等価回路に対応する前記演算式、および当該電子回路に対応する前記適合基準範囲組を記憶する記憶部とを備え、前記処理部は、新たな前記電子回路の新たな等価回路に対応する新たな前記演算式、および当該新たな電子回路に対応する新たな前記適合基準範囲組を前記入力部を介して入力したときには、入力した前記新たな演算式および前記新たな適合基準範囲組を前記記憶部に記憶させるデータ記憶処理を実行し、前記パラメータ算出処理、前記検出処理および前記態様特定処理において、前記記憶部に記憶されている前記演算式および前記適合基準範囲組のうちの選択された演算式および適合基準範囲組を使用する。

【0010】

また、請求項4記載の電子回路検査装置は、請求項1から3のいずれかに記載の電子回路検査装置において、前記測定部は、前記パラメータ算出処理において使用される周波数帯域の前記各周波数特性のみを実測する。

【0011】

また、請求項5記載の回路基板検査装置は、複数の電子部品で構成される電子回路が実装された回路基板を検査する回路基板検査装置であって、請求項1から4のいずれかに記載の電子回路検査装置と、当該電子回路検査装置による前記電子回路に対する検査結果に基づいて前記回路基板の良否を判別する判別部とを備えている。

【0012】

また、請求項6記載の回路基板検査装置は、請求項5記載の回路基板検査装置において、前記電子回路検査装置は、前記回路基板としての部品内蔵基板に実装された前記電子回路を検査する。

【0013】

また、請求項7記載の電子回路検査方法は、複数の電子部品で構成される電子回路に予め規定された一対の端子間のインピーダンスおよび位相の各周波数特性を実測する周波数特性実測処理と、実測された前記インピーダンスおよび前記位相の前記各周波数特性に基づいて、前記電子回路に対応する等価回路を構成する各パラメータのパラメータ値を当該等価回路に対応する演算式に従って実測パラメータ値として算出するパラメータ算出処理とを実行して、当該算出した実測パラメータ値に基づいて前記電子回路を検査する。

10

20

30

40

50

【 0 0 1 4 】

また、請求項 8 記載の回路基板検査方法は、複数の電子部品で構成される電子回路が実装された回路基板を検査する回路基板検査方法であって、請求項 7 記載の電子回路検査方法によって前記電子回路を検査し、当該検査の結果に基づいて前記回路基板の良否を判別する。

【 発明の効果 】

【 0 0 1 5 】

請求項 1 記載の電子回路検査装置および請求項 7 記載の電子回路検査方法によれば、一对の端子間のインピーダンスおよび位相の各周波数特性を測定するという簡易な測定で、電子回路を構成する各電子部品について個別に検査することができる。

10

【 0 0 1 6 】

請求項 2 記載の電子回路検査装置では、電子回路に対応する等価回路についての各パラメータの実測パラメータ値が各パラメータに対応する個別基準範囲にすべて含まれる個別基準範囲の組を適合基準範囲組として検出する検出処理を実行して、この適合基準範囲組が検出されたときに、電子回路の各電子部品が各態様のうちの適合基準範囲組に対応する態様であると特定する。

【 0 0 1 7 】

したがって、この電子回路検査装置によれば、例えば、複数の電子部品のうちの 1 つの電子部品が異常となるすべての態様のそれぞれにおける各パラメータのパラメータ値が含まれる個別基準範囲を規定しておくことにより、電子回路を構成する各電子部品がすべて正常であるか否かを検査することができると共に、各電子部品のうちのいずれか 1 つのみが異常となっているときには、異常となっている 1 つの電子部品を特定することができるため、各電子部品について個別に、かつより正確に検査することができる。

20

【 0 0 1 8 】

請求項 3 記載の電子回路検査装置によれば、新たな電子回路についての演算式および適合基準範囲組を入力部を介して入力して記憶部に記憶させることができるため、任意の回路構成の電子回路についての検査を実行することができる。

【 0 0 1 9 】

請求項 4 記載の電子回路検査装置によれば、すべての電子回路について共通の周波数帯域のインピーダンスおよび位相の各周波数特性を測定するという構成と比較して、電子回路毎に予め規定されたより狭い周波数帯域でのインピーダンスおよび位相の各周波数特性のみを測定すればよいため、インピーダンスおよび位相の各周波数特性の測定に要する時間を短縮することができる。

30

【 0 0 2 0 】

請求項 5 記載の回路基板検査装置および請求項 8 記載の回路基板検査方法によれば、電子回路に対する検査結果に基づいて、各電子部品について個別に検査できると共に、回路基板全体としての良否についても検査することができる。

【 0 0 2 1 】

請求項 6 記載の回路基板検査装置によれば、電子回路が内蔵された（内部に配設された）部品内蔵基板においても、この電子回路に接続される一对の端子を部品内蔵基板の表面に予め配設しておくことにより、内蔵された電子回路を構成する各電子部品について個別に検査することができる。

40

【 図面の簡単な説明 】

【 0 0 2 2 】

【 図 1 】 電子回路検査装置 1 の構成図である。

【 図 2 】 電子回路 1 1（電子回路 A）の等価回路である。

【 図 3 】 電子回路 1 1（電子回路 B）の等価回路である。

【 図 4 】 電子回路 A についての各個別基準範囲組 P A 1 ~ P A 1 1 の説明図である。

【 図 5 】 電子回路 B についての各個別基準範囲組 P B 1 ~ P B 2 1 の説明図である。

【 図 6 】 電子回路検査装置 1 の動作、電子回路検査方法および回路基板検査方法を説明す

50

るためのフローチャートである。

【発明を実施するための形態】

【0023】

以下、添付図面を参照して、電子回路検査装置1、回路基板検査装置、電子回路検査方法および回路基板検査方法の実施の形態について説明する。

【0024】

最初に、電子回路検査装置1の構成について、図面を参照して説明する。

【0025】

電子回路検査装置1は、図1に示すように、測定部2、入力部3、操作部4、記憶部5、処理部6および出力部7を備え、測定部2に接続された測定対象としての電子回路11を検査可能に構成されている。また、この電子回路検査装置1は、この電子回路11の検査を実行することにより、電子回路11が実装された回路基板（例えば、後述する部品内蔵基板13）の検査についても実行可能に構成されて、回路基板検査装置としても機能する。なお、電子回路検査装置1は、部品内蔵基板13以外の回路基板（電子回路11が基板の表面にのみ実装された回路基板）についても検査対象とすることができるのは勿論である。

10

【0026】

電子回路11は、複数の電子部品 $12_1, 12_2, 12_3, \dots, 12_{N-2}, 12_{N-1}, 12_N$ （ N は、2以上の整数。特に区別しないときには、「電子部品12」ともいう）で構成されている。本例では、一例として、電子回路検査装置1は、複数の電子部品12で構成された回路網（破線で囲まれた回路網）を1または複数内蔵する部品内蔵基板13におけるこの回路網を電子回路11として検査する。この場合、部品内蔵基板13の表面には、回路網（電子回路11）の異なる2つの節点（ノード）に配線を介して接続される一对のテストポイント14（電子回路11における一对の端子に相当する）が回路網（電子回路11）毎に配設されている。

20

【0027】

また、各電子回路11については、電子回路11を構成する電子部品12が既知であると共に、各電子部品12の相互間の接続関係（回路構成）、および電子回路11と各テストポイント14との間の接続関係についても既知である。このため、各テストポイント14を1端子対としたときの1端子対回路網としての各電子回路11についての等価回路（すべての電子部品12が正常であり、各接続関係も正常のときの等価回路）も既知であり、かつこの等価回路についての各パラメータ（インダクタンスや容量や抵抗）のパラメータ値（インダクタンス値や容量値や抵抗値）を、各電子回路11について実測したインピーダンス Z の周波数特性データ D_Z 、および位相の周波数特性データ D_{ϕ} から算出するための複数の演算式についても既知である。

30

【0028】

測定部2は、一例としてインピーダンスアナライザで構成されて、一对のプロープ2aを介して部品内蔵基板13の各テストポイント14間に接続可能に構成されて、処理部6からの周波数データ D_F で指定された周波数帯域でのこのテストポイント14に接続されている電子回路11についてのインピーダンス Z の周波数特性および位相の周波数特性を処理部6の指示に応じて測定する。また、測定部2は、測定したインピーダンス Z の周波数特性を示す周波数特性データ D_Z 、および位相の周波数特性を示す周波数特性データ D_{ϕ} を処理部6に出力する。

40

【0029】

入力部3は、一例として、SDメモ리카ードやメモリスティックなどのリムーバブル型のメモ리카ードが装着可能に構成されている。また、入力部3は、装着されたメモ리카ードに記憶されている各種データを処理部6からの指示に応じて読み込んで、処理部6に出力可能に構成されている。本例では、入力部3は、メモ리카ードに記憶されている各電子回路11についての後述の個別基準範囲組を示す基準データ D_{ref} 、および各電子回路11の等価回路についての各パラメータのパラメータ値を算出するための上記した複数の

50

演算式を示す演算式データ D_{exp} を読み込んで、処理部 6 に出力する。

【0030】

操作部 4 は、例えば操作キー（図示せず）を複数備え、操作された操作キーに予め割り当てられた処理を処理部 6 に対して実行させるための命令データ D_{cmd} と、操作された操作キーによって指定された電子回路 11 の種類を示す種類データ D_k と、操作された操作キーによって指定されたインピーダンス Z および位相の各周波数特性を測定する周波数帯域（電子回路 11 の種類に固有の周波数帯域）を示す周波数データ D_f とを処理部 6 に出力する。

【0031】

記憶部 5 は、RAM などの半導体メモリや、HDD (Hard disk drive) で構成されて、測定部 2 で実測された周波数特性データ D_z, D 、入力部 3 を介してメモリカードから読み込んだ基準データ D_{ref} および演算式データ D_{exp} 、並びに電子回路 11 の等価回路について算出した後述する各パラメータ値などを記憶する。

【0032】

この場合、電子回路 11 についての基準データ D_{ref} とは、図 2 に示す等価回路で表される電子回路 11（電子回路 A）では、図 4 に示すように、電子回路 11 を構成する複数（この例では 10 個）の電子部品 12（ $12_1, 12_2, 12_3, \dots, 12_{10}$ ）がすべて正常となる態様におけるこの等価回路の各パラメータ（容量 C_1, C_2 、インダクタンス L_1 および抵抗 R_1, R_2 ）のパラメータ値（容量値 C_{1v}, C_{2v} 、インダクタンス値 L_{1v} および抵抗値 R_{1v}, R_{2v} ）が含まれる個別基準範囲の組である個別基準範囲組 PA_1 、および複数の電子部品 12 のうちの 1 つの電子部品のみが異常（例えば、パラメータ値が正常値の範囲内に入らない場合、オープン（実装し忘れや周辺のパターン断線）の場合、およびショート（短絡故障）の場合）となるすべての態様のそれぞれにおける各パラメータのパラメータ値が含まれる個別基準範囲の態様毎の個別基準範囲組 PA_2, \dots, PA_{11} を示すデータをいう。各個別基準範囲は、図 4 に示すように、各パラメータのパラメータ値の下限値と上限値とによって規定されている。例えば、個別基準範囲組 PA_1 に含まれるパラメータ C_1 のパラメータ値 C_{1v} についての個別基準範囲は、下限値 a_{1min} と、上限値 a_{1max} とで規定されている。なお、各個別基準範囲は、各パラメータのパラメータ値の下限値および上限値のいずれか一方のみで規定する構成を採用することもできる。

【0033】

また、図 3 に示す等価回路で構成される電子回路 11（電子回路 B）では、図 5 に示すように、電子回路 11 を構成する複数（この例では 20 個）の電子部品 12（ $12_1, 12_2, 12_3, \dots, 12_{20}$ ）がすべて正常となる態様におけるこの等価回路の各パラメータ（容量 C_1, C_2, C_3 、インダクタンス L_1, L_2, L_3 および抵抗 R_1, R_2 ）のパラメータ値（容量値 C_{1v}, C_{2v}, C_{3v} 、インダクタンス値 L_{1v}, L_{2v}, L_{3v} および抵抗値 R_{1v}, R_{2v} ）が含まれる個別基準範囲の組である個別基準範囲組 PB_1 、および複数の電子部品 12 のうちの 1 つの電子部品のみが異常（例えば、パラメータ値が正常値の範囲内に入らない場合、オープン（実装し忘れや周辺のパターン断線）の場合、およびショート（短絡故障）の場合）となるすべての態様のそれぞれにおける各パラメータのパラメータ値が含まれる個別基準範囲の態様毎の個別基準範囲組 PB_2, \dots, PB_{21} を示すデータをいう。各個別基準範囲は、図 5 に示すように、各パラメータのパラメータ値の下限値と上限値とによって規定されている。例えば、個別基準範囲組 PA_1 に含まれるパラメータ C_1 のパラメータ値 C_{1v} についての個別基準範囲は、下限値 f_{1min} と、上限値 f_{1max} とで規定されている。この場合、回路構成が相違する各電子回路 A, B についての各個別基準範囲の下限値および上限値は、一般的にはそれぞれ相違する値となる。

【0034】

なお、パラメータとしての各容量 C_1, C_2, C_3 については、特に区別しないときには、パラメータ C （または容量 C ）ともいい、そのパラメータ値としての各容量値 C_{1v}

10

20

30

40

50

、 C_2 、 C_3 については、特に区別しないときには、パラメータ値 C_v （または容量値 C_v ）ともいうものとする。また、パラメータとしてのインダクタンス L_1 、 L_2 、 L_3 については、特に区別しないときには、パラメータ L （またはインダクタンス L ）ともいい、そのパラメータ値としてのインダクタンス値 L_1 、 L_2 、 L_3 については、特に区別しないときには、パラメータ値 L_v （またはインダクタンス値 L_v ）ともいうものとする。また、パラメータとしての抵抗 R_1 、 R_2 については、特に区別しないときには、パラメータ R （または抵抗 R ）ともいい、そのパラメータ値としての抵抗値 R_1 、 R_2 については、特に区別しないときには、パラメータ値 R_v （または抵抗値 R_v ）ともいうものとする。

【0035】

処理部6は、例えばCPUで構成されて、測定部2および入力部3に対する制御、データ記憶処理、および電子回路検査処理50（図6参照）を実行する。また、処理部6は、電子回路検査装置1が回路基板検査装置として機能するときには、判別部として機能して判別処理を実行する。出力部7は、一例として、液晶ディスプレイなどの表示装置で構成されて、電子回路11についての検査結果 D_{res} を画面に表示する。なお、表示装置に代えて、外部装置（外部記憶媒体などの外部記憶装置を含む）とのインターフェース回路で出力部7を構成して、この外部装置に検査結果 D_{res} を出力することもできる。

【0036】

次いで、電子回路検査装置1の電子回路11に対する検査動作と共に、電子回路検査方法について、図面を参照して説明する。

【0037】

まず、ユーザは、部品内蔵基板13の検査対象とする電子回路11に接続されている各テストポイント14に測定部2の各プローブ2aを接続する。これにより、部品内蔵基板13における検査対象の電子回路11としての回路網に測定部2が接続される。次いで、ユーザは、接続した電子回路11についての基準データ D_{ref} および演算式データ D_{exp} が記憶部5に記憶されていないときには、この基準データ D_{ref} および演算式データ D_{exp} が記憶されているメモリカード（不図示）を入力部3に装着して、電子回路検査装置1に対して、メモリカードから基準データ D_{ref} および演算式データ D_{exp} を読み込ませて、記憶部5に記憶させる。

【0038】

一例として、図2で示される等価回路の電子回路11（電子回路Aともいう）についての基準データ D_{ref} のみが記憶部5に記憶されており、測定部2に接続されている電子回路11（図3で示される等価回路の電子回路B）についての基準データ D_{ref} が記憶部5に記憶されていないときには、まず、ユーザは、電子回路Bについての基準データ D_{ref} および演算式データ D_{exp} が記憶されているメモリカードを入力部3に装着し、次いで、操作部4に対する操作を行うことにより、基準データ D_{ref} および演算式データ D_{exp} をメモリカードから読み込んで、記憶部5に記憶させる指示を示す命令データ D_{cmd} を処理部6に出力する。

【0039】

処理部6は、この命令データ D_{cmd} を入力したときには、データ記憶処理を実行する。このデータ記憶処理では、処理部6は、まず、メモリカードに記憶されている基準データ D_{ref} および演算式データ D_{exp} を読み取って処理部6に出力させる制御を入力部3に対して実行する。次いで、処理部6は、入力部3から出力されている基準データ D_{ref} および演算式データ D_{exp} を読み込んで、新たな電子回路11（電子回路B）についての基準データ D_{ref} および演算式データ D_{exp} として記憶部5に記憶させる。これにより、データ記憶処理が完了し、新たな電子回路11についての基準データ D_{ref} および演算式データ D_{exp} が記憶部5に記憶される。この場合、演算式データ D_{exp} で示される演算式は、例えば、電子回路11のインピーダンス Z および位相に現れる共振周波数やこの共振周波数での Q 値で構成されたり、インピーダンス Z および位相から算出されるレジスタンス、リアクタンス、コンダクタンスおよびサセプタンスについての

10

20

30

40

50

共振周波数、最大値およびQ値などで構成されている。

【0040】

続いて、ユーザは、操作部4に対する操作を行うことにより、測定部2に接続されている電子回路11の種類（この例では、電子回路B）を示す種類データ D_K （この例では、電子回路Bを示す種類データ）と、この電子回路11についてのインピーダンス Z および位相の各周波数特性を測定する周波数帯域（例えば、電子回路Bに対して予め規定された周波数帯域 W_b ）を示す周波数データ D_F とを処理部6に入力する。この場合、処理部6は、操作部4から入力した種類データ D_K および周波数データ D_F を記憶部5に記憶させる。

【0041】

次いで、処理部6は、図6に示す電子回路検査処理50を実行する。この電子回路検査処理50では、処理部6は、まず、周波数特性実測処理を実行する（ステップ51）。この周波数特性実測処理において、処理部6は、記憶部5から周波数データ D_F を読み出して測定部2に出力することにより、周波数データ D_F で示される周波数帯域（この例では、周波数帯域 W_b ）での電子回路11についてのインピーダンス Z および位相の各周波数特性を測定部2に測定させる。また、処理部6は、測定部2に対して、測定したインピーダンス Z および位相の各周波数特性を示す周波数特性データ D_Z, D を処理部6に出力させる。また、処理部6は、測定部2から出力される各周波数特性データ D_Z, D を読み込んで、記憶部5に記憶させる。これにより、周波数特性実測処理が完了する。

【0042】

続いて、処理部6は、パラメータ算出処理を実行する（ステップ52）。このパラメータ算出処理では、処理部6は、まず、種類データ D_K で示される電子回路11（電子回路B）についての演算式データ $D_{e_x p}$ 、および周波数特性実測処理で実測した周波数特性データ D_Z, D を記憶部5から読み出す。次いで、処理部6は、各周波数特性データ D_Z, D に基づいて、電子回路11の等価回路（図3参照）についての各パラメータ C （容量 C_1, C_2, C_3 ）のパラメータ値 C_v （容量値 $C_1 v, C_2 v, C_3 v$ ）、各パラメータ L （インダクタンス L_1, L_2, L_3 ）のパラメータ値 L_v （インダクタンス値 $L_1 v, L_2 v, L_3 v$ ）、および各パラメータ R （抵抗 R_1, R_2 ）のパラメータ値 R_v （抵抗値 $R_1 v, R_2 v$ ）を演算式データ $D_{e_x p}$ で示される演算式に従って算出して、これらを実測パラメータ値として記憶部5に記憶させる。これにより、パラメータ算出処理が完了する。以下、このパラメータ算出処理において算出したパラメータ値（容量値 $C_1 v, C_2 v, C_3 v$ 、インダクタンス値 $L_1 v, L_2 v, L_3 v$ 、および抵抗値 $R_1 v, R_2 v$ ）を特に区別しないときには、実測パラメータ値ともいう。

【0043】

次いで、処理部6は、検出処理を実行する（ステップ53）。この検出処理では、処理部6は、記憶部5に記憶されている実測パラメータ値（容量値 $C_1 v, C_2 v, C_3 v$ 、インダクタンス値 $L_1 v, L_2 v, L_3 v$ 、および抵抗値 $R_1 v, R_2 v$ ）を、記憶部5に記憶されている基準データ $D_{r_e f}$ で示される電子回路Bの各個別基準範囲組（図5参照）を構成する（つまり、態様毎の）各パラメータ（容量 C_1, C_2, C_3 、インダクタンス L_1, L_2, L_3 、および抵抗 R_1, R_2 ）のパラメータ値（容量値 $C_1 v, C_2 v, C_3 v$ 、インダクタンス値 $L_1 v, L_2 v, L_3 v$ 、および抵抗値 $R_1 v, R_2 v$ ）についての個別基準範囲と比較する。また、処理部6は、この比較により、各パラメータの実測パラメータ値が、対応する個別基準範囲にすべて含まれる個別基準範囲組を適合基準範囲組として検出する。

【0044】

この各パラメータの実測パラメータ値と、各個別基準範囲組を構成する各パラメータについての個別基準範囲との比較について、図5に示す個別基準範囲組 P_{B1} を構成する個別基準範囲を例に挙げて説明する。この場合、処理部6は、まず、電子回路Bの個別基準範囲組 P_{B1} を構成するパラメータ C_1 （容量 C_1 ）についてのパラメータ値（容量値） $C_1 v$ の個別基準範囲（ f_{1min} 以上 f_{1max} 以下）と、対応する実測パラメータ値

10

20

30

40

50

である容量値 C_{1v} とを比較して、実測パラメータ値である容量値 C_{1v} がこの個別基準範囲に含まれるか否かを検出する。また、処理部 6 は、個別基準範囲組 $P B 1$ を構成するパラメータ C_2 (容量 C_2) についてのパラメータ値 (容量値) C_{2v} の個別基準範囲 (g_{1min} 以上 g_{1max} 以下) と、対応する実測パラメータ値である容量値 C_{2v} とを比較して、実測パラメータ値である容量値 C_{2v} がこの個別基準範囲に含まれるか否かを検出する。

【0045】

また、処理部 6 は、残りの実測パラメータ値 (容量値 C_{3v} 、インダクタンス値 L_{1v} 、 L_{2v} 、 L_{3v} 、および抵抗値 R_{1v} 、 R_{2v}) についても、個別基準範囲組 $P B 1$ を構成する残りの各パラメータ C_3 、 L_1 、 L_2 、 L_3 、 R_1 、 R_2 (容量 C_3 、インダクタンス L_1 、 L_2 、 L_3 、および抵抗 R_1 、 R_2) についての各パラメータ値 (容量値 C_{3v} 、インダクタンス値 L_{1v} 、 L_{2v} 、 L_{3v} 、および抵抗値 R_{1v} 、 R_{2v}) の個別基準範囲とそれぞれ比較して、各実測パラメータ値が対応する個別基準範囲に含まれるか否かを検出する。

10

【0046】

この検出の結果、各パラメータ (容量 C_1 、 C_2 、 C_3 、インダクタンス L_1 、 L_2 、 L_3 、および抵抗 R_1 、 R_2) の実測パラメータ値 (容量値 C_{1v} 、 C_{2v} 、 C_{3v} 、インダクタンス値 L_{1v} 、 L_{2v} 、 L_{3v} 、および抵抗値 R_{1v} 、 R_{2v}) が、対応する個別基準範囲にすべて含まれているときには、処理部 6 は、この個別基準範囲組 $P B 1$ を適合基準範囲組として検出して、その旨を記憶部 5 に記憶させる。

20

【0047】

処理部 6 は、実測パラメータ値 (容量値 C_{1v} 、 C_{2v} 、 C_{3v} 、インダクタンス値 L_{1v} 、 L_{2v} 、 L_{3v} 、および抵抗値 R_{1v} 、 R_{2v}) と、他の個別基準範囲組 $P B 2 \sim P B 2 1$ を構成する各個別基準範囲との比較についても実行して、これらの個別基準範囲組 $P B 2 \sim P B 2 1$ が、適合基準範囲組であるか否かを検出して、適合基準範囲組のときにはその旨を記憶部 5 に記憶させる。これにより、検出処理が完了する。

【0048】

続いて、処理部 6 は、態様特定処理を実行する (ステップ 5 4)。この態様特定処理では、処理部 6 は、検出処理において適合基準範囲組が 1 組だけ検出されたときには、電子回路 1 1 (電子回路 B) の電子部品 1 2 が、図 5 に示す各態様 (本例では、2 1 種類の態様) のうちの適合基準範囲組に対応する態様であると特定して、その旨を記憶部 5 に記憶させる。例えば、個別基準範囲組 $P B 1$ が適合基準範囲組として検出されたときには、処理部 6 は、電子回路 1 1 が個別基準範囲組 $P B 1$ に対応する態様、つまり 2 0 個の電子部品 $1 2_1 \sim 1 2_{20}$ がすべて正常であると特定する。また、例えば、個別基準範囲組 $P B 2$ が適合基準範囲組として検出されたときには、処理部 6 は、電子回路 1 1 が個別基準範囲組 $P B 2$ に対応する態様、つまり電子部品 1 2 のうちの電子部品 $1 2_1$ のみが異常であると特定する。

30

【0049】

一方、処理部 6 は、検出処理において適合基準範囲組が 2 組以上検出されたとき、または 1 つも検出されなかったときには、電子部品 1 2 が複数個異常となっていると考えられる。このため、この場合には、処理部 6 は、その旨を記憶部 5 に記憶させる。これにより、態様特定処理が完了する。

40

【0050】

最後に、処理部 6 は、出力処理を実行して (ステップ 5 5)、態様特定処理において特定した検査対象の電子回路 1 1 についての態様を、表示装置で構成された出力部 7 に検査結果 D_{res} として表示させる。これにより、電子回路検査処理 5 0 が完了する。

【0051】

ユーザは、引き続き、部品内蔵基板 1 3 に実装されている他の電子回路 1 1 についての検査を実行するときであって、この他の電子回路 1 1 が直前に検査した電子回路 (検査済みの電子回路) 1 1 と同種類のときには、検査済みの電子回路 1 1 に代えて、この新たな

50

電子回路 11 を測定部 2 に接続した後、再度、電子回路検査処理 50 を実行する。

【0052】

また、基準データ D_{ref} および演算式データ D_{exp} が記憶部 5 に記憶されている他の種類の電子回路 11 (本例では、電子回路 A) についての検査を実行するときには、ユーザは、測定部 2 に接続されている電子回路 B に代えて、電子回路 A を電子回路 11 として測定部 2 に接続する。次いで、ユーザは、操作部 4 に対する操作を行うことにより、測定部 2 に接続されている電子回路 11 の種類 (電子回路 A) を示す種類データ D_k (電子回路 B を示す種類データ) と、電子回路 11 についてのインピーダンス Z および位相の各周波数特性を測定する周波数帯域 (例えば、電子回路 A に対して予め規定された周波数帯域 W_a) を示す周波数データ D_f とを処理部 6 に入力する。この際、処理部 6 は、入力した種類データ D_k および周波数データ D_f を記憶部 5 に記憶させた後に、電子回路検査処理 50 を実行する。これにより、電子回路 A についての検査が行われ、その検査結果 D_{res} が出力部 7 に表示される。

10

【0053】

また、基準データ D_{ref} および演算式データ D_{exp} が記憶部 5 に記憶されていない新たな電子回路 11 について検査を実行するときには、ユーザは、電子回路検査装置 1 に対して、この電子回路 11 についての基準データ D_{ref} および演算式データ D_{exp} が記憶されているメモリカードからこれらのデータ D_{ref} 、 D_{exp} を読み込ませるデータ記憶処理を実行させた後に、操作部 4 に対する操作を行って、この電子回路 11 の種類データ D_k と、測定するインピーダンス Z および位相の各周波数特性の周波数帯域 (新たな電子回路 11 に対して予め規定された周波数帯域 W) を示す周波数データ D_f とを入力して、処理部 6 に対して電子回路検査処理 50 を実行させる。これにより、新たな電子回路 11 についての検査が行われ、その検査結果 D_{res} が出力部 7 に表示される。

20

【0054】

また、部品内蔵基板 13 に実装されている電子回路 11 のうちの検査対象とすべき電子回路 11 の検査がすべて完了したときには、ユーザは、操作部 4 に対する操作を行うことにより、部品内蔵基板 13 についての検査が完了した旨を示す命令データ D_{cmd} を処理部 6 に出力する。処理部 6 は、この命令データ D_{cmd} を入力したときには、判別部として機能して、判別処理を実行する。この判別処理では、処理部 6 は、部品内蔵基板 13 の検査を行ったすべての電子回路 11 に対する検査結果 (すべての電子部品 12 が正常か否か) に基づいて、すべての電子回路 11 の電子部品 12 が正常なときには部品内蔵基板 13 が良品であると判別し、すべての電子回路 11 の電子部品 12 のうちの少なくとも 1 つが異常のときには部品内蔵基板 13 は不良であると判別して、その判別結果を部品内蔵基板 13 についての検査結果 D_{res} として出力部 7 に表示させる。これにより、電子回路検査装置 1 は、部品内蔵基板 13 の良否を判別する回路基板検査装置として機能する。

30

【0055】

このように、この電子回路検査装置 1 および電子回路検査方法では、電子回路 11 に予め規定された一对のテストポイント 14 を使用して実測されたインピーダンス Z および位相の電子回路 11 についての各周波数特性に基づいて、電子回路 11 に対応する等価回路を構成する各パラメータ C 、 L 、 R のパラメータ値 C_v 、 L_v 、 R_v を実測パラメータ値として算出するパラメータ算出処理を実行し、この実測パラメータ値に基づいて電子回路 11 を検査する。

40

【0056】

したがって、この電子回路検査装置 1 および電子回路検査方法によれば、一对のテストポイント 14 間のインピーダンス Z および位相の各周波数特性を測定するという簡易な測定で、電子回路 11 を構成する各電子部品 12 について個別に検査することができる。

【0057】

また、この電子回路検査装置 1 および電子回路検査方法では、上記のようにしてパラメータ算出処理によって算出された各パラメータ C 、 L 、 R の実測パラメータ値を、複数の電子部品 12 がすべて正常となる態様、および複数の電子部品 12 のうちの 1 つの電子部

50

品のみが異常となるすべての態様のそれぞれにおける各パラメータ C , L , R のパラメータ値 C_v , L_v , R_v が含まれる個別基準範囲と態様毎（個別基準範囲組毎）に比較して、各パラメータ C , L , R の実測パラメータ値が、対応する個別基準範囲にすべて含まれる個別基準範囲組（個別基準範囲の組）を適合基準範囲組として検出する検出処理と、検出処理において適合基準範囲組が検出されたときに、電子回路 11 の各電子部品 12 が各態様のうちの適合基準範囲組に対応する態様であると特定する態様特定処理とを実行する。

【0058】

したがって、この電子回路検査装置 1 および電子回路検査方法によれば、電子回路 11 を構成する各電子部品 12 がすべて正常であるか否かを検査することができると共に、各電子部品 12 のうちのいずれか 1 つのみが異常となっているときには、異常となっている 1 つの電子部品 12 を特定することができる。つまり、この電子回路検査装置 1 および電子回路検査方法によれば、各電子部品 12 について個別に、かつより正確に検査することができる。

10

【0059】

また、この電子回路検査装置 1 および電子回路検査方法では、処理部 6 は、新たな電子回路 11 に対応する新たな等価回路についての新たな演算式を示す演算式データ D_{exp} 、およびこの新たな電子回路 11 に対応する新たな適合基準範囲組を示す基準データ D_{ref} を入力部 3 を介して入力したときには、入力した新たな等価回路についての新たな演算式および新たな適合基準範囲組を記憶部 5 に記憶させるデータ記憶処理を実行し、パラメータ算出処理、検出処理および態様特定処理において、記憶部 5 に記憶されている演算式および適合基準範囲組のうちの操作部 4 を介して選択された電子回路 11 についての演算式および適合基準範囲組を使用する。

20

【0060】

したがって、この電子回路検査装置 1 および電子回路検査方法によれば、新たな電子回路 11 についての演算式データ D_{exp} および基準データ D_{ref} を入力部 3 を介して入力して記憶部 5 に記憶させることができるため、任意の回路構成の電子回路 11 についての検査を実行することができる。

【0061】

また、この電子回路検査装置 1 および電子回路検査方法では、上記したように、周波数特性実測処理において、電子回路 11 が電子回路 A のときには、この電子回路 A に対して予め規定された周波数帯域 W_a でのインピーダンス Z および位相 の各周波数特性のみを実測し、電子回路 11 が電子回路 B のときには、この電子回路 B に対して予め規定された周波数帯域 W_b （周波数帯域 W_a とは異なる周波数帯域）でのインピーダンス Z および位相 の各周波数特性のみを実測し、電子回路 A , B 以外の新たな電子回路 11 のときには、この新たな電子回路 11 に対して予め規定された周波数帯域 W （周波数帯域 W_a , W_b とは異なる周波数帯域）でのインピーダンス Z および位相 の各周波数特性のみを実測する。

30

【0062】

したがって、この電子回路検査装置 1 および電子回路検査方法によれば、電子回路 11 の種類によってその共振周波数が異なることに起因して、パラメータ算出処理において使用される周波数帯域でのインピーダンス Z および位相 の各周波数特性が電子回路 11 毎に相違するという状況下において、このすべての周波数帯域を含む共通の周波数帯域を規定して、すべての電子回路 11 についてこの共通の周波数帯域のインピーダンス Z および位相 の各周波数特性を測定するという構成と比較して、電子回路 11 毎に予め規定されたより狭い周波数帯域でのインピーダンス Z および位相 の各周波数特性のみを測定すればよいため、インピーダンス Z および位相 の各周波数特性の測定に要する時間を短縮することができる。

40

【0063】

また、電子回路検査装置 1 および電子回路検査方法によれば、処理部 6 が判別部として

50

機能して判別処理を実行することで、電子回路検査装置 1 が回路基板検査装置として機能して、部品内蔵基板 1 3 に実装されている各電子回路 1 1 に対する検査結果に基づいて部品内蔵基板 1 3 の良否を判別することにより（すなわち、回路基板検査方法の実施により）、回路基板である部品内蔵基板 1 3 全体としての良否についても検査することができる。

【 0 0 6 4 】

また、上記のように回路基板検査装置として機能する電子回路検査装置 1 および上記の回路基板検査方法によれば、電子回路 1 1 が内蔵された部品内蔵基板 1 3 においても、この電子回路 1 1 に接続される一对のテストポイント 1 4 を部品内蔵基板 1 3 の表面に予め配設しておくことにより、内蔵された電子回路 1 1 を構成する各電子部品 1 2 について個別に検査することができる。このため、部品内蔵基板 1 3 の表面に電子部品 1 2 が実装される前に部品内蔵基板 1 3 の良否を検査することで、早期に部品内蔵基板 1 3 の良否を判別することができ、これにより、不良な部品内蔵基板 1 3 の表面に電子部品 1 2 を実装するといった事態を回避することができる結果、生産性を向上させることができる。

10

【 0 0 6 5 】

なお、上記した電子回路検査装置 1 および電子回路検査方法では、電子回路 1 1 のパラメータ算出処理において使用される周波数帯域のインピーダンス Z および位相 の各周波数特性のみを実測する構成として、各周波数特性の測定に要する時間の短縮を図っているが、複数の電子回路 1 1 の検査において測定すべきインピーダンス Z および位相 の各周波数特性についての周波数帯域が大きく相違しない場合には、実測するインピーダンス Z および位相 の各周波数特性の周波数帯域を共通（同一）にする構成を採用することもできる。

20

【 0 0 6 6 】

また、検査対象とする電子回路 1 1 が予め決まっているときには、検査対象とするすべての電子回路 1 1 についての基準データ D_{ref} および演算式データ D_{exp} を予め記憶部 5 に記憶させておく構成を採用することもできる。また、上記した電子回路検査装置 1 および電子回路検査方法では、電子回路 1 1 の種類を示す種類データ D_K と、インピーダンス Z および位相 の各周波数特性を測定する周波数帯域を示す周波数データ D_F とを操作部 4 から入力する構成を採用しているが、操作部 4 に代えて、外部機器から入力する構成を採用することもできる。

30

【 0 0 6 7 】

また、上記した電子回路検査装置 1 および電子回路検査方法では、電子回路 1 1 を構成する複数の電子部品 1 2 について、図 4 , 5 に示すように、1 個ずつ異常となる態様での個別基準範囲組を規定して、1 個ずつ個別に検査する構成を採用しているが、図示はしないが、1 個ずつ異常となる態様での個別基準範囲組に加えて、電子部品 1 2 の任意の 2 個が同時に異常となる態様での個別基準範囲組、電子部品 1 2 の任意の 3 個が同時に異常となる態様での個別基準範囲組、・・・、電子部品 1 2 の任意の M 個（ M は N 以下で、かつ 2 以上の整数）が同時に異常となる態様（複数の電子部品のうちの少なくとも 1 つの電子部品が異常となるすべての態様）での個別基準範囲組を規定して検査する構成を採用することもできる。この構成を採用することにより、電子回路 1 1 を構成する各電子部品 1 2 がすべて正常であるか否かを検査することができると共に、各電子部品 1 2 が 1 個ずつ異常となるときのこの 1 個の電子部品 1 2、各電子部品 1 2 が 2 個ずつ異常となるときのこの 2 個の電子部品 1 2、・・・、各電子部品 1 2 が M 個ずつ異常となるときのこの M 個の電子部品 1 2 をすべて特定する検査を実行することができる。

40

【符号の説明】

【 0 0 6 8 】

- 1 電子回路検査装置
- 2 測定部
- 3 入力部
- 5 記憶部

50

【 図 4 】

	個別基準範囲組	態様	パラメータ	個別基準範囲
電子回路A (電子部品 12 ₁ ~12 ₁₀)	PA1	電子部品 12 ₁ ~12 ₁₀ : すべて正常	C1	$a1max \geq C1v \geq a1min$
			C2	$b1max \geq C2v \geq b1min$
			L1	$c1max \geq L1v \geq c1min$
			R1	$d1max \geq R1v \geq d1min$
	PA2	電子部品 12 ₁ のみ異常	R2	$e1max \geq R2v \geq e1min$
			C1	$a2max \geq C1v \geq a2min$
			C2	$b2max \geq C2v \geq b2min$
			L1	$c2max \geq L1v \geq c2min$
	.	.	R1	$d2max \geq R1v \geq d2min$
			R2	$e2max \geq R2v \geq e2min$
	PA10	電子部品 12 ₉ のみ異常	C1	$a10max \geq C1v \geq a10min$
			C2	$b10max \geq C2v \geq b10min$
			L1	$c10max \geq L1v \geq c10min$
			R1	$d10max \geq R1v \geq d10min$
	.	.	R2	$e10max \geq R2v \geq e10min$
			C1	$a11max \geq C1v \geq a11min$
	PA11	電子部品 12 ₁₀ のみ異常	C2	$b11max \geq C2v \geq b11min$
			L1	$c11max \geq L1v \geq c11min$
R1			$d11max \geq R1v \geq d11min$	
R2			$e11max \geq R2v \geq e11min$	

【 図 5 】

	個別基準範囲組	態様	パラメータ	個別基準範囲
電子回路B (電子部品 12 ₁ ~12 ₂₀)	PB1	電子部品 12 ₁ ~12 ₂₀ : すべて正常	C1	$f1max \geq C1v \geq f1min$
			C2	$g1max \geq C2v \geq g1min$
			C3	$h1max \geq C3v \geq h1min$
			L1	$i1max \geq L1v \geq i1min$
			L2	$j1max \geq L2v \geq j1min$
			L3	$k1max \geq L3v \geq k1min$
	PB2	電子部品 12 ₁ のみ異常	R1	$m1max \geq R1v \geq m1min$
			R2	$n1max \geq R2v \geq n1min$
			C1	$f2max \geq C1v \geq f2min$
			C2	$g2max \geq C2v \geq g2min$
			C3	$h2max \geq C3v \geq h2min$
			L1	$i2max \geq L1v \geq i2min$
	.	.	L2	$j2max \geq L2v \geq j2min$
			L3	$k2max \geq L3v \geq k2min$
	PB20	電子部品 12 ₁₉ のみ異常	R1	$m2max \geq R1v \geq m2min$
			R2	$n2max \geq R2v \geq n2min$
			C1	$f20max \geq C1v \geq f20min$
			C2	$g20max \geq C2v \geq g20min$
			C3	$h20max \geq C3v \geq h20min$
			L1	$i20max \geq L1v \geq i20min$
	.	.	L2	$j20max \geq L2v \geq j20min$
			L3	$k20max \geq L3v \geq k20min$
	PB21	電子部品 12 ₂₀ のみ異常	R1	$m20max \geq R1v \geq m20min$
			R2	$n20max \geq R2v \geq n20min$
C1			$f21max \geq C1v \geq f21min$	
C2			$g21max \geq C2v \geq g21min$	
C3			$h21max \geq C3v \geq h21min$	
L1			$i21max \geq L1v \geq i21min$	
.	.	L2	$j21max \geq L2v \geq j21min$	
		L3	$k21max \geq L3v \geq k21min$	
.	.	R1	$m21max \geq R1v \geq m21min$	
		R2	$n21max \geq R2v \geq n21min$	

【 図 6 】

