

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-220267

(P2014-220267A)

(43) 公開日 平成26年11月20日(2014.11.20)

(51) Int.Cl.			F I	テーマコード (参考)		
HO 1 L	31/10	(2006.01)	HO 1 L	31/10	A	2 H 1 4 7
GO 2 B	6/122	(2006.01)	GO 2 B	6/12	B	5 F O 4 9
GO 2 B	6/13	(2006.01)	GO 2 B	6/12	M	

審査請求 未請求 請求項の数 5 O L (全 20 頁)

(21) 出願番号 特願2013-96162 (P2013-96162)
 (22) 出願日 平成25年5月1日 (2013.5.1)

(71) 出願人 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番1号
 (74) 代理人 100094525
 弁理士 土井 健二
 (74) 代理人 100094514
 弁理士 林 恒徳
 (74) 代理人 100105337
 弁理士 眞鍋 潔
 (74) 代理人 100072833
 弁理士 柏谷 昭司
 (72) 発明者 下山 峰史
 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 導波路型半導体受光装置及びその製造方法

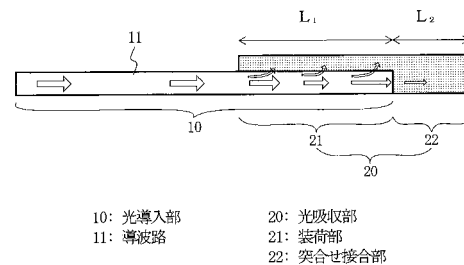
(57) 【要約】

【課題】 導波路型半導体受光装置及びその製造方法に関し、光入力導波路との界面での反射を低減するとともに、透過光も低減する。

【解決手段】 光導入部の導波路上に装荷された装荷部と光導入部の導波路に突合せ接合された突合せ接合部からなる光吸収部を構成する材料の屈折率及び吸収係数を、光導入部を構成する材料の屈折率及び吸収係数よりも大きくする。

【選択図】 図 1

本発明の実施の形態の導波路型半導体受光装置の概念的断面図



【特許請求の範囲】

【請求項 1】

光導入部と、

前記光導入部の導波路上に装荷された装荷部と、前記光導入部の導波路に突合せ接合された突合せ接合部からなる光吸収部と

を有し、

前記光吸収部を構成する材料の屈折率及び吸収係数が、前記光導入部を構成する材料の屈折率及び吸収係数よりも大きいことを特徴とする導波路型半導体受光装置。

【請求項 2】

前記突合せ接合部に対して複数の前記光導入部が突合せ接合されていることを特徴とする請求項 1 に記載の半導体受光装置。

10

【請求項 3】

前記装荷部の長さ L_1 と突合せ接合部の長さ L_2 の比は、前記光吸収部を構成する材料の屈折率 n_1 、前記装荷部の長さ L_1 と光閉じ込め係数 k_1 を夫々 L_1 、 k_1 、前記突合せ接合部の長さ L_2 と光閉じ込め係数 k_2 を夫々 L_2 、 k_2 、前記光導入部の導波路と前記突合せ接合部との突合せ接合界面における反射率 r とした場合、

$$\exp\{- (k_1 L_1 + k_2 L_2)\} = r / (1 - r)$$

を満たす値の L_1 / L_2 に対して $\pm 20\%$ の範囲であることを特徴とする請求項 1 または請求項 2 に記載の導波路型半導体受光装置。

20

【請求項 4】

前記光導入部が、シリコン基板上に SiO_2 膜を介して設けられた単結晶シリコン層に形成された光導入部であり、前記光吸収部がGeを最大成分とするGe系半導体からなることを特徴とする請求項 1 乃至請求項 3 のいずれか 1 項に記載の導波路型半導体受光装置。

【請求項 5】

第 1 の半導体からなる半導体基板上に絶縁膜を介して形成した第 1 の半導体からなる第 1 半導体層の一部が残存するようにエッチングして突合せ接合部形成領域を形成する工程と、

前記突合せ接合部形成領域以外の前記第 1 半導体層の少なくとも一部をストライプ状にエッチングして導波路を形成する工程と、

30

前記導波路の一部をマスクして前記導波路の露出部と前記突合せ接合部形成領域に前記第 1 の半導体の屈折率及び吸収係数よりも大きい屈折率及び吸収係数を有する第 2 の半導体からなる第 2 半導体層を形成する工程と、

少なくとも前記第 2 半導体層の形成されなかった前記導波路上にクラッド層を堆積して光導入部を形成する工程と

を有することを特徴とする導波路型半導体受光装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、導波路型半導体受光装置及びその製造方法に関するものであり、例えば、高速光通信に用いられる半導体受光素子等の導波路型半導体受光装置及びその製造方法に関する。

40

【背景技術】

【0002】

コンピュータの処理能力への要求が高まるにつれ、CPUとメモリとの間のデータ通信、或いは、CPU間などのデータ送受信帯域の拡大が必要とされて来ている。電気信号でのデータ伝送には限界が迫りつつあり、光信号の適用が求められている。

【0003】

この際、CPUやメモリ内における電気信号とデータ送受信に用いられる光信号との変換を効率良く行うには、CPUと光処理部品との集積化が必要である。こうした課題に答

50

えるべく、Si 基板上に種々の光部品を構成する Si - P h o t o n i c s と呼ばれる分野の研究・開発が注目を集めつつある。特に、次世代の大容量光インターコネクタ用途に、シリコン基板上の光回路に集積して用いられる半導体受光器が注目を集めている。

【0004】

このような光部品のうち、光の合分波や変調といった処理を行う部分については、過剰損失を避けるため光を吸収しない特性が求められる。一方で、光を電気に変換するための受光部には、当然ながら光を吸収する特性が必要である。この要求を満たす有力な候補と考えられているのは、受光部には Ge 材料を、それ以外の部分は Si 材料を用いた上で、波長 $1.2 \mu\text{m} \sim 1.6 \mu\text{m}$ の近赤外光を用いる組み合わせである。

【0005】

この波長帯の光は Si に対しては透明であり、Ge 材料には吸収される。他にもこの波長帯の光を吸収する半導体材料は存在するが、Ge は Si と同じ I V 族半導体材料であり、例えば、III-V 族化合物半導体混晶を用いた場合に比較し、製造工程における汚染の影響が小さいため、有力な候補とされている。

【0006】

このような、Ge と Si との組み合わせを用いる場合、受光部では Si 導波路から Ge - P D (P h o t o D e t e c t o r) への光結合が行われるが、光結合の方法としては大きく分けて2つの光結合方法が知られている。第1の方法は、光導波路からの光を回折格子構造や、光導波層に対して傾斜した反射鏡構造によって基板と垂直な方向に出射させ、面型の PD で受光する方法である。第2の方法は、導波路型の PD を光を導入する光導波路と直接接続してそのまま受光する方法である。

【0007】

第1の方法は、PD を光回路と独立に形成することができるために、素子そのものの作製は比較的容易になるという利点がある。また、PD 部作製時には光回路への汚染の問題を気にする必要がないために場合によっては III-V 族化合物半導体混晶を用いることも可能になるなどの利点がある。しかし、面入射型 PD の場合、光入射方向と光吸収に伴って生じた電子の輸送方向とが同一のため、受光効率を上げるために光吸収層厚を大きくすると、電子の輸送時間が増加し応答速度が低下するという問題がある。

【0008】

一方、導波路型 PD では、光回路部への汚染などの影響を考慮する必要があるために素子作製工程に制限が加わる点が欠点である。しかし、光伝播方向と電子の輸送方向が異なっており、受光効率は光導波路長に、電子の輸送時間は吸収層厚或いは光導波路幅に、それぞれ独立に依存するため、効率と帯域の両立が容易な点が利点である。なお、光導波路長の増加は素子容量の増加につながるため、効率と帯域が完全に独立に決定される訳ではないことには注意を要するが、後述するような寸法範囲の素子では、動作帯域は容量よりは電子の輸送時間によって決まると考えて差し支えない。但し、素子容量は受光器の雑音特性にも影響するので、容量の抑制にも重要な意味がある。その他、導波路型 PD の利点には、高密度集積化が図れるという点もある。

【0009】

また、近年、導波路型 PD の欠点であった作製工程における制限は克服されつつある。即ち、Si 上への高品質な Ge のエピタクシャル成長技術の確立や、Si 上光回路或いは電子回路のゲート活性化工程と Ge 成長工程との間の許容温度条件不整合の解決などが図られている。そのため現在では、次世代の高密度・高速光インターコネクタ向けの光集積回路には、導波路型 PD の採用が有力視されている。

【0010】

Si 導波路から導波路型 Ge - P D への光結合には主に2通りの方式が提案されている(例えば、特許文献1、特許文献2、非特許文献1或いは非特許文献2参照)。第1の方式は、Si 導波路の出口に直接 Ge 材料を配置する突合せ接合 (B u t t - J o i n t) 型である。第2の方式は、Si 導波路上に Ge - P D を装荷し、両材料の屈折率差によって徐々に導波光を導波路から内へ移行させる E v a n e s c e n t 光結合と呼ばれる現象

10

20

30

40

50

を利用した装荷型の方式である。

【0011】

図16は、従来のSi導波路と導波路型Ge-PDとの結合方式の説明図であり、図16(a)は光結合突合せ接合型導波路PDの概念的断面図であり、図16(b)は装荷型導波路PDの概念的断面図である。図16(a)に示すように、光結合突合せ接合型導波路PDは、Si導波路61の出力端面に導波路型Ge-PD62をバットジョイント接合させている。

【0012】

また、図16(b)に示すように、エパネセント光結合を用いた装荷型導波路PDは、Si導波路61の上面に導波路型Ge-PD63を積層している。いずれも現在精力的な研究・開発が行われている。

10

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開平04-252079号公報

【特許文献2】特開2012-256869号公報

【特許文献3】特開2009-244326号公報

【非特許文献】

【0014】

【非特許文献1】NTT技術ジャーナル, 2009.12, p.20-23

20

【非特許文献2】www.oitda.or.jp/main/cofrepre/H22/H22No01.pdf

【発明の概要】

【発明が解決しようとする課題】

【0015】

第1の突合せ接合方式の利点は、短い素子長で高い受光効率を得られる点にある。入射界面の直後から、光吸収層内への高い光閉じ込めが実現出来るため、装荷型PDに比較して短い伝播長で高効率の光吸収が得られる。一方、突合せ方式の課題は、SiとGeとの界面で光反射が存在するという点である。

【0016】

30

例えば、波長 $1.55\mu\text{m}$ の光を用いた場合、Si導波路の実効屈折率はおよそ2.2程度であるのに対し、Geの屈折率は4.28であり、単純に垂直な界面で考えた場合には入射光のうち約10%が反射することになる。なお、ここでは、Si導波路には実効屈折率を用い、Ge-PD部には材料屈折率を用いて計算している。これは、導波路型PDでは一般に、受光効率を上げるためにGe-PD部は単一モード導波路ではなく断面積の大きな多モード導波路を用いる場合が多いためである。

【0017】

また、Si導波路の末端部ではテーパ状にして断面積を広げて、より断面積の大きなGe-PDに接続する手法も多く用いられる。この場合、Ge導波路の実効屈折率はGeの材料屈折率に漸近する。このようなSi/Ge界面における反射は、受光効率を下げるだけでなく、反射戻り光が迷光となり、送受系全体に影響を与えて雑音の原因ともなる。

40

【0018】

一方、第2の装荷方式では、界面での反射は起こらないが、突合せ接合方式に比べてPDの単位長さあたりの光吸収効率が悪いため、受光効率を上げるにはPDの長尺化が必要となるが、PDの長尺化は一般に素子容量を増加させ高速動作特性を劣化させる。

【0019】

また、素子長を相当長くしない限り、ある割合で吸収されずに透過する光が存在し、これが迷光となり雑音の原因となる。特に、波長多重伝送方式において信号光の偏光に依存しない受光感度を得るために偏光偏波ダイバーシティを行うことが提案されている(例えば、特許文献3参照)。このような偏光偏波ダイバーシティを具体化する場合には、PD

50

に双方向から光を入射する配置を用いることが想定される。

【0020】

図17は、想定される波長多重伝送方式における偏波無依存型受光回路の概念的平面図であり、シリコン細線導波路からなる入力導波路71に、入力導波路71から入力した波長多重光を偏波面に応じて第1の信号と第2の信号に分離する偏波スプリッタ72が接続される。この偏波スプリッタ72の出力端に第1の信号と第2の信号が互いに反対回りで伝播するシリコン細線導波路からなるループ状導波路73が接続され、このループ状導波路73に偏波ローテータ74が接続される。

【0021】

また、ループ状導波路73とアド・ドロップ型リング共振器アレイ77を構成する互いに異なった光路長のシリコン細線導波路からなる複数のリング導波路75₁~75₃が光学に結合される。また、この各リング導波路75₁~75₃のドロップポート側に2つの出力ポートを有するシリコン細線導波路からなる出力導波路76₁~76₃を光学的に結合させる。なお、ここでは、図示を簡単にするために、リング状導波路は3個にしている。

10

【0022】

この2つの出力ポートから伸びる各出力導波路76₁~76₃に対して、偏波スプリッタ72から第1の受光面及び第2の受光面への光学的距離が等しくなるように受光器78₁~78₃を接続する。このアド・ドロップ型リング共振器アレイ77が分波器となり、1、2及び3に分波された光は受光器78₁~78₃で吸収されるが、透過光が反射光と同様に実効的に戻り光となるため、その影響が大きな問題となる。

20

【0023】

したがって、導波路型半導体受光装置における光入力導波路との界面での反射を低減するとともに、透過光も低減することを目的とする。

【課題を解決するための手段】

【0024】

開示する一観点からは、光導入部と、前記光導入部の導波路上に装荷された装荷部と、前記光導入部の導波路に突合せ接合された突合せ接合部からなる光吸収部とを有し、前記光吸収部を構成する材料の屈折率及び吸収係数が、前記光導入部を構成する材料の屈折率及び吸収係数よりも大きいことを特徴とする導波路型半導体受光装置が提供される。

30

【0025】

また、開示する別の観点からは、第1の半導体からなる半導体基板上に絶縁膜を介して形成した第1の半導体からなる第1半導体層の一部が残存するようにエッチングして突合せ接合部形成領域を形成する工程と、前記突合せ接合部形成領域以外の前記第1半導体層の少なくとも一部をストライプ状にエッチングして導波路を形成する工程と、前記導波路の一部をマスクして前記導波路の露出部と前記突合せ接合部形成領域に前記第1の半導体の屈折率及び吸収係数よりも大きい屈折率及び吸収係数を有する第2の半導体からなる第2半導体層を形成する工程と、少なくとも前記第2半導体層の形成されなかった前記導波路上にクラッド層を堆積して光導入部を形成する工程とを有することを特徴とする導波路型半導体受光装置の製造方法が提供される。

40

【発明の効果】

【0026】

開示の導波路型半導体受光装置及びその製造方法によれば、光入力導波路との界面での反射を低減するとともに、透過光も低減することが可能になる。

【図面の簡単な説明】

【0027】

【図1】本発明の実施の形態の導波路型半導体受光装置の概念的断面図である。

【図2】シミュレーション結果の説明図である。

【図3】本発明の実施例1の導波路型半導体受光装置の製造工程の途中までの説明図である。

50

【図４】本発明の実施例１の導波路型半導体受光装置の製造工程の図３以降の途中までの説明図である。

【図５】本発明の実施例１の導波路型半導体受光装置の製造工程の図４以降の説明図である。

【図６】本発明の実施例２の導波路型半導体受光装置の製造工程の途中までの説明図である。

【図７】本発明の実施例２の導波路型半導体受光装置の製造工程の図６以降の途中までの説明図である。

【図８】本発明の実施例２の導波路型半導体受光装置の製造工程の図７以降の説明図である。

【図９】本発明の実施例３の導波路型半導体受光装置の光導波路構造の説明図である。

【図１０】本発明の実施例４の波長多重合分波器の概念的平面図である。

【図１１】偏波スプリッタの説明図である。

【図１２】偏波ロータの概念的斜視図である。

【図１３】本発明の実施例４の波長多重合分波器に用いる導波路型半導体受光装置の製造工程の途中までの説明図である。

【図１４】本発明の実施例４の波長多重合分波器に用いる導波路型半導体受光装置の製造工程の図１３以降の途中までの説明図である。

【図１５】本発明の実施例４の波長多重合分波器に用いる導波路型半導体受光装置の製造工程の図１４以降の説明図である。

【図１６】従来のSi導波路と導波路型Ge-PDとの結合方式の説明図である。

【図１７】想定される波長多重伝送方式における偏波無依存型受光回路の概念的平面図である。

【発明を実施するための形態】

【００２８】

ここで、図１及び図２を参照して、本発明の実施の形態の導波路型半導体受光装置を説明する。図１は本発明の実施の形態の導波路型半導体受光装置の概念的断面図であり、光導入部１０と、光導入部１０の導波路１１上に装荷された装荷部２１と、光導入部１０の導波路１１に突合せ接合された突合せ接合部２２からなる光吸収部２０とを有する。光吸収部２０を構成する材料の屈折率及び吸収係数を、光導入部１０を構成する材料の屈折率及び吸収係数よりも大きくする。

【００２９】

光導入部１０の導波路１１に導入された光は、まず装荷部２１へのエバネッセント光結合により吸収されて強度を弱めつつ、突合せ接合部２２へと導入される。突合せ接合部２２の界面で光反射が起こるが、既に装荷部２１での光吸収によって界面に到達する光強度は落ちているため、最初の入射光に対する反射率は実効的に抑制される。反射した光は、もう一度装荷部２１を通ることにより再吸収されるため、さらに反射率は抑制される。

【００３０】

装荷部２１での吸収率を k 、界面反射率を r とすると、図１に示した構造での実効反射率 R は $R = r(1 - k)^2$ となる。例えば、界面反射率を１０％とし、装荷部２１で入射光のうち７０％が吸収される構造とすれば、当該構造の実効反射率は０．９％にまで抑えられる。このことは、単純な突合せ接合構造に対して当該構造の受光感度を改善することができることも意味している。

【００３１】

即ち、突合せ接合構造では１０％の反射があるために、それ以外を全て吸収したとしても量子効率９０％にしかならない。しかし、前述のように実効反射率が０．９％となる構造であれば、理想的な量子効率は９９．１％にまで改善される。

【００３２】

また、図１に示した構造の光透過率 T については以下のように考えらえる。光吸収部２０の半導体材料の吸収係数を α 、装荷部２１の光閉じ込め係数を η 、装荷部２１の長さ

10

20

30

40

50

を L_1 、突合せ接合部 22 の光閉じ込め係数を α_2 、突合せ接合部 22 の長さを L_2 、突合せ接合界面の反射率を r とすると、全体の光透過率 T は、

$$T = (1 - r) \exp(-\alpha_1 L_1) \exp(-\alpha_2 L_2)$$

で与えられる。

【0033】

例えば、光吸収部 20 の半導体材料に Ge を用いた場合、Ge の波長 $1.55 \mu\text{m}$ での吸収係数 500 cm^{-1} を光吸収部 20 の吸収係数とする。なお、この値は Ge の歪量によって変動するが、ここではほとんど歪の無い状態の値を用いる。界面反射率 r はこれまでと同様に 10% とし、装荷部 21 の光閉じ込め係数 α_1 は 30%、突合せ接合部 22 の光閉じ込め係数 α_2 を 95% とし、装荷部 21 と突合せ接合部 22 の長さをそれぞれ $80 \mu\text{m}$ と $70 \mu\text{m}$ とすれば、透過率を 1% 以下に抑えることができる。

10

【0034】

この時、導波路型半導体受光装置の全体の素子長は $150 \mu\text{m}$ ($= 80 \mu\text{m} + 70 \mu\text{m}$) である。もし、装荷部 21 のみで構成された従来構造であれば、同様の透過率を得るために必要な素子長は約 $310 \mu\text{m}$ となり、倍以上の長さが必要となる。因みに、この時の装荷部 21 の光閉じ込め係数と長さであれば、導波光が突合せ接合界面に到達するまでに装荷部 21 で吸収される光の割合は約 70% であり、反射率の計算例で示した例とも整合している。

【0035】

この計算例でも分かるように、突合せ接合界面での反射を十分に抑制するには装荷部 21 で十分に光吸収されることが必要であり、本発明の望ましい構造では装荷部 21 の長さは突合せ接合部 22 の長さと同程度になる。望ましい装荷部長さ (L_1) と突合せ接合部の長さ (L_2) の関係について説明するが、下記の 3 点が重要になる。

20

- (1) 素子透過率を抑制する(透過光が雑音となるため)。
- (2) 素子反射率を抑制する(反射光が雑音となるため)。
- (3) 素子長をなるべく短くする(素子の小型化は集積度と高速特性の点で有利に働くため)。

【0036】

(1) の素子透過率については、上記の式より、材料の吸収係数 α が一定の条件下では、透過率 T は $(\alpha_1 L_1 + \alpha_2 L_2)$ が大きい程小さく出来ることが分かる。

30

【0037】

(2) の素子反射率については、素子の実効的な反射 R は上述の通り、

$$R = r(1 - k)^2$$

で与えられる。ここで、 $k = 1 - \exp(-\alpha_1 L_1)$ であるので、結局、

$$R = r \exp(-2\alpha_1 L_1)$$

となり、反射率 R は $\alpha_1 L_1$ が大きい程小さく出来ることが分かる。

【0038】

(3) の素子長については、全体の長さ L は $L_1 + L_2$ で与えられ、これをなるべく小さくする必要がある。そこで、 $L_1 + L_2$ が一定の条件下で、 L_1 と L_2 の比を変えた時の透過率 T と反射率 R とをシミュレーションした。図 2 は、シミュレーション結果の説明図であり、図 2 (a) は $L = 100 \mu\text{m}$ 、図 2 (b) は $L = 150 \mu\text{m}$ 、図 2 (c) は $L = 200 \mu\text{m}$ の結果を示したものである。但し、ここでは、 $r = 0.1$ 、 $\alpha_1 = 0.3$ 、 $\alpha_2 = 0.95$ 、 $\alpha = 500 \text{ cm}^{-1}$ とする。

40

【0039】

図 2 (a) 乃至図 2 (c) から明らかなように、反射率 R は L_1 / L_2 が大きい方が高くなり、透過率 T は L_1 / L_2 が小さい方が小さくなる。これは、一般に装荷部 21 の吸収層への光閉じ込め係数 α_1 に対し、突合せ接合部 22 の吸収層への光閉じ込め α_2 が大きいため、 $(\alpha_1 L_1 + \alpha_2 L_2)$ に反比例する透過率 T は L_2 に大きく依存して決定される一方で、反射率 R は L_1 にのみ依存するためである。

【0040】

50

反射光も透過光も同様に雑音の原因となるので、この両者共に同程度まで抑えられた状態が好ましく、図2(a)の $L_1 + L_2 = 100 \mu\text{m}$ 場合には L_1 / L_2 がおよそ0.7の時に、RもTも同程度に小さくできるので、これが好ましい比になる。また、図2(b)に示す $L_1 + L_2 = 150 \mu\text{m}$ 場合には L_1 / L_2 がおよそ1.1の時にRとTとを同程度に抑えられて、好ましいことが分かる。

【0041】

以上の考察から、反射率R及び透過率Tを同程度に抑える構造が望ましいことが分かり、 $R = T$ という式を解けば好ましい L_1 と L_2 が得られることになる。即ち、

$$R = r \exp(-2 \alpha_1 L_1)$$

$$T = (1 - r) \exp(-\alpha_1 L_1) \exp(-\alpha_2 L_2)$$

であるので、

$$r \exp(-2 \alpha_1 L_1) = (1 - r) \exp(-\alpha_1 L_1) \exp(-\alpha_2 L_2)$$

を解けば良く、

$$\exp\{-\alpha_1 L_1 + \alpha_2 L_2\} = r / (1 - r)$$

となる。これを、素子設計上必要とされる素子長 $L (= L_1 + L_2)$ に応じて、この式を満たす L_1 及び L_2 を数値解析的に求めれば良い。なお、厳密に反射率Rと透過率Tが等しい必要はない。例えば、全体の長さLが $150 \mu\text{m}$ の場合に、上式から求められる好ましい L_1 の長さは約 $78 \mu\text{m}$ であり、この時反射率と透過率が共に0.9%程度となるが、 L_1 が $90 \mu\text{m}$ にまでずれた場合でも、反射率が0.7%で透過率が1.2%に変化するだけであり、十分に良好な結果が得られる。この例にみられるように、上式から得られる好ましい長さの比率に対して10~20%程度前後したとしても良好な結果が得られる。また、用途に応じて反射率と透過率のどちらを優先するかによってこの比率を適切に設計することもできる。

【0042】

なお、突合せ接合部22に対して複数の光導入部10を突合せ接合させても良く、典型的に突合せ接合部22に対して互いに対向する方向から2本の光導入部10を突合せ接合させるものである。特に、図17に示した偏波ダイバーシティを行う場合に迷光を低減するために重要な意味を持つ構成となる。

【0043】

また、この光吸収部20を受光素子として機能させるためには、光吸収部20にショットキー障壁を形成する複数の金属電極を設けてショットキー接合型のフォトダイオードにすれば良い。或いは、光吸収部20にPIN接合構造を設けてPIN型フォトダイオードとしても良い。

【0044】

また、突合せ接合界面近傍において、光導入部10の導波路11の幅をテーパ状に変化させても良く、テーパ部を設けることによって、受光領域への光結合をより効率良く行うことができる。

【0045】

シリコンフォトニクス技術と融合させる場合には、光導入部10をシリコン基板上に SiO_2 膜を介して設けられた単結晶シリコン層に形成された光導入部とし、光吸収部20をGeを最大成分とするGe系半導体から形成すれば良い。但し、材料系はGeとSiの組み合わせに限られるものではなく、例えば、Siの代わりに SiO_2 若しくはSiNから成る導波路を光導入部10として用いることができる。また、Geの代わりにSiGeやGeSnといったGeを最大成分とするGe系半導体、或いは、Al, Ga, In, P, As, Sbのいずれかの材料を含むIII-V族化合物半導体混晶を用いても良い。

【0046】

図1に示した導波路型半導体受光装置を形成するためには、まず、第1の半導体からなる半導体基板上に絶縁膜を介して形成した第1の半導体からなる第1半導体層の一部が残存するようにエッチングして突合せ接合部形成領域を形成する。次いで、突合せ接合部形

10

20

30

40

50

成領域以外の前記第1半導体層の少なくとも一部をストライプ状にエッチングして光導波路を形成する。次いで、光導波路の一部をマスクして光導波路の露出部と突合せ接合部形成領域に第1の半導体の屈折率及び吸収係数よりも大きい屈折率及び吸収係数を有する第2の半導体からなる第2半導体層を形成する。次いで、少なくとも第2半導体層の形成されなかった光導波路上にクラッド層を形成して光導入部を形成すれば良い。

【0047】

光吸収部20をショットキー接合型の受光部とする場合には、第2半導体層に、第2半導体層との間にショットキー接合を形成する金属電極を設ければ良い。また、PIN型受光部とする場合には、突合せ接合部形成領域以外の第1半導体層の少なくとも一部をストライプ状にエッチングして光導入部を形成する工程において、装荷部と接合する光導入部の両側に第1半導体層を残存させ、残存させた第1半導体層の露出部に第1導電型の不純物を注入して第1導電型領域を形成する。また、第2半導体領域の露出表面に第1の導電型とは反対導電型の第2導電型の不純物をイオン注入して第2導電型領域を形成すれば良い。

10

【0048】

本発明の実施の形態においては、入射光がまず前段の装荷部である程度吸収されるため、後段の突合せ接合部界面における光反射が実効的に抑制できる。また、反射した光は装荷部を再び通過する際にも吸収されることも反射抑制に寄与する。即ち、単純な突合せ接合型に比べて反射光による雑音が抑制され、且つ、反射による受光効率劣化を抑制出来る。また、単純な装荷型構造に比べると素子長が短くても十分な受光効率を得られるため、高効率性と高速動作特性を両立することが可能である。さらに、偏波ダイバーシティを目的としてPDの双方向から光を入射する配置において透過光の発生を抑制し雑音発生を防止することができる。

20

【実施例1】

【0049】

次に、図3乃至図5を参照して、本発明の実施例1の導波路型半導体受光装置の製造工程を説明する。なお、各図における上側の図は平面図であり、下側の図は断面図である。まず、図3(a)に示すように、厚さが500 μm のSi基板31上に厚さが2 μm のSiO₂層からなるBOX層32を介して厚さが250nmの単結晶Si層33を設けたSOI(Si on Insulator)基板を用意する。

30

【0050】

次いで、図3(b)に示すように、EBリソグラフィーとICPドライエッチングにより、突合せ接合部を形成する領域の単結晶Si層33をエッチングして20nmの厚さの成長核部34を形成する。次いで、残部の単結晶Si層33をストライプ状にエッチングして幅が350nmの光導波路35を形成する。

【0051】

次いで、図4(c)に示すように、CVD法を用いて全面に厚さが0.1 μm のSiO₂膜36を堆積させたのち、受光部形成領域を開口する開口部37を形成する。開口部の長さは150 μm とし、幅は5 μm とする。

【0052】

次いで、図4(d)に示すように、SiO₂膜36を選択成長マスクとして減圧CVD法を用いて厚さがi型Ge層38を選択成長させる。この場合、原料ガスとしてGeH₄を用い、キャリアガスとしてH₂を用いる。この時、光導波路35上に成長したi型Ge層38が装荷部39となり、成長核部34上に成長したi型Ge層38が光導波路35の端面との接合部を突合せ接合界面とする突合せ接合部40となる。この場合、突合せ接合部40の厚さが1 μm になるように成長させ、装荷部39の長さを80 μm とし、突合せ接合部40の長さを70 μm とする。

40

【0053】

次いで、図5(e)に示すように、SiO₂膜36を除去したのち、再びCVD法を用いて全面に厚さが1 μm のSiO₂膜41を堆積させる。このSiO₂膜41は光導波路

50

35に対する上部クラッド層となる。次いで、i型Ge層38上に堆積したSiO₂膜41を選択的に除去してコンタクトホール42を形成する。この場合のコンタクトホール42のサイズ及び形状は任意であるが、ここでは、寄生容量を低減するために、一つのコンタクトホール42のサイズを0.2μm×0.2μmとし、光軸方向のピッチを0.5μmとし、幅方向のピッチを2.0μmとする。

【0054】

次いで、図5(f)に示すように、スパッタリング法を用いて全面にAl膜を成膜したのち、フォトリソグラフィとドライエッチングによりAl膜を加工して、一对のショットキーバリア電極43₁、43₂を形成する。この場合の受光部は、所謂MSM(Metal-Semiconductor-Metal)構造となり、一对のショットキーバリア電極43₁、43₂の間に電圧を印加することで、i型Ge層38内の光吸収によって発生したフォトキャリアを電流に変える。

【0055】

本発明の実施例1においては、装荷部39とそれとほぼ同じ長さの突合せ接合部40とからなるGe層を用いて受光部を形成しているため、突合せ接合界面からの反射光と透過光とを効果的に低減することができる。また、SOI基板を用いているため、他の半導体機能素子や論理回路等との集積化が可能になる。

【実施例2】

【0056】

次に、図6乃至図9を参照して、本発明の実施例2の導波路型半導体受光装置の製造工程を説明する。まず、図6(a)に示すように、実施例1と同様に、SOI基板を用意して、EBリソグラフィとICPドライエッチングにより、突合せ接合部を形成する領域の単結晶Si層33をエッチングして20nmの厚さの成長核部34を形成する。

【0057】

次いで、残部の単結晶Si層33をストライプ状にエッチングして幅が350nmの光導波路35を形成するとともに、成長核部34側の長さ80μmの領域を幅が8μmの電極形成領域51として残す。

【0058】

次いで、図6(b)に示すように、CVD法を用いて全面に厚さが0.1μmのSiO₂膜36を堆積させたのち、受光部形成領域を開口する開口部37を形成する。開口部の長さは150μmとし、幅は5μmとする。

【0059】

次いで、図7(c)に示すように、SiO₂膜36を選択成長マスクとして減圧CVD法を用いて厚さがi型Ge層38を選択成長させる。この場合、原料ガスとしてGeH₄を用い、キャリアガスとしてH₂を用いる。この時、電極形成領域51上に成長したi型Ge層38が装荷部39となり、成長核部34上に成長したi型Ge層38が光導波路35の端面との接合部を突合せ接合界面とする突合せ接合部40となる。この場合、突合せ接合部40の厚さが1μmになるように成長させ、装荷部39の長さを80μmとし、突合せ接合部40の長さを70μmとする。

【0060】

次いで、図7(d)に示すように、SiO₂膜36を除去したのち、再び、電極形成領域51の露出部Bをイオン注入してp型Si領域52を形成する。一方、i型Ge層38の表面にPをイオン注入してn型Ge層53を形成する。

【0061】

次いで、図8(e)に示すように、再び、CVD法を用いて全面に厚さが1μmのSiO₂膜41を堆積させる。このSiO₂膜41は光導波路35に対する上部クラッド層となる。次いで、i型Ge層38上に堆積したSiO₂膜41を選択的に除去してコンタクトホール54~56を形成する。

【0062】

次いで、図8(f)に示すように、スパッタリング法を用いて全面にAl膜を成膜したの

10

20

30

40

50

ち、フォトリソグラフィとドライエッチングにより Al 膜を加工することで、n 側電極 57 と、一对の p 側電極 58₁、58₂ を形成する。この場合の受光部は、PIN 型のフォトダイオードになる。

【0063】

本発明の実施例 2 においては、上記の実施例 1 と同様な作用効果を奏することができるとともに、受光部を PIN 型フォトダイオードにしているので、変換効率を向上することができる。

【実施例 3】

【0064】

次に、図 9 を参照して、本発明の実施例 3 の導波路型半導体受光装置を説明するが、突合せ接合界面近傍における光導波路にテーパ部を形成しただけであるので製造工程の説明は省略して、光導波路構造のみを説明する。図 9 は本発明の実施例 3 の導波路型半導体受光装置の光導波路構造の説明図であり、図 9 (a) は、光導波路構造を示す平面図であり、図 9 (b) は断面図であり、光導波路 35 の成長核部 34 に接続する側にテーパ部 44 を設けたものである。この場合のテーパ部 44 の長さは 50 μm とし、突合せ接合界面における幅は 3 μm とする。

10

【0065】

以降は、上記の実施例 1 と同様の工程を行うことによって、本発明の実施例 3 の導波路型半導体受光装置が得られる。このようにテーパ部 44 を設けることによって、受光領域への光結合をより効率良く行うことができる。

20

【実施例 4】

【0066】

次に、図 10 乃至図 14 を参照して、本発明の実施例 4 の波長多重合分波器を説明する。図 10 は、本発明の実施例 4 の波長多重合分波器の概念的平面図であり、シリコン細線導波路からなる入力導波路 71 に、入力導波路 71 から入力した波長多重光を偏波面に応じて第 1 の信号と第 2 の信号に分離する偏波スプリッタ 72 が接続される。この偏波スプリッタ 72 の出力端に第 1 の信号と第 2 の信号が互いに反対回りで伝播するシリコン細線導波路からなるループ状導波路 73 が接続され、このループ状導波路 73 に偏波ロータ 74 が接続される。

【0067】

30

また、ループ状導波路 73 とアド・ドロップ型リング共振器アレイ 77 を構成する互いに異なった光路長のシリコン細線導波路からなる複数のリング導波路 75₁ ~ 75₃ が光学に結合される。また、この各リング導波路 75₁ ~ 75₃ のドロップポート側に 2 つの出力ポートを有するシリコン細線導波路からなる出力導波路 76₁ ~ 76₃ を光学的に結合させる。なお、ここでは、図示を簡単にするために、リング状導波路は 3 個にしている。

【0068】

この 2 つの出力ポートから伸びる各出力導波路 76₁ ~ 76₃ に対して、偏波スプリッタ 72 から第 1 の受光面及び第 2 の受光面への光学的距離が等しくなるように導波路型半導体受光装置 80₁ ~ 80₃ を接続する。なお、これらの各要素は全て SOI 基板を利用して形成する。

40

【0069】

図 11 は、偏波スプリッタの説明図であり、ここでは、偏波スプリッタ 72 として方向性結合器を用いる。図 11 (a) は方向性結合器の概念的平面図であり、SOI 基板を利用して、単結晶 Si 層 33 を加工して、2 本の光導波路 72₁、72₂ を相互に近接させるように形成する。光導波路 72₁、72₂ 間のモード結合によって光の一部或いは全部を他方の光導波路に移行させる。この場合、結合部 72₃ の結合係数及び相互作用長を調整することで、任意の割合の光を分岐させる。

【0070】

図 11 (b) は、方向性結合器内の単一偏光の光強度分布の説明図であり、入力光が方向

50

性結合器の中で2本の導波路を行ったり来たりすることになるので、適当な長さに相互作用長を設定すれば、任意の割合での光分岐が可能になる。例えば、 L_1 の位置で相互作用長を切れれば、2つの出力ポート72₄、72₅から同じ強度の光が出力されることになり、即ち、この方向性結合器は3dBカップラとして作用することになる。また、 L_2 の位置で相互作用長を切れれば、光は全てポート72₅側から出力されることになる。

【0071】

図11(c)は、方向性結合器内の偏光別の光強度分布の説明図であり、TM偏光とTE偏光とで、結合係数の違いによって同じ相互作用長でも2つの出力ポート72₄、72₅への光強度配分が変わる。 L_3 のところで相互作用長を区切れれば、TM偏光は出力ポート72₅側に殆ど移っているのに対し、TE偏光は出力ポート72₄側に殆ど戻っている。したがって、この相互作用長を持つ方向性光結合器を作製すれば、TE偏光とTM偏光とを分離する偏波スプリッタとして動作する。

10

【0072】

図12は、偏波ローテータの概念的斜視図であり、SOI基板を利用して、単結晶Si層33を加工して、テーパ状入力部81、偏波ローテータ部82及びテーパ状出力部83からなる導波路を形成し、この導波路上に楔形状のSiNパターン84を設けて偏波ローテータ74を構成する。なお、偏波ローテータ部82の長さは300 μ mとする。

【0073】

次に、図13乃至図15を参照して、波長多重合分波器に用いる導波路型半導体受光装置の製造工程を説明する。図13(a)に示すように、実施例1と同様に、SOI基板を用意して、EBリソグラフィとICPドライエッチングにより、突合せ接合部を形成する領域の単結晶Si層33をエッチングして20nmの厚さの成長核部34を70 μ mの長さに形成する。次いで、図において左右の残部の単結晶Si層33をストライプ状にエッチングして幅が350nmの光導波路35₁、35₂を形成する。

20

【0074】

次いで、図13(b)に示すように、CVD法を用いて全面に厚さが0.1 μ mのSiO₂膜36を堆積させたのち、受光部形成領域を開口する開口部37を形成する。開口部37の長さは230 μ mとし、幅は5 μ mとする。

【0075】

次いで、図14(c)に示すように、SiO₂膜36を選択成長マスクとして減圧CVD法を用いて厚さがi型Ge層38を選択成長させる。この場合、原料ガスとしてGeH₄を用い、キャリアガスとしてH₂を用いる。この時、光導波路35₁、35₂上に成長したi型Ge層38が装荷部39₁、39₂となり、成長核部34上に成長したi型Ge層38が光導波路35の端面との接合部を突合せ接合界面とする突合せ接合部40となる。この場合、突合せ接合部40の厚さが1 μ mになるように成長させ、装荷部39₁、39₂の長さをそれぞれ80 μ mとする。

30

【0076】

次いで、図14(d)に示すように、SiO₂膜36を除去したのち、再びCVD法を用いて全面に厚さが1 μ mのSiO₂膜41を堆積させる。このSiO₂膜41は光導波路35₁、35₂に対する上部クラッド層となる。次いで、i型Ge層38上に堆積したSiO₂膜41を選択的に除去してコンタクトホール42を形成する。この場合のコンタクトホール42のサイズ及び形状は任意であるが、ここでは、寄生容量を低減するために、一つのコンタクトホール42のサイズを0.2 μ m \times 0.2 μ mとし、光軸方向のピッチを0.5 μ mとし、幅方向のピッチを2.0 μ mとする。

40

【0077】

次いで、図15(e)に示すように、スパッタリング法を用いて全面にAl膜を成膜したのち、フォトリソグラフィとドライエッチングによりAl膜を加工して、一对のショットキーバリア電極43₁、43₂を形成する。

【0078】

この実施例4においては、アド・ドロップ型リング共振器アレイ77が分波器となり、

50

1、2及び3に分波された光は導波路型半導体受光装置80₁~80₃で吸収される。導波路型半導体受光装置80₁~80₃は、中央の突合せ接合部40の両側に装荷部39₁,39₂を設けているので、第1の受光面及び第2の受光面から入射した光に対する透過光及び反射光を大幅に低減することができる。それによって、実効的に戻り光をなくすことができ、ノイズの発生を防止することができる。

【0079】

このように、本発明の実施例4においては、SOI基板を用いて透過光及び反射光を大幅に低減したコンパクトな導波路型半導体受光装置を備えた波長多重合分波器を実現することが可能になる。

【0080】

ここで、実施例1乃至実施例4を含む本発明の実施の形態に関して、以下の付記を付す。

(付記1) 光導入部と、前記光導入部の導波路上に装荷された装荷部と、前記光導入部の導波路に突合せ接合された突合せ接合部からなる光吸収部とを有し、前記光吸収部を構成する材料の屈折率及び吸収係数が、前記光導入部を構成する材料の屈折率及び吸収係数よりも大きいことを特徴とする導波路型半導体受光装置。

(付記2) 前記突合せ接合部に対して複数の前記光導入部が突合せ接合されていることを特徴とする付記1に記載の半導体受光装置。

(付記3) 前記装荷部の長さ L_1 と突合せ接合部の長さ L_2 の比は、前記光吸収部を構成する材料の屈折率 n_1 、前記装荷部の長さ L_1 と光閉じ込め係数 k_1 を夫々 L_1 , k_1 、前記突合せ接合部の長さ L_2 と光閉じ込め係数 k_2 を夫々 L_2 , k_2 、前記光導入部の導波路と前記突合せ接合部との突合せ接合界面における反射率 r とした場合、

$$\exp\{-\frac{1}{2}(k_1 L_1 + k_2 L_2)\} = r / (1 - r)$$

を満たす値の L_1 / L_2 に対して $\pm 20\%$ の範囲であることを特徴とする付記1または付記2に記載の導波路型半導体受光装置。

(付記4) 前記光吸収部が、ショットキー障壁を介して接する複数の金属電極を有することを特徴とする付記1乃至付記3のいずれか1に記載の導波路型半導体受光装置。

(付記5) 前記光吸収部が、PIN接合構造を有していることを特徴とする付記1乃至付記4のいずれか1に記載の導波路型半導体受光装置。

(付記6) 前記光導入部の導波路と前記突合せ接合部との突合せ接合界面近傍において、前記光導入部の導波路幅がテーパ状に変化する構造を有することを特徴とする付記1乃至付記5のいずれか1に記載の導波路型半導体受光装置。

(付記7) 前記光導入部が、シリコン基板上にSiO₂膜を介して設けられた単結晶シリコン層に形成された光導入部であり、前記光吸収部がGeを最大成分とするGe系半導体からなることを特徴とする付記1乃至付記6のいずれか1に記載の導波路型半導体受光装置。

(付記8) 第1の半導体からなる半導体基板上に絶縁膜を介して形成した第1の半導体からなる第1半導体層の一部が残存するようにエッチングして突合せ接合部形成領域を形成する工程と、前記突合せ接合部形成領域以外の前記第1半導体層の少なくとも一部をストライプ状にエッチングして導波路を形成する工程と、前記導波路の一部をマスクして前記導波路の露出部と前記突合せ接合部形成領域に前記第1の半導体の屈折率及び吸収係数よりも大きい屈折率及び吸収係数を有する第2の半導体からなる第2半導体層を形成する工程と、少なくとも前記第2半導体層の形成されなかった前記導波路上にクラッド層を堆積して光導入部を形成する工程とを有することを特徴とする導波路型半導体受光装置の製造方法。

(付記9) 前記第2半導体層に、前記第2半導体層との間にショットキー接合を形成する金属電極を形成する工程を有することを特徴とする付記8に記載の導波路型半導体受光装置の製造方法。

(付記10) 突合せ接合部形成領域以外の前記第1半導体層の少なくとも一部をストライプ状にエッチングして導波路を形成する工程において、前記装荷部と接合する前記光導波

10

20

30

40

50

路の両側に前記第1半導体層を残存させるとともに、前記残存させた第1半導体層の露出部に第1導電型の不純物を導入して第1導電型半導体領域を形成する工程と、前記第2半導体層の表面に前記第1導電型とは反対導電型の第2導電型の不純物を導入して第2導電型半導体領域を形成する工程とを有することを特徴とする付記8に記載の導波路型半導体受光装置の製造方法。

【符号の説明】

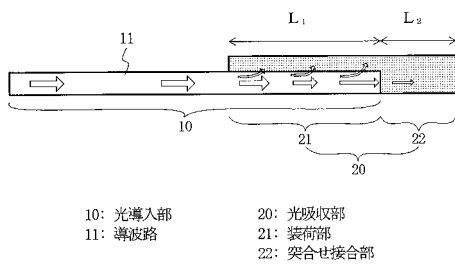
【0081】

10	光導入部	
11	導波路	
20	光吸収部	10
21	装荷部	
22	突合せ接合部	
31	Si基板	
32	BOX層	
33	単結晶Si層	
34	成長核部	
35, 35 ₁ , 35 ₂	光導波路	
36	SiO ₂ 膜	
37	開口部	
38	i型Ge層	20
39, 39 ₁ , 39 ₂	装荷部	
40	突合せ接合部	
41	SiO ₂ 膜	
42	コンタクトホール	
43 ₁ , 43 ₂	ショットキーバリア電極	
44	テーパ部	
51	電極形成領域	
52	p型Si領域	
53	n型Ge層	
54~56	コンタクトホール	30
57	n側電極	
58 ₁ , 58 ₂	p側電極	
61	Si導波路	
62	導波路型Ge-PD	
63	導波路型Ge-PD	
71	入力導波路	
72	偏波スプリッタ	
72 ₁ , 72 ₂	光導波路	
72 ₃	結合部	
72 ₄ , 72 ₅	出力ポート	40
73	ループ状導波路	
74	偏波ローテータ	
75 ₁ ~75 ₃	リング導波路	
76 ₁ ~76 ₃	出力導波路	
77	アド・ドロップ型リング共振器アレイ	
78 ₁ ~78 ₃	受光器	
80 ₁ ~80 ₃	導波路型半導体受光装置	
81	テーパ状入力部	
82	偏波ローテータ部	
83	テーパ状出力部	50

8 4 SiN パターン

【 図 1 】

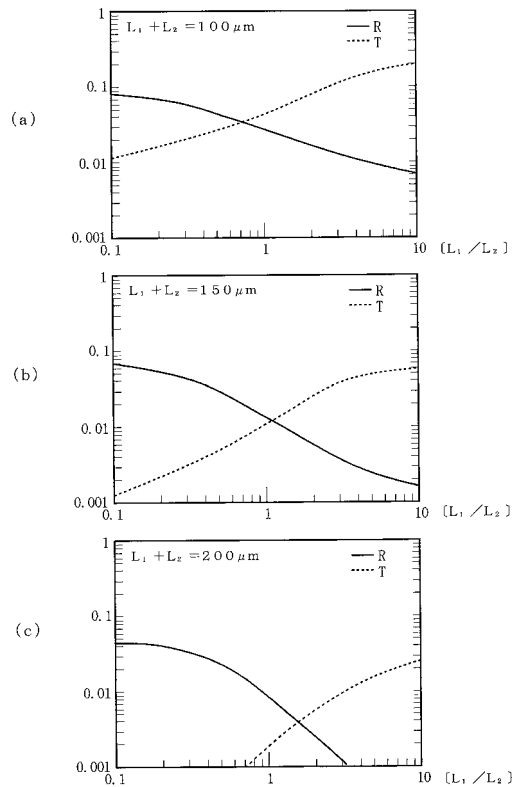
本発明の実施の形態の導波路型半導体受光装置の概念的断面図



- 10: 光導入部
- 11: 導波路
- 20: 光吸収部
- 21: 装荷部
- 22: 突合せ接合部

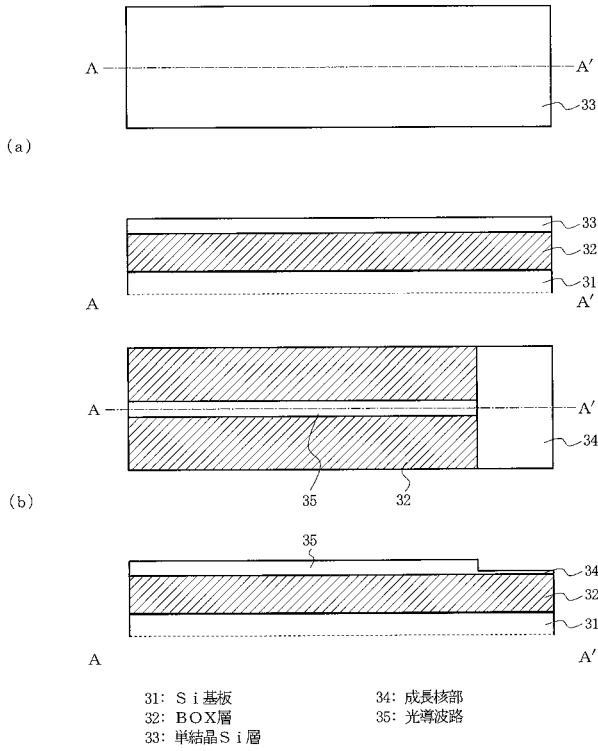
【 図 2 】

シミュレーション結果の説明図



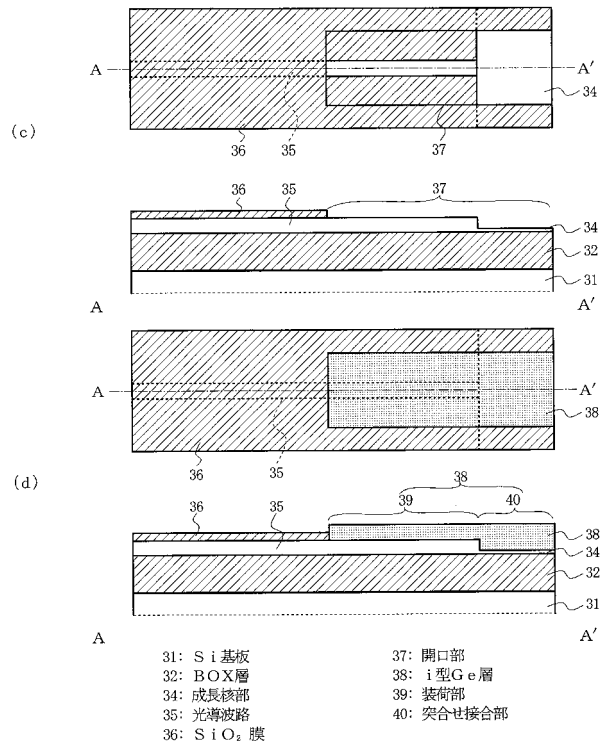
【 図 3 】

本発明の実施例1の導波路型半導体受光装置の製造工程の途中までの説明図



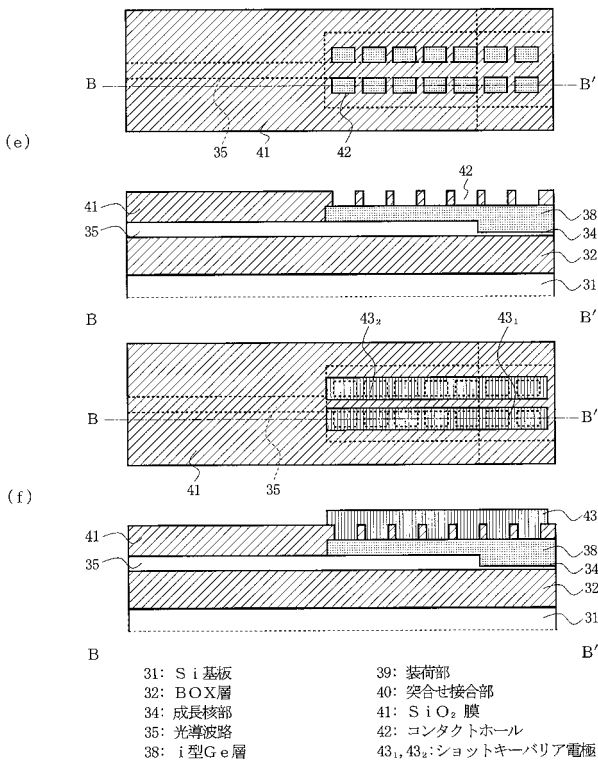
【 図 4 】

本発明の実施例1の導波路型半導体受光装置の製造工程の図3以降の途中までの説明図



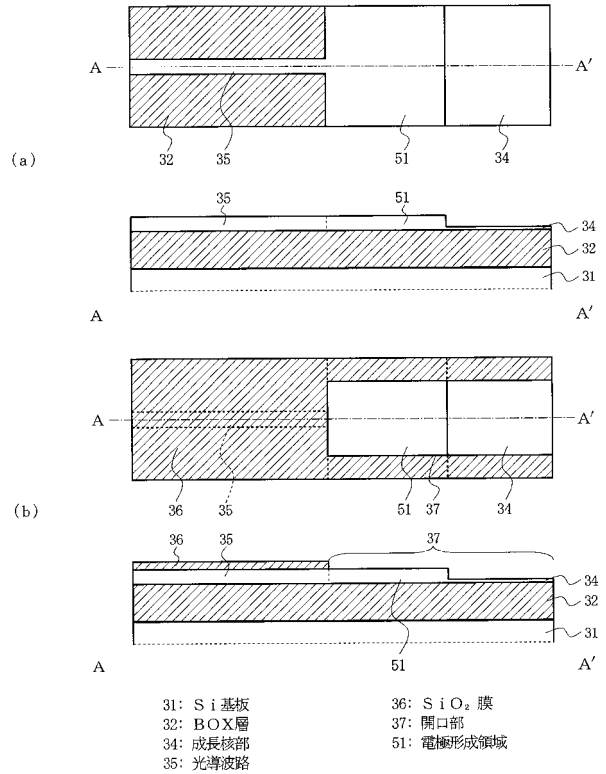
【 図 5 】

本発明の実施例1の導波路型半導体受光装置の製造工程の図4以降の説明図



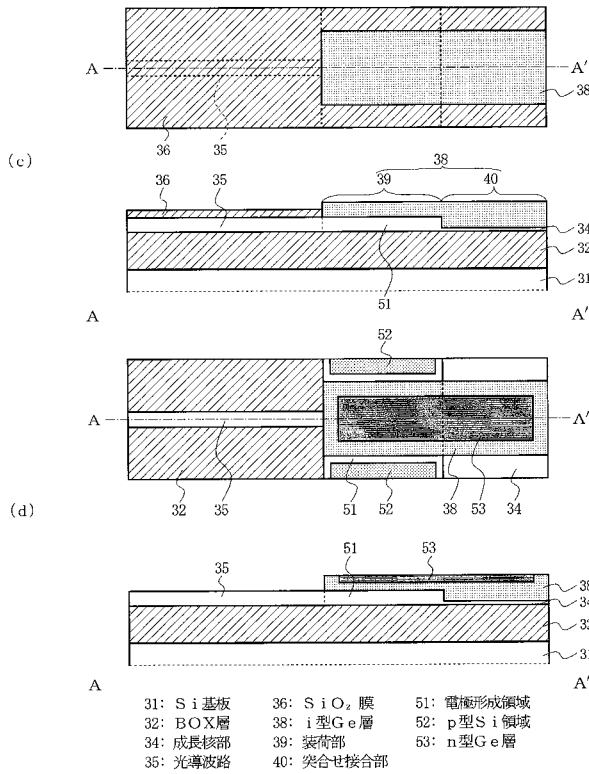
【 図 6 】

本発明の実施例2の導波路型半導体受光装置の製造工程の途中までの説明図



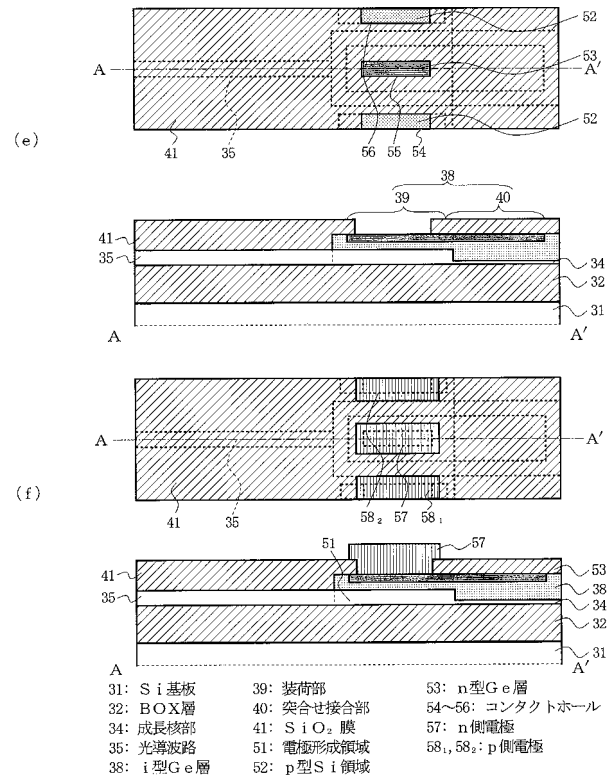
【 図 7 】

本発明の実施例2の導波路型半導体受光装置の製造工程の図6以降の途中までの説明図



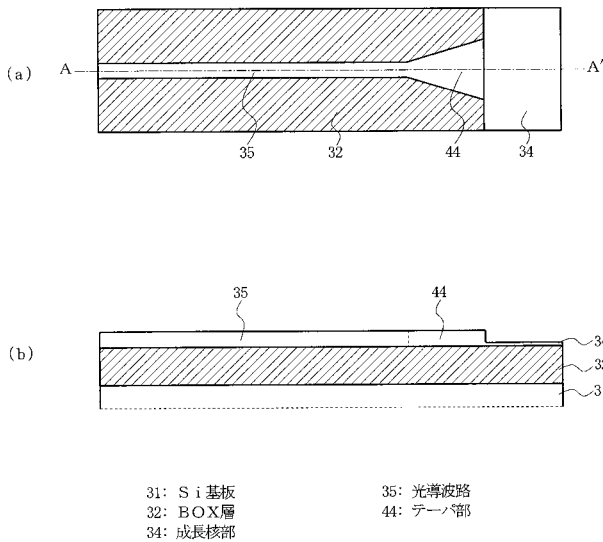
【 図 8 】

本発明の実施例2の導波路型半導体受光装置の製造工程の図7以降の説明図



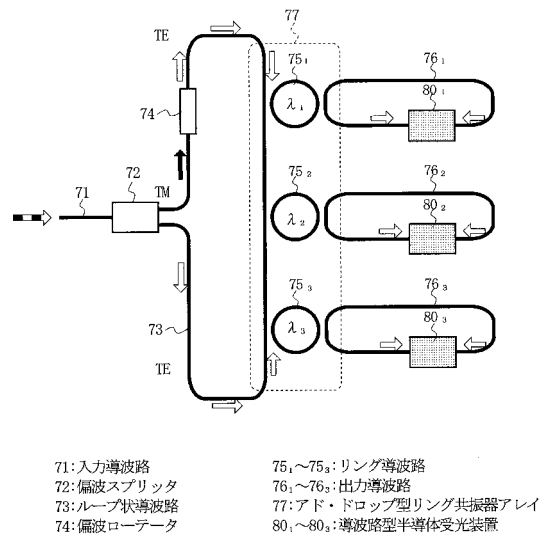
【 図 9 】

本発明の実施例3の導波路型半導体受光装置の光導波路構造の説明図



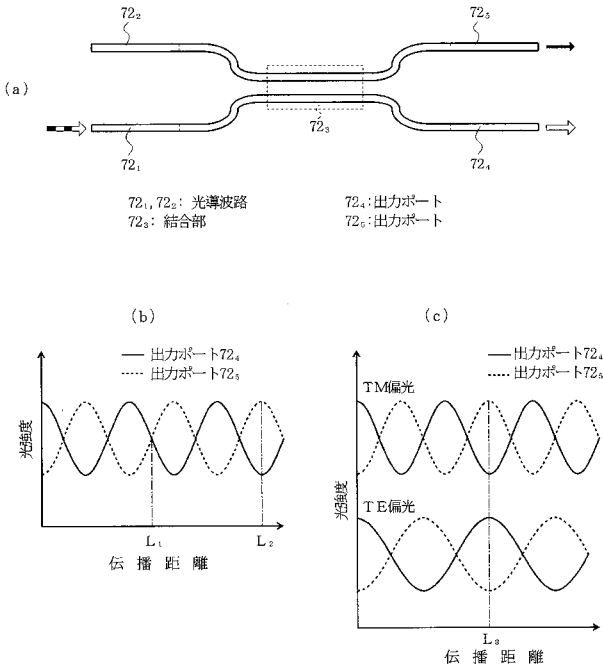
【 図 10 】

本発明の実施例4の波長多重合成分波器の概念的平面図



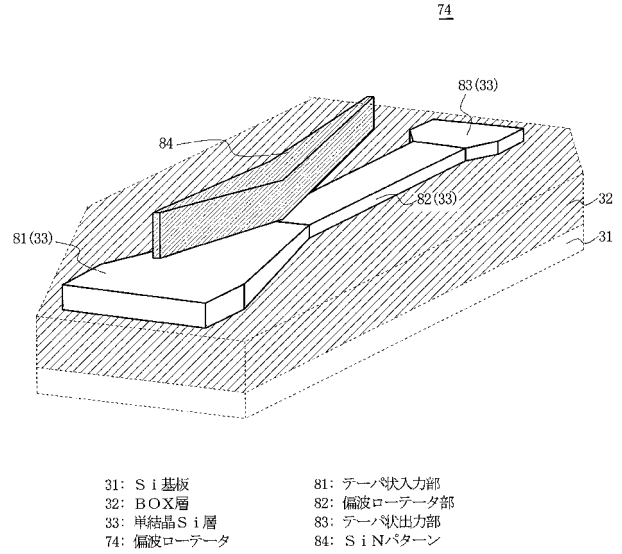
【 図 1 1 】

偏波スプリッタの説明図



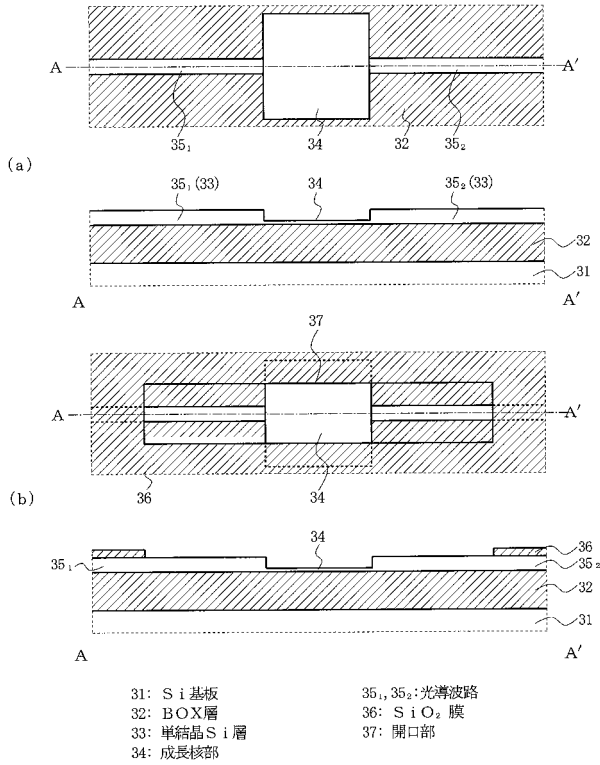
【 図 1 2 】

偏波ローテータの概念的斜視図



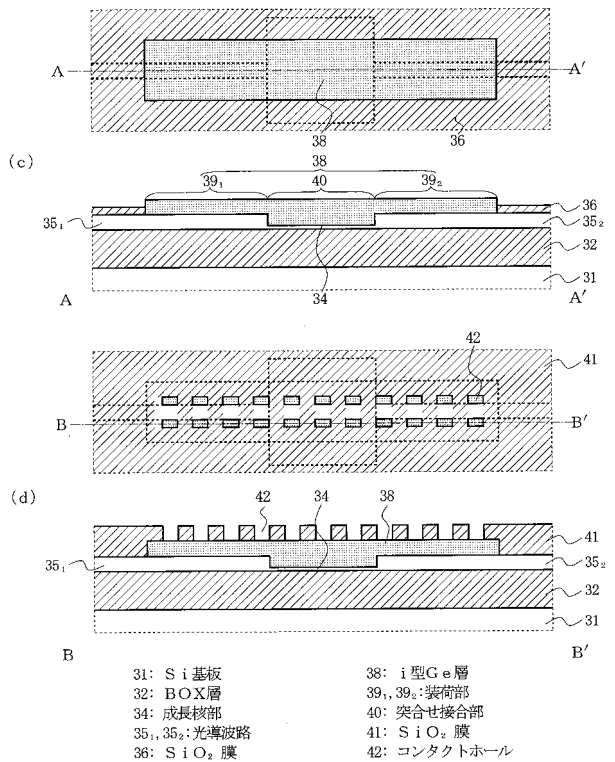
【 図 1 3 】

本発明の実施例4の波長多重合分波器に用いる導波路型半導体受光装置の製造工程の途中までの説明図



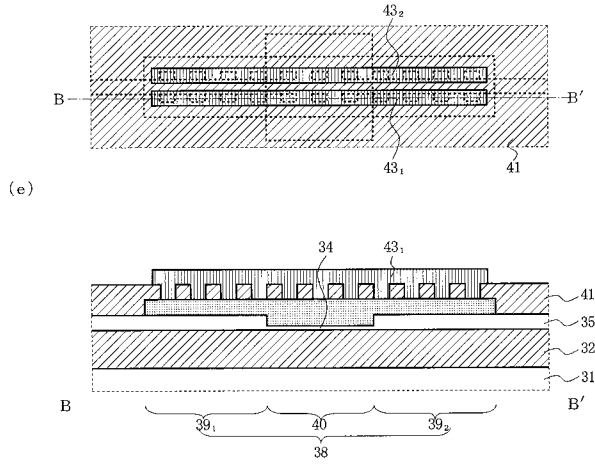
【 図 1 4 】

本発明の実施例4の波長多重合分波器に用いる導波路型半導体受光装置の製造工程の図13以降の途中までの説明図



【 図 1 5 】

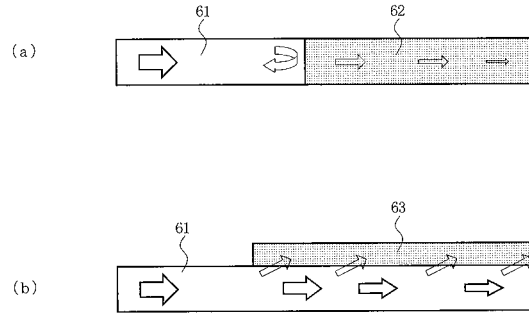
本発明の実施例4の波長多重合分波器に用いる
導波路型半導体受光装置の製造工程の図14以降の説明図



- 31: Si基板
- 32: BOX層
- 34: 成長核部
- 35₁, 35₂: 光導波路
- 38: i型Ge層
- 39₁, 39₂: 装荷部
- 40: 突合せ接合部
- 41: SiO₂膜
- 43₁, 43₂: ショットキーバリア電極

【 図 1 6 】

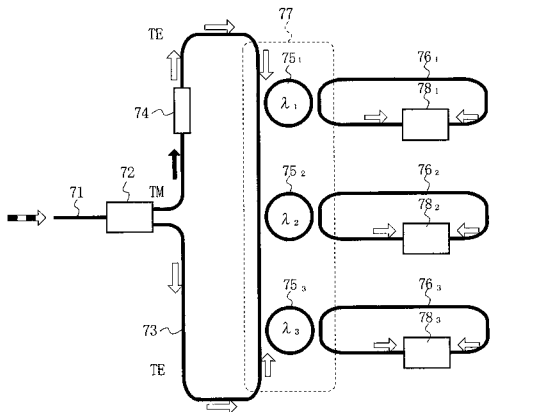
従来のSi導波路と導波路型Ge-PDとの結合方式の説明図



- 61: Si導波路
- 62: 導波路型Ge-PD
- 63: 導波路型Ge-PD

【 図 1 7 】

想定される波長多重伝送方式における偏波無依存型
受光回路の概念的平面図



- 71: 入力導波路
- 72: 偏波スプリッタ
- 73: ループ状導波路
- 74: 偏波ローテータ
- 75₁~75₃: リング導波路
- 76₁~76₃: 出力導波路
- 77: アド・ドロップ型リング共振器アレイ
- 78₁~78₃: 受光器

フロントページの続き

Fターム(参考) 2H147 AB07 BB02 BD03 BD15 BE15 EA13A EA13C EA14B FA03 FA09
FB04 FC03
5F049 MA04 MA05 MB03 MB12 NA03 NA04 NA15 NB01 PA03 PA07
PA10 PA14 QA08 SE05 SS03 SS08 SZ20