(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

特開2018-61300 (P2018-61300A)

(43) 公開日 平成30年4月12日(2018.4.12)

(51) Int.Cl. FI テーマコード (参考) **HO2M 7/48 (2007.01)** HO2M 7/48 R 5H770 HO2M 7/48 E

審査請求 未請求 請求項の数 7 〇1. (全 14 百)

		普旦胡尔	不開水 間水域の数 / UL (主 14 貝)
(21) 出願番号	特願2016-195360 (P2016-195360)	(71) 出願人	000006013
(22) 出願日	平成28年10月3日 (2016.10.3)		三菱電機株式会社
			東京都千代田区丸の内二丁目7番3号
		(74) 代理人	100073759
			弁理士 大岩 増雄
		(74) 代理人	100088199
			弁理士 竹中 岑生
		(74) 代理人	100094916
			弁理士 村上 啓吾
		(74) 代理人	100127672
			弁理士 吉澤 憲治
		(72) 発明者	藤原 賢司
			東京都千代田区丸の内二丁目7番3号 三
			菱電機株式会社内
			最終頁に続く

(54) 【発明の名称】電力変換装置

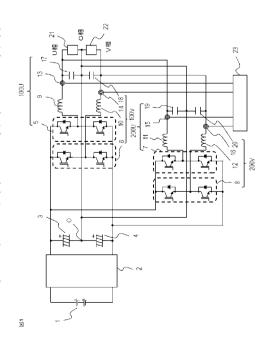
(57)【要約】

【課題】複数のインバータを並列運転する単相出力の電力変換装置において、各インバータにおける過剰な電流を抑制できる電力変換装置を提供すること。

【解決手段】

複数のインバータはそれぞれ、半導体スイッチの直列体により構成されるブリッジと、このブリッジの出力電流を検出する電流センサとを備え、複数のインバータの出力電流値の平均電流値を演算し、それぞれのインバータに対して、それぞれのブリッジが分担すべき出力電流値と平均電流値との差である目標電流差を設定する電流演算部と、目標電流差から、電流センサにより検出されたそれぞれのブリッジの出力電流値と平均電流値との差分値を減じた偏値を用いて、それぞれのインバータの出力電圧調整信号を作成し、このそれぞれの出力電圧調整信号をそれぞれの電圧制御部に出力する電流差制御部とを備えるようにした。

【選択図】図1



【特許請求の範囲】

【請求項1】

直流を単相交流に変換する複数のインバータが、直流入力と交流出力の間に並列に接続され、前記複数のインバータは交流出力電圧を制御するそれぞれの電圧制御部により制御される電力変換装置において、

前記複数のインバータはそれぞれ、直流の正極と負極の間に接続された半導体スイッチの 直列体により構成されるブリッジと、このブリッジの出力電流を検出する電流センサとを 備え、

これらの電流センサにより検出されたそれぞれのブリッジの出力電流値から前記複数のインバータのそれぞれのブリッジの出力電流値の平均電流値を演算し、それぞれのインバータに対して、それぞれのブリッジが分担すべき出力電流値と前記平均電流値との差である目標電流差を設定する電流演算部と、

前記目標電流差から、前記電流センサにより検出されたそれぞれのブリッジの出力電流値と前記平均電流値との差分値を減じた偏値を用いて、それぞれのインバータの出力電圧調整信号を作成し、作成したそれぞれの出力電圧調整信号をそれぞれの前記電圧制御部に出力する電流差制御部とを備えたことを特徴とする電力変換装置。

【請求項2】

電流演算部は、前記複数のインバータのそれぞれのブリッジの出力電流値の合計電流値を演算し、前記目標電流差として、それぞれのインバータの定格容量を前記複数のインバータの定格容量の合計値で除した値から、前記複数のインバータの台数の逆数を減じた値である、それぞれのインバータの差分乗数に、前記合計電流値を乗じた値を設定することを特徴とする請求項1に記載の電力変換装置。

【請求項3】

前記電流演算部は、前記複数のインバータの全てのインバータにおいて前記目標電流差を0に設定することを特徴とする請求項1に記載の電力変換装置。

【請求項4】

前記複数のインバータはそれぞれ、直流の正極と負極との間に接続された半導体スイッチの直列体によるハーフブリッジの構成であることを特徴とする請求項1から3のいずれか1項に記載の電力変換装置。

【請求項5】

前記複数のインバータはそれぞれ、直流の正極と負極との間に半導体スイッチの直列体である前記ブリッジが並列に接続されたフルブリッジの構成であことを特徴とする請求項1から3のいずれか1項に記載の電力変換装置。

【請求項6】

前記複数のインバータのうち一つのインバータの前記電圧制御部は、前記出力電圧調整信号を用いた制御を行わないことを特徴とする請求項 1 から 5 のいずれか 1 項に記載の電力変換装置。

【請求項7】

前記複数のインバータの台数が3以上であり、交流出力の電力が予め定められた電力以下である場合、前記複数のインバータのうち、少なくとも一つのインバータの運転を停止し、他の複数のインバータの運転により交流出力を行うことを特徴とする請求項1から6のいずれか1項に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、太陽電池をはじめとする分散型電源を動作させる電力変換装置に関する。

【背景技術】

[0 0 0 2]

太陽光発電や風力発電に代表される分散型電源が増加する一方、その分散型電源の発電電力量は天候に左右されるため、出力の不安定性から一時的な電力系統電力の逼迫、不足

10

20

30

30

40

が発生する恐れがある。その系統の安定化のため、蓄電池が注目を浴びており、分散型電源電力量不足時の補償のために太陽電池と畜電池を組み合わせて発電可能なパワーコンディショナの開発が進んでいる。それに合わせて、住宅向けに停電時に家庭の電力を全て分散型電源で賄う機器の普及が広がっている。そのためパワーコンディショナの自立運転は単相三線出力とすることが望まれており、かつパワーコンディショナの出力も大きいものが必要となる。そこで大出力のパワーコンディショナを実現する方法として、特許文献1及び特許文献2のように、容量の小さいインバータを複数並列させる方法がある。

【先行技術文献】

【特許文献】

[0003]

【特許文献1】特開2006-311734号公報

【特許文献2】特開2002-272124号公報

【発明の概要】

【発明が解決しようとする課題】

[0004]

例えば特許文献 1 のように単相出力用で直流母線を共通とする 2 台以上のインバータを並列運転する場合に電流をバランスさせるだけでは、定格電流の異なるインバータを並列にした場合に負荷率が偏り、低定格側インバータで過電流、発熱集中の問題がある。また特許文献 2 によれば系統連系運転する時には発熱のバランスができても、インバータで系統電流を指定して電流を制御しているため、未知の負荷に対して自立運転する時には特許文献 2 による技術を適用できない。

[00005]

本発明は、上記のような課題を解決するために成されたものであり、複数のインバータを並列運転する単相出力の電力変換装置において、自立運転時にも、より適した配分で複数のインバータに電力を振り分けることができ、各インバータにおける過剰な電流を抑制できる電力変換装置を提供することを目的としている。

【課題を解決するための手段】

[0006]

本発明は、直流を単相交流に変換する複数のインバータが、直流入力と交流出力の間に並列に接続され、複数のインバータは交流出力電圧を制御するそれぞれの電圧制御部により制御される電力変換装置において、複数のインバータはそれぞれ、直流の正極と負極の間に接続された半導体スイッチの直列体により構成されるブリッジと、このブリッジの出力電流を検出する電流センサとを備え、これらの電流センサにより検出されたそれぞれのブリッジの出力電流値の平均電流値を演算し、それぞれのインバータのそれぞれのブリッジが分担すべき出力電流値と平均電流値との差である目標電流差を設定する電流演算部と、目標電流差から、電流センサにより検出されたそれぞれのブリッジの出力電流値と平均電流値との差分値を減近た偏値を用いて、それぞれのインバータの出力電圧調整信号を作成し、このそれぞれの出力電圧調整信号をそれぞれの電圧制御部に出力する電流差制御部とを備えるようにしたものである。

【発明の効果】

[0007]

この発明によれば、複数のインバータに対して、定格容量に応じた比率で出力電流を個別に制御でき、個々のインバータの過剰な電流を抑制できる。

【図面の簡単な説明】

[0008]

【図1】本発明の本実施の形態1による電力変換装置を含む系全体を模式的に示す構成図である。

【図2】本発明の実施の形態1による電力変換装置の共通コントローラーの構成を示すブロック図である。

10

20

30

40

10

20

30

40

50

【図3】本発明の実施の形態1による電力変換装置の共通コントローラーの電流制御系の構成を示すブロック図である。

【図4】本発明の実施の形態1による電力変換装置の動作を説明する線図である。

【図5】本発明の実施の形態2による電力変換装置の共通コントローラーの構成を示すブロック図である。

【図6】本発明の実施の形態3による電力変換装置の効果を説明するための線図である。

【図7】本発明の本実施の形態4による電力変換装置を含む系全体を模式的に示す構成図である。

【図8】本発明の実施の形態4による電力変換装置の共通コントローラーの構成を示すブロック図である。

【図9】本発明の実施の形態4による電力変換装置の共通コントローラーの電流制御系の構成を示すブロック図である。

【発明を実施するための形態】

[0009]

実施の形態1.

図1は本発明の実施の形態1による電力変換装置を含む系全体を模式的に示す構成図で ある。図1の構成は、直流電源から並列に接続されたインバータにより、例えば単相交流 100Vに変換して負荷に電力を供給する構成となっている。以下詳細な構成を説明する 。 直 流 電 源 1 を 異 な る 電 圧 に 変 圧 し て D C リ ン ク 用 コ ン デ ン サ に 出 力 可 能 な D C D C コ ン バータ2と、DCリンク用コンデンサを形成する直列接続されたP側コンデンサ3とN側 コンデンサ 4 とが備えられている。 P 側コンデンサ 3 と N 側コンデンサ 4 の接続点は中性 点 O となっている。 P 側 コンデンサ 3 と N 側 コンデンサ 4 で形 成される D C リンク用コン デンサを直流母線として半導体スイッチの直列体である第 1 の U 相ブリッジ 5 と第 1 の V 相ブリッジ 6 が並列に接続されている。第1のU相ブリッジ 5 の半導体スイッチの直列接 続 点 か ら の 出 力 線 が 第 1 の U 相 リ ア ク ト ル 9 に 接 続 さ れ 、 第 1 の V 相 ブ リ ッ ジ 6 の 半 導 体 スイッチの直列接続点からの出力線が第1のV相リアクトル10に接続される。第1のU 相リアクトル9は第1のU相フィルタコンデンサ17と接続され、第1のU相フィルタコ ン デ ン サ 1 7 の も う 1 線 は P 側 コ ン デ ン サ 3 と N 側 コ ン デ ン サ 4 の 直 列 接 続 点 で あ る 中 性 点0に接続される。同様に第1のV相リアクトル10は第1のV相フィルタコンデンサ1 8と接続され、第1のV相フィルタコンデンサ18のもう1線は中性点Oに接続される。 [0010]

第1のU相ブリッジ5、第1のU相リアクトル9と第1のU相フィルタコンデンサ17で第1のU相インバータ100Uを構成し、第1のV相ブリッジ6、第1のV相リアクトル10と第1のV相フィルタコンデンサ18で第1のV相インバータ100Vを構成している。すなわち、第1のU相インバータ100Uは半導体スイッチの直列体である第1のU相ブリッジ5のハーフブリッジ構成のインバータとして動作する。同様に、第1のロボータジがである第1のV相ブリッジ6のハーフブリッジ構成のインバータとして動作する。第1のU相リアクトル9と第1のU相フィルタコンデンサ17、および第1のV相リアクトル10と第1のV相フィルタコンデンサ18はそれぞれ平滑フィルタを構成している。負荷系はU相、O相、V相間に接続される。U相とV相は電圧位相が180度異なる電圧100Vの交流となっている。そして第1の日はとV相は電圧位相が180度異なる電圧100Vの交流となっている。そして第1の日はない相は電圧位相が180度異なる電圧100Vの交流となっている。そして第1の日は、V相は電圧位相が180度異なる電圧100Vの交流となっている。そして第1の日は

[0011]

さらに、P側コンデンサ3とN側コンデンサ4を直流母線として半導体スイッチの直列体である第2のU相ブリッジ7と第2のV相ブリッジ8が並列に接続されている。第2のU相ブリッジ7の半導体スイッチの直列接続点からの出力線が第2のU相リアクトル11 に接続され、第2のV相ブリッジ8の半導体スイッチの直列接続点からの出力線が第2の V相リアクトル12に接続される。第2のU相リアクトル11は第2のU相フィルタコン (5)

デンサ19と接続され、第2のU相フィルタコンデンサ19のもう1線はP側コンデンサ3とN側コンデンサ4の直列接続点である中性点に接続される。同様に第2のV相リアクトル12は第1のV相フィルタコンデンサ20のもう1線は中性点に接続される。

[0012]

第2のU相ブリッジ 7、第2のU相リアクトル11と第2のU相フィルタコンデンサ19で第2のU相インバータ200Uを構成し、第2のV相ブリッジ 8、第2のV相リアクトル12と第2のV相フィルタコンデンサ20で第2のV相インバータ200Vを構成している。すなわち、第2のU相インバータ200Uは半導体スイッチの直列体である第2のU相ブリッジ 7のハーフブリッジ構成のインバータとして動作する。同様に、第2のV相インバータ200Vは半導体スイッチの直列体である第2のV相ブリッジ8のハーフブリッジ構成のインバータとして動作する。第2のU相リアクトル11と第2のU相フィルタコンデンサ19、および第2のV相リアクトル12と第2のV相フィルタコンデンサ20はそれぞれ平滑フィルタを構成している。そして第2のU相フィルタコンデンサ19の両端からU相負荷21に、第2のV相フィルタコンデンサ20の両端からV相負荷22に出力線が接続される。

[0013]

以上の構成により、U相は、第1のU相インバータ100Uと第2のU相インバータ2 00Uが並列に接続され、並列運転する構成となっている。同様にV相は、第1のV相インバータ100Vと第2のV相インバータ200Vが並列に接続され、並列運転する構成となっている。

[0014]

第1のU相インバータ100Uでは、第1のU相リアクトル9に流れる電流、すなわち第1のU相ブリッジ5の出力電流を検出する第1のU相ブリッジ電流センサ13を備えている。また第1のV相インバータ100Vでは、第1のV相リアクトル10に流れる電流、すなわち第1のV相ブリッジ6の出力電流を検出する第1のV相ブリッジ電流センサ14を備えている。同様に、第2のU相インバータ200Uでは、第2のU相リアクトル11に流れる電流、すなわち第2のU相ブリッジ7の出力電流を検出する第2のU相ブリッジ電流センサ15を備えている。また、第2のV相インバータ200Vでは、第2のV相リアクトル12に流れる電流、すなわち第2のV相ブリッジ8の出力電流を検出する第2のV相ブリッジ電流センサ16を備えている。

[0015]

各電流センサが検出する各電流値が共通コントローラー23に入力される。また、図示していないが、U相の出力電圧Vu、V相の出力電圧Vv及びP側母線電圧Vp、N側母線電圧Vnの電圧値を検出する電圧センサも備え、各電圧値が共通コントローラー23に入力されている。電流情報、電圧情報を用いて各インバータは共通コントローラー23により出力電圧が制御される。

[0016]

図1の構成は、例えば、直流電源として太陽電池、蓄電池、燃料電池などの分散型電源を想定し、商用交流電源に接続されるいわゆる系統連系のシステムにおいて、商用交流電源が停電した場合に、直流電源で自立運転を行う場合を想定した構成である。図1の構成において、系統連系運転時には、第1のU相ブリッジ5と第1のV相ブリッジ6とでフルブリッジ構成のインバータ、および第2のU相ブリッジ7と第2のV相ブリッジ8とでフルブリッジ構成のインバータとして動作させることを想定している。系統連系運転時は出力してよいため、フルブリッジインバータで動作させることができる。また系統に対してインバータが指定した電流値に制御し逆潮流させる電流制御を行っている。ただし、図1に示す構成そのものは、商用交流電源に接続される系統連系システムに限らず、定電圧電源、定電流電源などの直流電源装置から負荷に交流を供給するシステムであってもよい。

[0017]

50

10

20

30

10

20

30

40

50

また、本実施の形態 1 では図 1 に示すようなフルブリッジ 2 レベル方式に代表される P W M インバータであるが、インバータの方式にはとらわれず、例えば 3 レベルインバータ に代表されるマルチレベルインバータ方式でも利用できる。系統連系運転時には、第 1 の U 相ブリッジ 5 と第 1 の V 相ブリッジ 6 とでフルブリッジ構成のインバータを構成し、単相 2 線制御として各ブリッジの対角素子間で同期したゲート信号波形を用いて駆動し単相 3 線の両端である U V 相間に電力を逆潮流させ、同様に第 2 の U 相ブリッジ 7 と第 2 の V 相ブリッジ 8 とでフルブリッジ構成のインバータを構成し前記単相 2 線制御を利用して単相 3 線の両端である U V 相間に電力を逆潮流させる。

[0018]

一方、自立運転時には第1のU相ブリッジ5を利用した第1のU相インバータ100Uにて単相3線のUO相間にハーフブリッジインバータとして動作させ、例えば100V実効値の交流電圧波形になるように電圧制御を行う。また第1のV相ブリッジ6を利用した第1のV相インバータ100Vにて単相3線のOV相間にハーフブリッジインバータとして出力し、例えば100V実効値でUO相出力とは位相が反転した交流電圧波形になるように電圧制御を行う。位相を反転しているのでUV相間には200V実効値の線間電圧が発生することになる。同様に第2のU相ブリッジ7を利用した第2のU相インバータ200Uにて単相3線のUO相間にハーフブリッジインバータとして動作させ例えば100V実効値の交流電圧波形になるように電圧制御を行う。また第2のV相インバータ200Vにて単相3線のOV相間にハーフブリッジインバータとして出力し、例えば100V実効値でUO相出力とは位相が反転した交流電圧波形になるように電圧制御を行う。

[0019]

これらの電力変換器の半導体スイッチにはIGBT(Insulated GateBipolar Transistor)、MOSFET(Metal Oxide Semiconductor Field Effective Transistor)などに代表される自己消弧形の半導体スイッチング素子が用いられる。この半導体スイッチはそれぞれ並列にフリーホイールダイオードが接続されている。MOSFETの場合は寄生ダイオードを利用してもよい。

[0020]

負荷が単相三線系であるため、U相負荷21とV相負荷22の消費電力量が異なるケースが多い。そのため、自立運転時にはU相インバータ、V相インバータをそれぞれ独立して定電圧制御を行っており、定電圧制御には出力波形を目標の正弦波電圧波形に制御できるように電流制御をマイナーループに取り入れている。この電流制御において、目標電流値に、以下に説明する特徴を持たせた。本電流制御にて、第1のU相インバータ100U及び第2のU相インバータ200Uの出力電流が、また同様に各V相の出力電流が所定の電流差になるように目標電流差を設定する。目標電流差は、以下に説明するように、各相毎に、それぞれのブリッジが分担すべき出力電流値と当該相のブリッジの出力電流の平均電流値との差として設定される。

[0021]

図2は、共通コントローラー23の概略構成を示すブロック図である。U相の制御に関し、U相電流演算部30と第1のU相インバータ100Uを制御する第1のU相インバータ制御部31と第2のU相インバータ制御部31は、電圧制御部31vと電流差制御部31iを備えている。第1のU相インバータ制御部31は、電圧制御部31vと電流差制御部32iを備えている。電圧制御部31vにおけるメインのループは、U相の出力電圧VuおよびP側母線電圧Vp、N側母線電圧Vnを用いて第1のU相インバータ100U、すなわち第1のU相ブリッジ5を制御する制御信号を作成するよう構成されている。一方、電流演算部30において、第1のU相ブリッジ電流センサ13と第2のU相ブリッジ電流センサ15からの電流信号により目標電流差を求め、電流差制御部31iにより電流差の制御信号を作成する。この電流差制御部31iにより作成した電流差の制御

10

20

30

40

50

信号を出力電圧調整信号として電圧制御部31∨に出力し、第1のU相ブリッジ5を制御する制御信号を作成する。第2のU相インバータ制御部32においても、同様にして第2のU相ブリッジ7を制御する制御信号を作成する。

[0022]

さらに、V相の制御に関し、V相電流演算部40と第1のV相インバータ100Vを制御する第1のV相インバータ制御部41と第2のV相インバータ200Vを制御する第2のV相インバータ制御部41は、電圧制御部41は、電圧制御部41iを備えている。同様に、第2のV相インバータ制御部42は、電圧制御部42vと電流差制御部42iを備えている。電圧制御部41vにおけるメインのループは、V相の出力電圧VuおよびP側母線電圧Vp、N側母線電圧Vnを用いて第1のV相ブリッジ6を制御する制御信号を作成するよう構成されている。一方、電力サ16からの電流信号により目標電流差を求め、電流差制御部41iにより電流をの制御信号を作成する。この電流差制御部41iにより作成した電流差の制御信号を出力電圧を電圧制御部41vに出力し、第1のV相ブリッジ6を制御する制御信号を作成する。第2のV相インバータ制御部42においても、同様にして第2のV相ブリッジ8を制御する制御信号を作成する。

[0023]

ここではU相とV相両方が一つの共通コントローラー23で制御される例を示しているが、自立運転にあたってはU相の共通コントローラーとV相の共通コントローラーが別々のコントローラーであっても良い。

[0 0 2 4]

図3は、図2のU相におけるU相電流演算部30と電流差制御部31i、32iの詳細構成を示すブロック図である。目標電流差は、目標電流差演算部301において、第1のU相ブリッジ5と第2のU相ブリッジ7に流れる電流の差分値を、インバータの負荷率を調整するようにして求める。V相電流演算部40と電流差制御部41i、42iの詳細構成および動作も同様であるので、以下U相を代表例として動作を説明する。

[0025]

U相平均電流演算部302において、第1のU相ブリッジ電流センサ13で検出される電流 I 1 U と第2のU相ブリッジ電流センサ15で検出される電流 I 2 U との2つの電流値から U 相平均電流値を求めて出力する。第1のU相インバータ制御部31の電流差制御部31i において、このU相平均電流値と、第1のU相ブリッジ電流センサ13とから得るU相電流検出値との差分値を算出し、U相目標電流差演算部301において求めた目標電流差からこの差分値を減じた偏値を入力とした制御器313において、第2のU相ブリッ部31 V に出力する第1のインバータU相出力電圧調整信号を作成する。また、第2のU相ブリッド電流センサ15とから得るU相電流検出値との差分値を算出し、U相目標電流差演部301において求めた目標電流差からこの差分値を減じた偏値を入力とした制御器323において、電圧制御部32∨に出力する第2のインバータU相出力電圧調整信号を作成する。制御器313および323はP制御、PI制御に代表される制御方法を用いるのが一般的である。

[0026]

差分値は、例えば第1のU相インバータ100Uと第2のU相インバータ200Uの定格容量の差によって決定する。第1のU相インバータ100Uの定格容量と第2のU相インバータ200Uの定格容量が同じ場合、U相目標電流差演算部301は、U相が供給する電流値を一致させるように制御させるように、それぞれのU相インバータの目標電流差として0を出力する。

[0027]

また、第1のU相インバータ100Uと第2のU相インバータ200Uが供給する電流に意図的に差を設けるようにインバータ毎に流れる電流値を変えることもできる。第1の

U 相 ブ リ ッ ジ 5 と 第 2 の U 相 ブ リ ッ ジ 7 の 定 格 容 量 の 仕 様 に 応 じ て そ れ ぞ れ の 電 流 値 を 調 整することで各インバータの定格容量に対する負荷率を一致させるように制御することが できる。用いる定格容量は、各インバータの定格電力容量であってもよいし、定格電流容 量であっても良い。以下定格電力容量を例に説明する。

[0028]

目標電流差は両インバータが出力している U 相の合計電流値に、第1のU相ブリッジ 5 と第2のU相ブリッジ7の定格容量比(以降インバータ定格比と称する)と台数平均値の 差から求まる、それぞれのインバータの差分乗数を掛けた値とする。ここでインバータ定 格 比 は 2 台 の イ ン バ ー タ の 合 計 定 格 容 量 に 対 す る 各 イ ン バ ー タ の 定 格 容 量 の 比 で あ る 。 本 実 施 の 形 態 1 で は 0 か ら 1 の 間 の 数 字 で 定 義 す る 。 ま た 台 数 平 均 値 と は 1 を イ ン バ ー タ 台 数 で 割 っ た 値 、 す な わ ち イ ン バ ー タ の 台 数 の 逆 数 で あ り 、 本 実 施 の 形 態 1 で は 2 台 の イ ン バータであるため台数平均値は0.5となる。例えば第1のU相ブリッジ5の電力容量が 6 で、 第 2 の U 相 ブリッジ 7 の電 力 容量 が 4 の とき 、 イン バ ー タ 定 格 比 は 第 1 の イン バ ー タでは10分の6で0.6となり、第2のインバータでは10分の4で0.4となる。台 数 平 均 値 は 0 . 5 で あ る の で 第 1 の イ ン バ ー 夕 差 分 乗 数 は 0 . 1 、 第 2 の イ ン バ ー 夕 差 分 乗数は - 0 . 1となる。

[0029]

第 1 の U 相 ブリッジ 5 で は合 計 電 流 瞬 時 値 が 5 A の と き 、 U 相 電 流 平 均 値 と の 目 標 電 流 差は前記合計電流値5Aに0.1を乗じた0.5Aであり、電流値はU相電流平均値2. 5 A に前記目標電流差 0 . 5 A を足した 3 A となる。第 2 の U 相 ブリッジ 7 では U 相電流 平均値との目標電流差は前記合計電流値5Aに-0.1をかけた-0.5Aであり、電流 値 は U 相 電 流 平 均 値 2 . 5 A に 前 記 目 標 電 流 差 - 0 . 5 A を 足 し た 2 A と な る 。 よ っ て 図 4 に示すように、第 1 の U 相インバータ 1 0 0 U と第 2 の U 相インバータ 2 0 0 U はイン バータ定格比で分流させることができる。

[0030]

以上では各相で2台のインバータを並列させて運転させている場合を説明したが、イン バ - タ の 数 は 3 台 以 上 で も よ い 。 イ ン バ - タ の 台 数 を N 台 と し た 時 の 各 相 の 相 電 流 平 均 値 は下記の通りとなる。

U 相 電 流 合 計 値 = I 1 U + I 2 U + I 3 U + · · · + I N U

V 相電流合計値 = I 1 V + I 2 V + I 3 V + ・・・+ I N V

U相電流平均值 = U相電流合計值÷N

V相電流平均值 = V相電流合計值÷N

[0 0 3 1]

ここで、系統連系運転時に第 X 番目の U 相ブリッジである第 X U 相ブリッジと第 X 番目 のV相ブリッジである第XV相とでフルブリッジインバータを構成することを想定した場 合、 通常、 第 X U 相 ブリッジと第 X V 相 ブリッジは同じ定格容量となる。 この場合、 並列 接続される各インバータの定格容量をP1、P2、P3・・・、PNとしたとき、各イン バータ定格比は以下の通りそれぞれインバータ毎に求められる。

第 X インバータ定格比 = P X ÷ (P 1 + P 2 + P 3 + ・・・+ P N)

台数平均値は以下の通り共通の値として求められる。

台数平均值 = 1 ÷ N

各インバータの差分乗数は以下の通り求められる。

第 X の イ ン バ ー タ 差 分 乗 数 = 第 X の イ ン バ ー タ 定 格 比 - 台 数 平 均 値

上記より各インバータの各ブリッジの相電流平均値との目標電流差は以下の通りとなる。

第 X U 相 ブ リ ッ ジ の 目 標 電 流 差 = U 相 電 流 合 計 値 × 第 X の イ ン バ ー タ 差 分 乗 数

第 X V 相 ブ リ ッ ジ の 目 標 電 流 差 = V 相 電 流 合 計 値 × 第 X の イ ン バ ー タ 差 分 乗 数

[0032]

また、 N 台のインバータの定格容量が全て同じである場合、あるいは定格容量が少し異 なっていても各インバータの電流値を同じ電流値としたい場合は、上述の演算を行わずに 、全てのインバータの目標電流差を0に設定すれば良い。

10

20

30

40

[0033]

以上のように、本発明の実施の形態1による電力変換装置では、複数のインバータを並列して運転させる構成において、各インバータの定格容量で重みづけした出力電流の平均電流値からの目標電流差に基づいて、各インバータの平均電流値からの電流差が所定の値となるよう制御する。あるいは各インバータの電流値を同じ電流値としたい場合は目標電流差を0として制御する。すなわち電流値そのものではなく各インバータを平均電流値からの電流の差分だけで制御するため、負荷電流が大きく変動した場合でも、負荷が求める合計電流値への影響を与えないため、各インバータの出力電流合計値を負荷電流に追従させることが難しい。制御遅れにより各インバータの出力電流合計値を負荷電流に追従させることが難しい。

[0034]

また、制御に用いる検出電流値としては、負荷に流れる電流値ではなく、それぞれのインバータの半導体スイッチによるブリッジの出力電流そのものを検出した電流値を用いる構成となっているため、制御応答の遅れが少なく、より安定な制御が達成できる。

[0035]

実施の形態 1 によれば、 1 台のインバータへの電流の偏りを抑制し、あるいは定格容量に応じた比率で出力電流を個別に制御することができ、各インバータに過剰な電流が流れることを抑制し発熱バランスをとることができる。

[0036]

実施の形態2.

図5は、本発明の実施の形態2による電力変換装置の共通コントローラーの構成を示すプロック図である。本実施の形態2の電力変換装置を含む系全体の構成は実施の形態1と同じ図1に示す構成である。本実施の形態2では、第1のU相インバータ100Uおよび第1のV相インバータ100Vは実施の形態1で示した出力電圧調整信号を用いた制御を行わず、第2のU相インバータ200Uおよび第2のV相インバータ200Vのみ出力電圧調整信号を用いた制御を行うように共通コントローラー23で制御する。図5におけるU相電流演算部30、第2のU相インバータ制御部32の電流差制御部32i、およびV相電流演算部40、第2のV相インバータ制御部42の電流差制御部42iの構成は実施の形態1と同様である。

[0037]

なお、各相でインバータがN台ある場合は、各相一つのインバータのみ出力電圧調整信号を用いた制御を行わないように制御する構成にすれば良い。第1から第NまでN台のインバータがある場合、例えば第1のインバータの制御のみ、図5の第1のU相インバータ100U制御部31および第1のV相インバータ100V制御部41の構成とすればよい

[0038]

実施の形態 2 によれば、第 1 のインバータ以外のインバータの電流制御に対して残りの制御量を第 1 のインバータが自動調整するため、制御誤差による不安定性を低減することができる。

[0039]

実施の形態3.

本実施の形態3では3台以上のN台の複数のインバータを並列運転させる場合に適用する場合の実施の形態である。本実施の形態では低負荷時のように、並列接続されたインバータのうち変換効率の最も低いものを停止し、残りのインバータで負荷率を再調整する。

[0040]

変換器の電力変換効率は負荷量により異なる。例えば図 6 のように中負荷、高負荷領域に比べて、軽負荷領域では電源損失やリアクトルの鉄損など負荷によらず一律に発生する損失の影響が大きくなり変換効率が低くなることが多い。

[0041]

10

20

30

本実施の形態では、例えば第1のインバータを停止し、第2から第Nのインバータのみで動作させ、第2から第Nのインバータは実施の形態1あるいは実施の形態2による出力電圧調整信号による制御を実施する。尚、停止する台数は1台でなくてもよく、総負荷量を出力可能な台数のインバータが運転していればよい。この場合、各インバータが軽負荷域で動作するよりも、運転台数を減らして1台あたりの負荷量を高負荷側に移行させることで全体での電力変換の口スを抑制することができる。

[0042]

実施の形態4.

図7は、本発明の実施の形態4による電力変換装置を含む系全体を模式的に示す構成図である。フルブリッジ構成の第1のブリッジ55で構成される第1のインバータ100とフルブリッジ構成の第2のブリッジ77で構成される第2のインバータ200が、直流入力と交流出力の間に並列接続されて、直流を単相交流に変換して単相負荷25に電力を供給する構成となっている。共通コントローラー230の構成を図8に、電流演算部300 および電流差制御部310i、電流差制御部320iの構成を図9に示す。電流演算部300では、第1のブリッジ55の電流を検出する第1のインバータ電流センサ130との検出電流のブリッジ77の電流を検出する第2のブリッジ電流センサ150との検出電流にり、実施の形態1で説明したのと同様、合計電流値、目標電流差を算出し、これらの値に基づいて、第1のインバータ制御部310の電流差制御部310i、および第2のインバータ制御部320の電流差制御部320でに出力する構成をなっている。

[0 0 4 3]

図 7 のような、単相 2 線負荷において、複数のインバータを並列運転して負荷に電力を 供給する系に対しても、本発明は有効である。

[0044]

以上の各実施の形態をまとめると、本発明は、複数のインバータ(例えば実施の形態1 の第1のU相インバータ100Uと第2のU相インバータ200Uの組み合わせ、あるい は 第 1 の V 相 イン バ ー タ 1 0 0 V と 第 2 の V 相 イ ン バ ー タ 2 0 0 V の 組 み 合 わ せ 、 も し く は実施の形態4の第1のインバータ100と第2のインバータ200の組み合わせ、また は3台以上のインバータの組み合わせ、など)がそれぞれ、直流の正極と負極の間に接続 された半導体スイッチの直列体により構成されるブリッジ(例えば実施の形態1における 第 1 の U 相 ブリッジ 5 、 第 2 の U 相 ブリッジ 7 、 第 1 の V 相 ブリッジ 6 、 第 2 の V 相 ブリ ッジ8などのハーフブリッジ、あるいは実施の形態4の第1のブリッジ、第2のブリッジ などのフルブリッジ)と、このブリッジの出力電流を検出する電流センサとを備え、電流 演算部において、これらの電流センサにより検出されたそれぞれのブリッジの出力電流値 から前記複数のインバータのそれぞれのブリッジの出力電流値の合計電流値および平均電 流 値 を 演 算 し 、 そ れ ぞ れ の ブ リ ッ ジ の 出 力 電 流 が 、 前 記 平 均 電 流 値 に 対 し て そ れ ぞ れ の ブ リッジの定格容量に基づいた電流差となるように設定される目標電流差を求め、電流差制 御 部 が 、 電 流 演 算 部 で 求 め た 目 標 電 流 差 か ら 、 前 記 電 流 セン サ に よ り 検 出 さ れ た そ れ ぞ れ のブリッジの出力電流値と前記平均電流値との差分値を減じた偏値を用いて、それぞれの インバータの出力電圧調整信号を作成し、作成したそれぞれの出力電圧調整信号をそれぞ れの前記電圧制御部に出力するよう構成したものである。

[0045]

なお、本発明は、その発明の範囲内において、各実施の形態を組み合わせたり、各実施の形態を適宜、変形、省略したりすることが可能である。

【符号の説明】

[0046]

5 第 1 の U 相 ブリッジ、 6 第 1 の V 相 ブリッジ、 7 第 2 の U 相 ブリッジ、 8 第 2 の V 相 ブリッジ、 1 3 第 1 の U 相 ブリッジ電流 センサ、 1 4 第 1 の V 相 ブリッジ電流 センサ、 1 5 第 2 の V 相 ブリッジ電流 センサ、

10

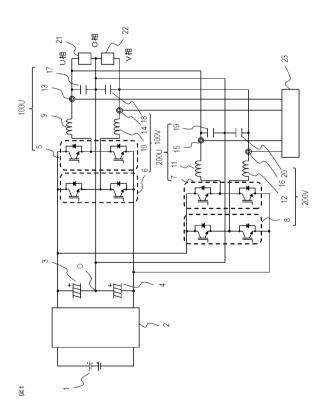
20

30

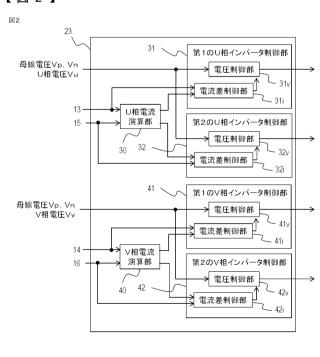
40

3 0 U相電流演算部、4 0 V相電流演算部、3 1 i、3 2 i、4 1 i、4 2 i、3 1 0 i、3 2 0 i 電流差制御部、3 1 v、3 2 v、4 1 v、4 2 v、3 1 0 v、3 2 0 v 電圧制御部、5 5 第 1 のブリッジ、7 7 第 2 のブリッジ、1 0 0 第 1 のインバータ、1 0 0 U 第 1 の U相インバータ、1 0 0 V 第 1 の V相インバータ、2 0 0 V 第 2 の V相インバータ

【図1】

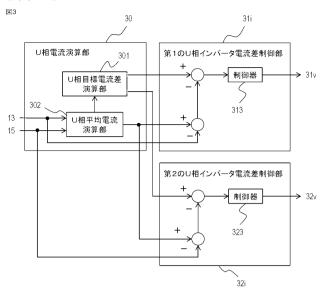


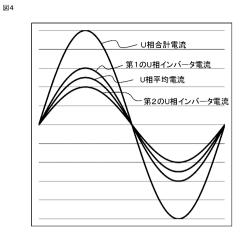
【図2】



【図3】

【図4】

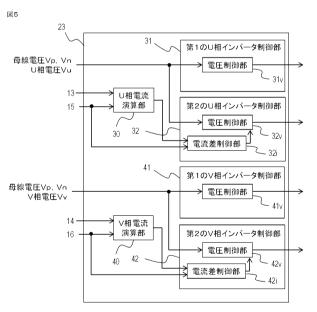


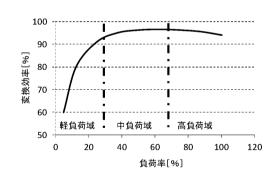


【図5】

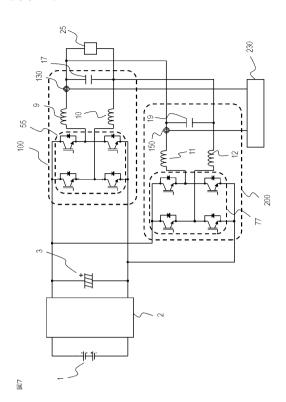
【図6】

図6

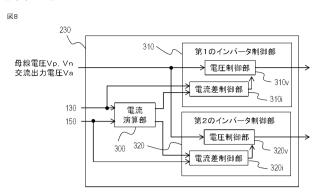




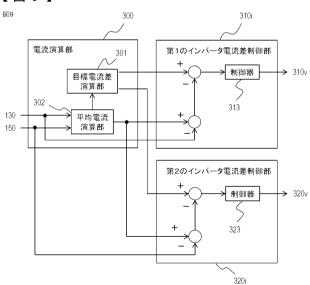
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 川井 由宇

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

F ターム(参考) 5H770 CA01 CA04 CA05 CA06 DA01 DA02 DA22 DA27 DA30 DA31 DA41 DA44 EA27 HA02Y HA03W HA03Y JA18W KA01Y LA02X LA03Z