

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-133019  
(P2019-133019A)

(43) 公開日 令和1年8月8日(2019.8.8)

(51) Int.Cl.			F I			テーマコード (参考)
<b>G09G</b>	<b>3/36</b>	<b>(2006.01)</b>	G09G	3/36		2H192
<b>G09G</b>	<b>3/20</b>	<b>(2006.01)</b>	G09G	3/20	624C	2H193
<b>G02F</b>	<b>1/133</b>	<b>(2006.01)</b>	G09G	3/20	611D	5C006
<b>G02F</b>	<b>1/1368</b>	<b>(2006.01)</b>	G09G	3/20	680G	5C080
			G02F	1/133	550	

審査請求 未請求 請求項の数 4 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2018-15351 (P2018-15351)  
(22) 出願日 平成30年1月31日 (2018.1.31)

(71) 出願人 00005049  
シャープ株式会社  
大阪府堺市堺区匠町1番地  
(74) 代理人 100161207  
弁理士 西澤 和純  
(74) 代理人 100129115  
弁理士 三木 雅夫  
(74) 代理人 100133569  
弁理士 野村 進  
(74) 代理人 100131473  
弁理士 覚田 功二  
(72) 発明者 植畑 正樹  
大阪府堺市堺区匠町1番地 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置および表示方法

(57) 【要約】

【課題】 クロストークを低減する。

【解決手段】 本実施形態の液晶表示装置は、複数の走査信号線と、各走査信号線に互いに交差した複数のデータ信号線と、対応する走査信号線の走査信号が導通を指示した場合に、対応するデータ信号線と画素電極とを接続するスイッチング素子をそれぞれが含み、各走査信号線と各データ信号線との組み合わせに対応して設けられた複数の画素と、液晶層を介して、各画素電極に対向する位置に配置されている共通電極と、各画素の表示データに基づき、各データ信号線への出力信号を生成するデータ信号線駆動部と、共通電極の第1領域の電位と所定の基準電位との偏差に応じて第1領域に印加する第1共通電極信号を生成する第1共通電極駆動部と、共通電極の第1領域と異なる第2領域の電位と基準電位との偏差に応じて第2領域に印加する第2共通電極信号を生成する第2共通電極駆動部とを備える。

【選択図】 図1

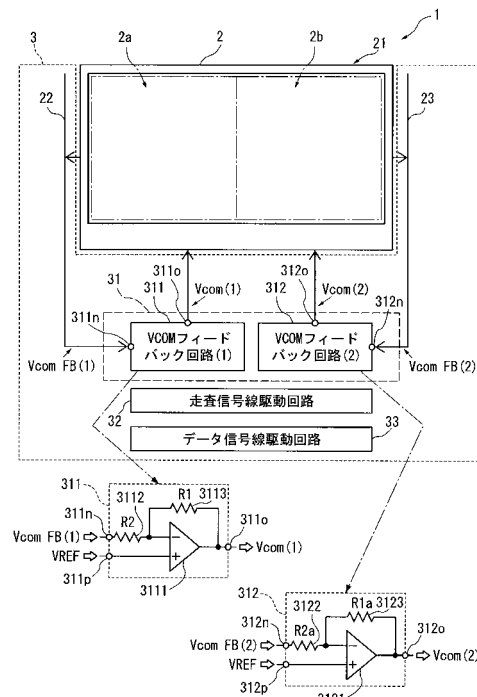


図1

## 【特許請求の範囲】

## 【請求項 1】

複数の走査信号線と、  
 前記各走査信号線に互いに交差した複数のデータ信号線と、  
 対応する前記走査信号線の走査信号が導通を指示した場合に、対応する前記データ信号線と画素電極とを接続するスイッチング素子をそれぞれが含み、前記各走査信号線と各データ信号線との組み合わせに対応して設けられた複数の画素と、  
 液晶層を介して、前記各画素電極に対向する位置に配置されている共通電極と、  
 前記各画素の表示データに基づき、前記各データ信号線への出力信号を生成するデータ信号線駆動部と、  
 前記共通電極の第 1 領域の電位と所定の基準電位との偏差に応じて前記第 1 領域に印加する第 1 共通電極信号を生成する第 1 共通電極駆動部と、  
 前記共通電極の前記第 1 領域と異なる第 2 領域の電位と前記基準電位との偏差に応じて前記第 2 領域に印加する第 2 共通電極信号を生成する第 2 共通電極駆動部と  
 を備える液晶表示装置。

10

## 【請求項 2】

前記第 1 領域が、前記各走査信号線の走査方向と直角に前記共通電極の略左半分の領域に対応するものであり、  
 前記第 2 領域が、前記各走査信号線の走査方向と直角に前記共通電極の略右半分の領域に対応するものである  
 請求項 1 に記載の液晶表示装置。

20

## 【請求項 3】

前記共通電極の第 1 領域の電位が、前記第 1 領域の複数個所の各電位に対応し、  
 前記共通電極の第 2 領域の電位が、前記第 2 領域の複数個所の各電位に対応する  
 請求項 1 または 2 に記載の液晶表示装置。

## 【請求項 4】

複数の走査信号線と、  
 前記各走査信号線に互いに交差した複数のデータ信号線と、  
 対応する前記走査信号線の走査信号が導通を指示した場合に、対応する前記データ信号線と画素電極とを接続するスイッチング素子をそれぞれが含み、前記各走査信号線と各データ信号線との組み合わせに対応して設けられた複数の画素と、  
 液晶層を介して、前記各画素電極に対向する位置に配置されている共通電極と、  
 前記各画素の表示データに基づき、前記各データ信号線への出力信号を生成するデータ信号線駆動部と、  
 前記共通電極の第 1 領域の電位と所定の基準電位との偏差に応じて前記第 1 領域に印加する第 1 共通電極信号を生成する第 1 共通電極駆動部と、  
 前記共通電極の前記第 1 領域と異なる第 2 領域の電位と前記基準電位との偏差に応じて前記第 2 領域に印加する第 2 共通電極信号を生成する第 2 共通電極駆動部と  
 を備える液晶表示装置において、  
 前記第 1 共通電極駆動部と前記第 2 共通電極駆動部によって、前記共通電極の電位を制御するとともに、  
 前記データ信号線駆動部によって、前記各画素の表示データに基づいて前記出力信号を生成することで、前記各画素に前記表示データを表示させる  
 表示方法。

30

40

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶表示装置および表示方法に関する。

## 【背景技術】

## 【0002】

50

LCD (Liquid Crystal Display; 液晶ディスプレイ) の高解像度化が進む中で、液晶の充電期間 (1H 期間) が短くなっており、例えば図 5 に示すように、クロストークが視認されやすくなるという課題がある。図 5 はクロストークの一例を示す模式図である。図 5 において、表示面 20 は、中間調の画像を表示する領域 20a ~ 20d と、明部あるいは暗部からなるキラーパターンを表示する領域 20e を含む。LCD においては、クロストークが発生することで、例えば、破線で示すように、領域 20a と領域 20b の境目、領域 20b と領域 20c の境目、領域 20a と領域 20d の境目、および領域 20d と領域 20c の境目が視認される場合がある。

#### 【0003】

LCD において、負荷が大きな表示パターンを表示させると、例えば図 6 に示すように共通電極の電位 (以下、共通電極電位ともいう)  $V_{com}$  が変動する。充電期間 (1H 期間) 中に共通電極電位  $V_{com}$  の値が、元 ("0") に戻れば表示に影響をあたえないが、元に戻らない場合は、クロストークが視認される。共通電極電位  $V_{com}$  の変動が充電期間 (1H 期間) 中に戻らない場合は、 $V_{com}$  フィードバック回路を設けることで対策が可能である (例えば、特許文献 1)。 $V_{com}$  フィードバック回路は、反転増幅回路であり、出力と反転入力間に接続された抵抗  $R_1$  と反転入力に接続された入力抵抗  $R_2$  の定数によって増幅度が決まり、クロストークが視認されないように抵抗定数が決定される。ここで、 $V_{com}$  フィードバックの増幅を大きくしすぎると、逆にクロストークに悪影響を与えることになる。

10

#### 【先行技術文献】

20

#### 【特許文献】

#### 【0004】

【特許文献 1】特開平 11 - 316366 号公報

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0005】

上述したように、LCD の高解像度化が進む中で、液晶の充電期間 (1H 期間) が短くなっており、クロストークが視認されやすくなるという課題がある。

#### 【0006】

また、高解像度化や大画面化が進む中で、 $V_{com}$  フィードバック回路が 1 つしか無い場合は、全表示領域において、部分領域毎に、負荷に応じた  $V_{com}$  フィードバックができない。このため、クロストークに悪影響がでる場合があるという課題がある。

30

#### 【0007】

本発明は、上記事情に鑑みてなされたものであり、クロストークを軽減することができる液晶表示装置および表示方法を提供することを目的とする。

#### 【課題を解決するための手段】

#### 【0008】

上記課題を解決するため、本発明の一態様は、複数の走査信号線と、前記各走査信号線に互いに交差した複数のデータ信号線と、対応する前記走査信号線の走査信号が導通を指示した場合に、対応する前記データ信号線と画素電極とを接続するスイッチング素子をそれぞれが含み、前記各走査信号線と各データ信号線との組み合わせに対応して設けられた複数の画素と、液晶層を介して、前記各画素電極に対向する位置に配置されている共通電極と、前記各画素の表示データに基づき、前記各データ信号線への出力信号を生成するデータ信号線駆動部と、前記共通電極の第 1 領域の電位と所定の基準電位との偏差に応じて前記第 1 領域に印加する第 1 共通電極信号を生成する第 1 共通電極駆動部と、前記共通電極の前記第 1 領域と異なる第 2 領域の電位と前記基準電位との偏差に応じて前記第 2 領域に印加する第 2 共通電極信号を生成する第 2 共通電極駆動部とを備える液晶表示装置である。

40

#### 【0009】

また、本発明の一態様は、上記液晶表示装置であって、前記第 1 領域が、前記各走査信

50

号線の走査方向と直角に前記共通電極の略左半分の領域に対応するものであり、前記第2領域が、前記各走査信号線の走査方向と直角に前記共通電極の略右半分の領域に対応するものである。

【0010】

また、本発明の一態様は、上記液晶表示装置であって、前記共通電極の第1領域の電位が、前記第1領域の複数個所の各電位に対応し、前記共通電極の第2領域の電位が、前記第2領域の複数個所の各電位に対応する。

【0011】

また、本発明の一態様は、複数の走査信号線と、前記各走査信号線に互いに交差した複数のデータ信号線と、対応する前記走査信号線の走査信号が導通を指示した場合に、対応する前記データ信号線と画素電極とを接続するスイッチング素子をそれぞれが含み、前記各走査信号線と各データ信号線との組み合わせに対応して設けられた複数の画素と、液晶層を介して、前記各画素電極に対向する位置に配置されている共通電極と、前記各画素の表示データに基づき、前記各データ信号線への出力信号を生成するデータ信号線駆動部と、前記共通電極の第1領域の電位と所定の基準電位との偏差に応じて前記第1領域に印加する第1共通電極信号を生成する第1共通電極駆動部と、前記共通電極の前記第1領域と異なる第2領域の電位と前記基準電位との偏差に応じて前記第2領域に印加する第2共通電極信号を生成する第2共通電極駆動部とを備える液晶表示装置において、前記第1共通電極駆動部と前記第2共通電極駆動部によって、前記共通電極の電位を制御するとともに、前記データ信号線駆動部によって、前記各画素の表示データに基づいて前記出力信号を生成することで、前記各画素に前記表示データを表示させる表示方法である。

10

20

【発明の効果】

【0012】

本発明によれば、領域毎に共通電極に印加する各電位を制御することができるので、領域毎に電位を最適化しやすくなり、クロストークを軽減することができる。

【図面の簡単な説明】

【0013】

【図1】本発明の一実施形態に係る液晶モジュールの構成例を示す模式図である。

【図2】図1に示す液晶パネル2の構成例を示す模式図である。

【図3】図1に示す液晶モジュール1の動作例を説明するための説明図である。

30

【図4】図2に示す液晶パネル2の変形例を示す模式図である。

【図5】LCDにおけるクロストークの一例を示す模式図である。

【図6】LCDにおける共通電極の電位の変化の例を示す図である。

【発明を実施するための形態】

【0014】

以下、図面を参照して本発明の実施形態について説明する。図1は、本発明の一実施形態に係る液晶モジュール1の構成例を示す模式図である。図2は、図1に示す液晶パネル2の構成例を示す模式図である。図1と図2において、同一または対応する構成には同一の符号を用いている。

【0015】

40

なお、本願において、LCD（液晶ディスプレイ）は、“液晶”の、電圧をかけると分子の並び方が変わる性質を利用した表示装置のことであり、液晶表示装置ともいう。また、LCDは、液晶パネル、液晶モジュール、液晶ディスプレイ装置等の総称である。また、液晶パネルは、LCDの画像表示部分であり、例えば表示面から順に積層された、偏光板、カラーフィルタ基板、配向膜に囲まれた液晶層、アレイ基板、偏光板、バックライト等をから構成される。ここで、カラーフィルタ基板は、カラーフィルタ、共通電極等を有する。アレイ基板は、配線、複数のスイッチング素子、複数の画素（サブ画素）を構成する複数の画素電極等を有する。また、液晶モジュールは、液晶パネルと液晶パネルの駆動回路（駆動回路基板）を組み合わせた装置である。

【0016】

50

図 1 に示すように、本実施形態に係る液晶モジュール 1 は、液晶パネル 2 と、駆動回路基板 3 を備える。駆動回路基板 3 は、共通電極駆動部 3 1 と、走査信号線駆動回路 3 2 と、データ信号線駆動回路 3 3 (データ信号線駆動部) を備える。共通電極駆動部 3 1 は、VCOM フィードバック回路 (1) 3 1 1 と、VCOM フィードバック回路 (2) 3 1 2 を備える。

#### 【0017】

液晶パネル 2 は、アクティブマトリクス型の液晶パネルであり、図 2 に示すように、複数の (m 本の) 走査信号線 GL 1、GL 2、...、GL m と、複数の (n 本の) データ信号線 SL 1、SL 2、SL 3、...、SL n と、複数 (m × n) の画素 P と、太線で示した共通電極 2 1 と、共通電極電位検出線 2 2 および 2 3 と、抵抗 2 4 および 2 5 を備える。以下では、m 本の走査信号線 GL 1、GL 2、...、GL m を総称して走査信号線 GL ともいう。また、n 本のデータ信号線 SL 1、SL 2、SL 3、...、SL n を総称してデータ信号線 SL ともいう。ここで、各データ信号線 SL は、各走査信号線 GL に互いに交差して設けられている。各画素 P は、各走査信号線 GL と各データ信号線 SL との組み合わせに対応して設けられている。

10

#### 【0018】

各画素 P は、電界効果トランジスタ (スイッチング素子) SW (以下、トランジスタ SW という) を備える。トランジスタ SW のゲートは、各走査信号線 GL のいずれかへ接続されている。トランジスタ SW のソースは、各データ信号線 SL のいずれかに接続されている。トランジスタ SW のドレインは、画素電極 TS に接続されている。画素電極 TS には、液晶容量 CL の一端と補助容量 CS の一端が接続されている。液晶容量 CL の他端と補助容量 CS の他端は共通電極 2 1 に接続されている。ここで、液晶容量 CL と補助容量 CS は、画素容量 CP を構成する。なお、補助容量 CS は、省略される場合がある。また、補助容量の他端は、共通電極 2 1 とは異なる配線で引き出される場合がある。

20

#### 【0019】

各画素 P において、対応する走査信号線 GL が選択されると、トランジスタ SW が導通し、データ信号線 SL の印加電位と共通電極 2 1 への印加電位 Vcom との差 (電圧) に応じた電荷が、画素容量 CP に蓄積される。一方、当該走査信号線 GL の選択期間が終了して、トランジスタ SW が遮断されている間、画素容量 CP は、遮断時の電圧を保持し続ける。ここで、液晶の透過率あるいは反射率は、液晶容量 CL に印加される電圧によって変化する。したがって、走査信号線 GL を選択し、データ信号線 SL へ表示データに応じた電圧を印加すれば、当該画素 P の表示状態を、表示データに合わせて変化させることができる。なお、トランジスタ SW は、対応する走査信号線 GL の走査信号が導通を指示した場合に、対応するデータ信号線 SL と画素電極 TS とを接続する。

30

#### 【0020】

共通電極 2 1 は、平面状の 1 つの電極であり、図示していない液晶層を介して、各画素電極 TS に対向する位置に配置されている。共通電極電位検出線 2 2 は、一端が共通電極 2 1 における鎖線で囲んで示す第 1 領域 2 a に対応する所定の箇所に接続され、他端が入力端子 3 1 1 n に接続されている。共通電極電位検出線 2 3 は、一端が共通電極 2 1 における鎖線で囲んで示す第 2 領域 2 b に対応する所定の箇所に接続され、他端が入力端子 3 1 2 n に接続されている。ここで、第 1 領域 2 a は、図 1 に示すように、各走査信号線 GL の走査方向 (図に向かって上下方向) と直角に (図に向かって水平方向に) 共通電極 2 1 の略左半分の領域に対応する。また、図 1 に示すように、第 2 領域 2 b は、各走査信号線 GL の走査方向と直角に共通電極 2 1 の略右半分の領域に対応する。

40

#### 【0021】

なお、第 1 領域 2 a と第 2 領域 2 b は、1 つの共通電極 2 1 上の 2 つの仮想的な範囲に対応する。共通電極 2 1 は第 1 領域 2 a と第 2 領域 2 b に分割されてはいない。共通電極 2 1 には面内抵抗があるため、第 1 領域 2 a で検出される電位と第 2 領域 2 b で検出される電位には差が発生する。また、第 1 領域 2 a と第 2 領域 2 b に異なる電圧を印加することで、第 1 領域 2 a の電圧と第 2 領域 2 b の電圧を異ならせることができる。なお、第 1

50

領域 2 a と第 2 領域 2 b は、連続していなくてもよい。例えば、第 1 領域 2 a が共通電極 2 1 の左側端部近傍の一部の領域に対応し、第 2 領域 2 b が右側端部近傍の一部の領域に対応するものであってもよい。

【0022】

走査信号線駆動回路 3 2 は、順次、走査信号線 G L を走査して、所定の走査信号を出力する。データ信号線駆動回路 3 3 は、走査信号線駆動回路 3 2 が所定の走査信号を出力することで選択した各画素 P に対して、各画素 P の表示データに応じた各データ信号を出力する。

【0023】

液晶パネル 2 では、走査信号線駆動回路 3 2 が、ある走査信号線 G L を選択すると、当該走査信号線 G L に接続された各画素 P において、各トランジスタ S W が導通して、各画素電極 T S と、それぞれに対応するデータ信号線 S L とを接続する。一方、データ信号線駆動回路 3 3 は、所定の映像信号に基づいて、上記各画素 P への表示データをデータ信号線 S L に出力する。各画素 P の画素容量 C P には各データ信号線 S L の出力と共通電極 2 1 の電位 V c o m との電位差に応じた電荷が蓄積される。また、選択されていない走査信号線 G L に接続された画素 P では、トランジスタ S W が遮断されており、画素容量 C P の電荷が保持される。液晶素子は、印加電圧に応じて透過率が変化する。したがって、各走査信号線 G L を順次選択しながら、各走査信号線 G L の選択期間中に、各画素 P に表示データを書き込むことで、液晶パネル 2 は、映像信号に応じた画像を表示する。

【0024】

一方、図 1 に示す V C O M フィードバック回路 ( 1 ) 3 1 1 は、演算増幅器 3 1 1 1 と、抵抗 3 1 1 2 と、抵抗 3 1 1 3 を備える。演算増幅器 3 1 1 1 の反転入力には抵抗 3 1 1 2 の一端と抵抗 3 1 1 3 の一端に接続されている。抵抗 3 1 1 2 の他端は V C O M フィードバック回路 ( 1 ) 3 1 1 の入力端子 3 1 1 n に接続されている。抵抗 3 1 1 3 の他端は演算増幅器 3 1 1 1 の出力と V C O M フィードバック回路 ( 1 ) 3 1 1 の出力端子 3 1 1 o に接続されている。演算増幅器 3 1 1 1 の非反転入力には V C O M フィードバック回路 ( 1 ) 3 1 1 の入力端子 3 1 1 p に接続されている。この場合、抵抗 3 1 1 2 の抵抗値は R 2、抵抗 3 1 1 3 の抵抗値は R 1 である。入力端子 3 1 1 p には所定の基準電位 V R E F が印加される。この基準電位 V R E F は、共通電極 2 1 の電位の目標値に対応する。入力端子 3 1 1 n は共通電極電位検出線 2 2 に接続されている。出力端子 3 1 1 o は図 2 に示す抵抗 2 4 の一端に接続されている。

【0025】

以上の構成によって、V C O M フィードバック回路 ( 1 ) 3 1 1 は、基準電位 V R E F と共通電極電位検出線 2 2 の電位 V c o m F B ( 1 ) の偏差に応じて、偏差が小さくなるように、出力端子 3 1 1 o から出力する出力信号の電位 V c o m ( 1 ) を変化させる。偏差の大きさに対する出力信号の大きさの比である増幅度は、抵抗値 R 2 と抵抗値 R 1 の比の値で決定される。すなわち、V C O M フィードバック回路 ( 1 ) 3 1 1 ( 第 1 共通電極駆動部 ) は、共通電極 2 1 の第 1 領域 2 a に対応する電位 V C O M F B ( 1 ) と所定の基準電位 V R E F との偏差に応じて第 1 領域 2 a に印加する電位 V o m ( 1 ) の出力信号 ( 第 1 共通電極信号 ) を生成して出力する。

【0026】

また、V C O M フィードバック回路 ( 2 ) 3 1 2 は、演算増幅器 3 1 2 1 と、抵抗 3 1 2 2 と、抵抗 3 1 2 3 を備える。演算増幅器 3 1 2 1 の反転入力には抵抗 3 1 2 2 の一端と抵抗 3 1 2 3 の一端に接続されている。抵抗 3 1 2 2 の他端は V C O M フィードバック回路 ( 2 ) 3 1 2 の入力端子 3 1 2 n に接続されている。抵抗 3 1 2 3 の他端は演算増幅器 3 1 2 1 の出力と V C O M フィードバック回路 ( 2 ) 3 1 2 の出力端子 3 1 2 o に接続されている。演算増幅器 3 1 2 1 の非反転入力には V C O M フィードバック回路 ( 2 ) 3 1 2 の入力端子 3 1 2 p に接続されている。この場合、抵抗 3 1 2 2 の抵抗値は R 2 a、抵抗 3 1 2 3 の抵抗値は R 1 a である。なお、抵抗値 R 1 a は抵抗値 R 1 と同一であってもよいし、異なってもよい。また、抵抗値 R 2 a は抵抗値 R 2 と同一であってもよいし、

10

20

30

40

50

異なってもよい。入力端子 3 1 2 p には所定の基準電位  $V_{REF}$  が印加される。この基準電位  $V_{REF}$  は、共通電極 2 1 の電位の目標値に対応する。入力端子 3 1 2 n は共通電極電位検出線 2 3 に接続されている。出力端子 3 1 2 o は図 2 に示す抵抗 2 5 の一端に接続されている。

#### 【0027】

以上の構成によって、 $V_{COM}$  フィードバック回路 (2) 3 1 2 は、基準電位  $V_{REF}$  と共通電極電位検出線 2 3 の電位  $V_{com\_FB}(2)$  の偏差に応じて、偏差が小さくなるように、出力端子 3 1 2 o から出力する出力信号の電位  $V_{com}(2)$  を変化させる。偏差の大きさに対する出力信号の大きさの比である増幅度は、抵抗値  $R_{2a}$  と抵抗値  $R_{1a}$  の比の値で決定される。すなわち、 $V_{COM}$  フィードバック回路 (2) 3 1 2 (第 2 共通電極駆動部) は、共通電極 2 1 の第 2 領域 2 b に対応する電位  $V_{COM\_FB}(2)$  と所定の基準電位  $V_{REF}$  との偏差に応じて第 2 領域 2 b に印加する電位  $V_{om}(2)$  の出力信号 (第 2 共通電極信号) を生成して出力する。

10

#### 【0028】

次に、図 3 を参照して、図 1 および図 2 を参照して説明した液晶モジュール 1 の動作例 (表示例) について説明する。図 3 に示す例では、液晶モジュール 1 の第 1 領域 2 a にキラパターン  $K_1$  が含まれていて、第 2 領域 2 b にはキラパターンが含まれていない。なお、図 3 は、1 フレーム期間における共通電極 2 1 の第 1 領域 2 a の電位  $V_{com\_FB}(1)$  の絶対値の変化と、共通電極 2 1 の第 2 領域 2 b の電位  $V_{com\_FB}(2)$  の絶対値の変化の例を模式的に示す。この場合、図 3 に示すように、共通電極 2 1 の第 1 領域 2 a の電位  $V_{com\_FB}(1)$  の絶対値は比較的大きく変化するのに対して、共通電極 2 1 の第 2 領域 2 b の電位  $V_{com\_FB}(2)$  の絶対値は比較的小さく変化する。これに対し、 $V_{COM}$  フィードバック回路 (1) 3 1 1 は、電位  $V_{COM\_FB}(1)$  と基準電位  $V_{REF}$  との偏差に応じて電位  $V_{om}(1)$  の出力信号を生成して第 1 領域 2 a に印加する。また、 $V_{COM}$  フィードバック回路 (2) 3 1 2 は、電位  $V_{COM\_FB}(2)$  と基準電位  $V_{REF}$  との偏差に応じて電位  $V_{om}(2)$  の出力信号を生成して第 2 領域 2 b に印加する。すなわち、本実施形態では、液晶パネル 2 の左右で別々に、 $V_{com}$  フィードバック回路 (1) 3 1 1 と  $V_{com}$  フィードバック回路 (2) 3 1 2 による共通電極 2 1 の電位  $V_{om}$  のフィードバック制御が行われる。したがって、この構成によれば、表示位置ごとに最適な  $V_{com}$  フィードバックをかけることが可能となり、クロストークを軽減することができる。

20

30

#### 【0029】

次に、図 4 を参照して、図 2 に示す液晶パネル 2 の変形例について説明する。図 4 において、図 2 に示す構成と同一または対応する構成には同一の符号を用いて説明を適宜省略する。

#### 【0030】

図 4 に示す液晶パネル 2 0 0 は、図 2 に示す液晶パネル 2 と比較して次の点が異なる。すなわち、図 2 に示す液晶パネル 2 では、共通電極電位検出線 2 2 が入力端子 3 1 1 n と共通電極 2 1 に直接接続されている。これに対して、図 4 に示す液晶パネル 2 0 0 では、共通電極電位検出線 2 2 がボルテージフォロア回路 4 1 を介して入力端子 3 1 1 n に接続されるとともに、複数の抵抗 2 2 1、抵抗 2 2 2、抵抗 2 2 3 等を介して、共通電極 2 1 の第 1 領域 2 a の複数個所に接続されている。また、液晶パネル 2 0 0 では、共通電極電位検出線 2 3 がボルテージフォロア回路 4 2 を介して入力端子 3 1 2 n に接続されるとともに、複数の抵抗 2 3 1、抵抗 2 3 2、抵抗 2 3 3 等を介して、共通電極 2 1 の第 2 領域 2 b の複数個所に接続されている。例えば、複数の抵抗 2 2 1、抵抗 2 2 2、抵抗 2 2 3 等が同一抵抗値である場合、ボルテージフォロア回路 4 1 は、複数の抵抗 2 2 1、抵抗 2 2 2、抵抗 2 2 3 等が接続された共通電極 2 1 の第 1 領域 2 a の複数箇所の電位を平均化して電位  $V_{com\_FB}(1)$  として出力する。また、例えば、複数の抵抗 2 3 1、抵抗 2 3 2、抵抗 2 3 3 等が同一抵抗値である場合、ボルテージフォロア回路 4 2 は、複数の抵抗 2 3 1、抵抗 2 3 2、抵抗 2 3 3 等が接続された共通電極 2 1 の第 2 領域 2 b の複数

40

50

箇所を平均化して電位  $V_{com}$  FB (2) として出力する。

【0031】

図4に示す液晶パネル200によれば、共通電極21の第1領域2aに複数箇所の電位に応じて、第1領域2aに印加する電位  $V_{com}$  (1) を制御することができる。また、共通電極21の第2領域2bに複数箇所の電位に応じて、第2領域2bに印加する電位  $V_{com}$  (2) を制御することができる。

【0032】

以上のように、本発明の実施形態および変形例によれば、液晶モジュール1の駆動回路基板3に複数の  $V_{com}$  フィードバック回路が設けられている。したがって、本実施形態によれば、液晶パネル2の表示エリア毎に共通電極の電位を最適に設定とすることが可能となり、表示エリア全面でクロストークが視認されにくくなる。

【0033】

なお、上記説明では、本発明の実施形態を液晶モジュールとする場合を示したが、例えば、本発明の実施形態は、上記実施形態の液晶モジュールを搭載したノート型パーソナルコンピュータとしたり、上記実施形態の液晶モジュールを搭載したモニタとしたりすることができる。

【0034】

また、上記実施形態では、液晶パネル2を2つの領域に区分して共通電極のフィードバック制御を領域毎に行うこととしたが、領域数は2個に限定されず、3以上の複数個とすることができる。その場合、3以上の複数個の  $V_{com}$  フィードバック回路を設ける。

【0035】

また、上記実施形態では、 $V_{COM}$  フィードバック回路(1)311の出力を1個の抵抗24を介して共通電極21に印加しているが、例えば、 $V_{COM}$  フィードバック回路(1)311の出力端子311oに複数個の抵抗を接続し、それらの抵抗を介して共通電極21の第1領域2aの複数箇所に  $V_{COM}$  フィードバック回路(1)311の出力を印加してもよい。同様に、 $V_{COM}$  フィードバック回路(2)312の出力端子312oに複数個の抵抗を接続し、それらの抵抗を介して共通電極21の第2領域2bの複数箇所に  $V_{COM}$  フィードバック回路(2)312の出力を印加してもよい。また、共通電極21の電位の検出箇所は液晶パネル2の左右の端部に限らず、例えば上下の端部を検出箇所としたり、端部以外の箇所を検出箇所としたりしてもよい。

【0036】

なお、各画素Pの駆動の仕方は、コモン対称法であってもよいし、コモン反転法であってもよい。

【0037】

以上、この発明の実施形態を図面を参照して詳述してきたが、具体的な構成はこの実施形態に限られるものではなく、この発明の要旨を逸脱しない範囲の設計等も含まれる。

【符号の説明】

【0038】

- 1 液晶モジュール
- 2 液晶パネル
- 3 駆動回路基板
- 21 共通電極
- 31 共通電極駆動部
- 32 走査信号線駆動回路
- 33 データ信号線駆動回路(データ信号線駆動部)
- 311  $V_{COM}$  フィードバック回路(1)
- 312  $V_{COM}$  フィードバック回路(2)
- P 画素
- SW 電界効果トランジスタ
- GL1、GL2、...、GLm 走査信号線

10

20

30

40

50



SL1、SL2、SL3、...、SLn データ信号線  
TS 画素電極

【 図 1 】

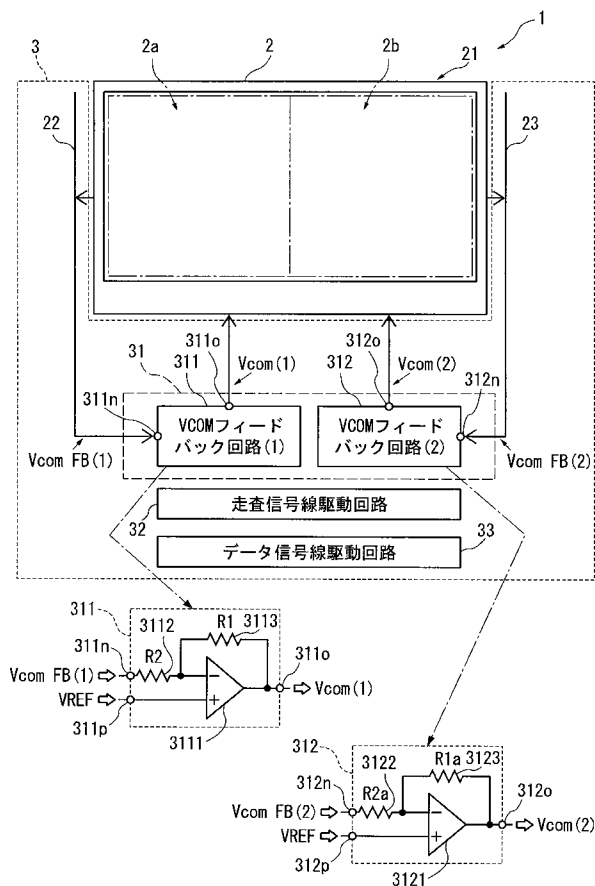


図 1

【 図 2 】

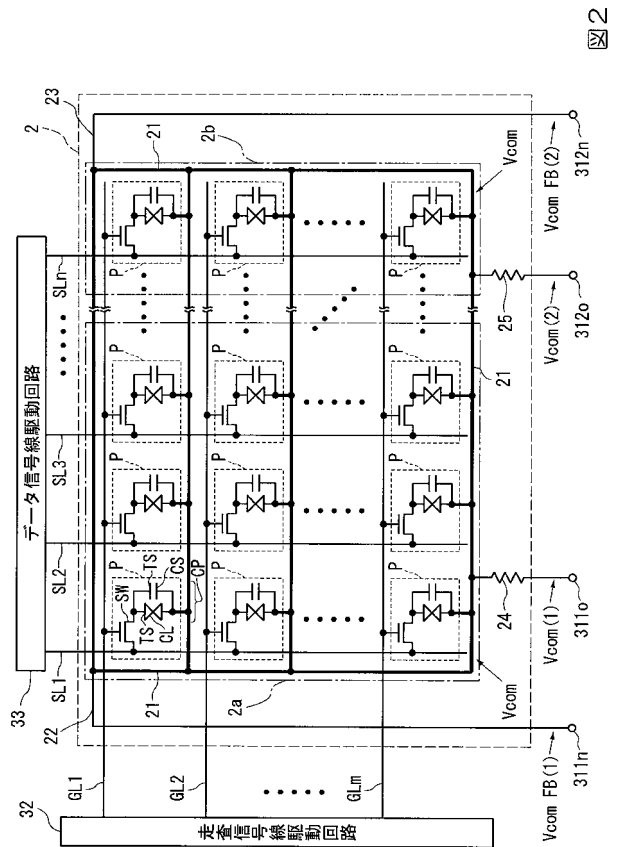


図 2

【 図 3 】

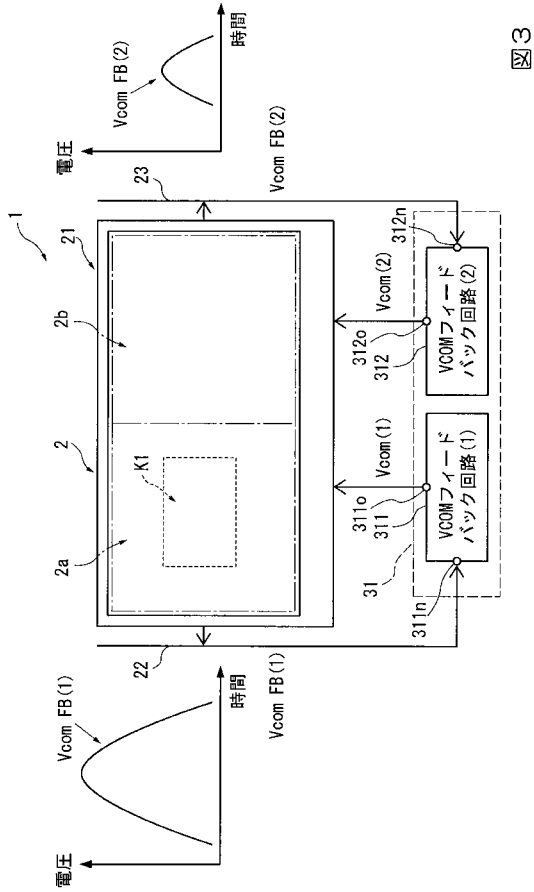


図3

【 図 4 】

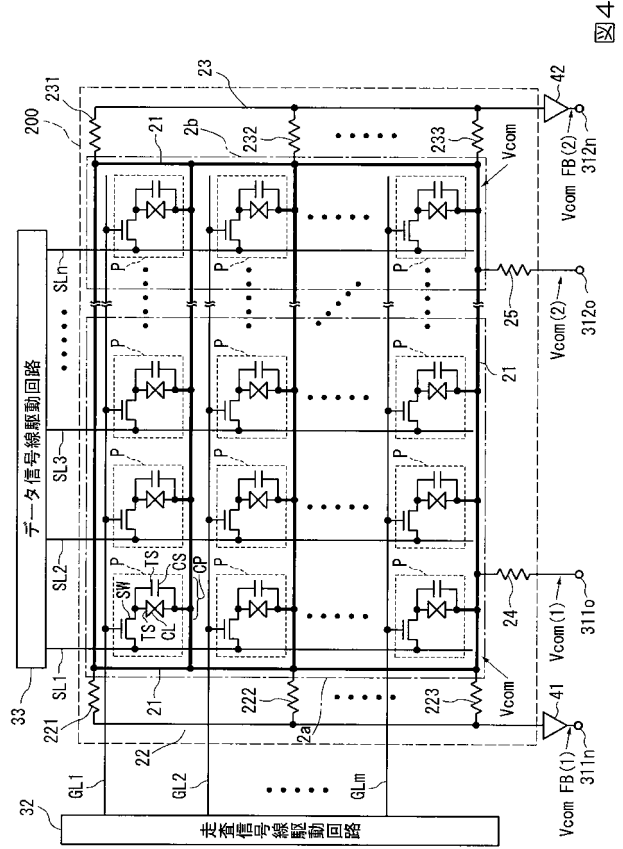


図4

【 図 5 】

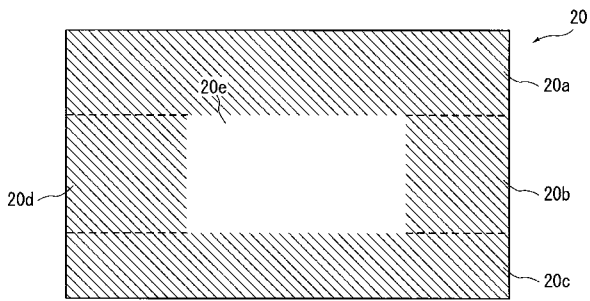
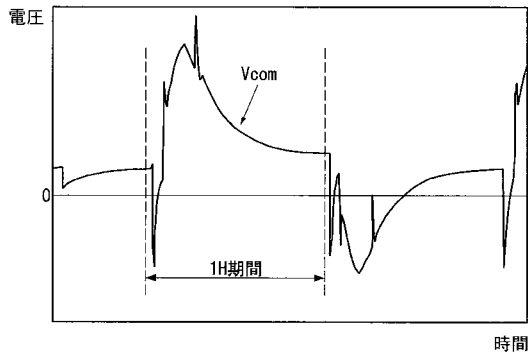


図5

【 図 6 】



時間

図6

## フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
G 0 2 F 1/1368

(72)発明者 齊藤 浩二  
大阪府堺市堺区匠町1番地 シャープ株式会社内

(72)発明者 森 泰樹  
大阪府堺市堺区匠町1番地 シャープ株式会社内

(72)発明者 近藤 和也  
大阪府堺市堺区匠町1番地 シャープ株式会社内

(72)発明者 吉本 一久  
大阪府堺市堺区匠町1番地 シャープ株式会社内

(72)発明者 川本 晃祐  
大阪府堺市堺区匠町1番地 シャープ株式会社内

Fターム(参考) 2H192 AA24 DA12 DA91 FA37 FA39 FB22 GA13 GD61  
2H193 ZA04 ZA07 ZB07 ZB14 ZB18 ZF59 ZH26 ZH53  
5C006 AA16 AA21 AC25 AC26 AF54 BB16 BF25 BF42  
5C080 AA10 BB05 CC03 DD07 DD10 EE29 EE30 FF11 JJ01 JJ02  
JJ03 JJ04 JJ05