

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-37096

(P2015-37096A)

(43) 公開日 平成27年2月23日(2015.2.23)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 A	4 M 1 1 8
HO 4 N 5/374 (2011.01)	HO 4 N 5/335 7 4 0	5 C 0 2 4

審査請求 未請求 請求項の数 9 O L (全 17 頁)

(21) 出願番号 特願2013-167586 (P2013-167586)
 (22) 出願日 平成25年8月12日 (2013. 8. 12)

(71) 出願人 000004112
 株式会社ニコン
 東京都千代田区神田駿河台四丁目6番地
 (74) 代理人 100084412
 弁理士 永井 冬紀
 (74) 代理人 100078189
 弁理士 渡辺 隆男
 (72) 発明者 中山 智史
 東京都千代田区有楽町一丁目12番1号
 株式会社ニコン内
 Fターム(参考) 4M118 AA05 AB01 BA14 CA04 CA24
 DD04 FA06 FA26 FA28 GD03
 5C024 AX01 CX32 CY47 GX03

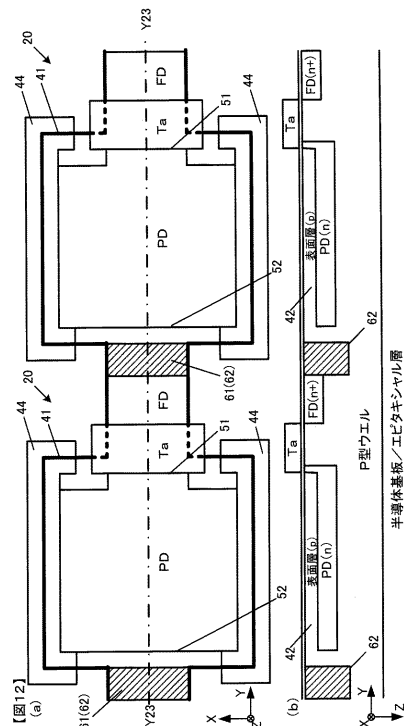
(54) 【発明の名称】 固体撮像素子および撮像装置

(57) 【要約】

【課題】 アライメントや寸法のずれによる暗電流の増減を抑制する。

【解決手段】 固体撮像素子は、撮像面に複数の画素が2次元配列され、複数の画素の各々に、入射光量に応じた信号電荷を蓄積する光電変換部と、信号電荷を検出する電荷検出部と、光電変換部から電荷検出部に信号電荷を転送する転送トランジスタとが設けられるアクティブ領域と、アクティブ領域の周囲に形成される分離領域と、光電変換部の周囲の一部に設けられ、アクティブ領域と分離領域との境界部に形成されるガード層と、を有し、光電変換部は、第1端に転送トランジスタが接続され、ガード層は、境界部のうち、第1端に対向する光電変換部の第2端の周辺の一部には形成されないことを特徴とする固体撮像素子。

【選択図】 図1 2



【特許請求の範囲】**【請求項 1】**

撮像面に複数の画素が 2 次元配列され、
前記複数の画素の各々に、
入射光量に応じた信号電荷を蓄積する光電変換部と、前記信号電荷を検出する電荷検出部と、前記光電変換部から前記電荷検出部に前記信号電荷を転送する転送トランジスタとが設けられるアクティブ領域と、
前記アクティブ領域の周囲に形成される分離領域と、
前記光電変換部の周囲の一部に設けられ、前記アクティブ領域と前記分離領域との境界部に形成されるガード層と、を有し、
前記光電変換部は、第 1 端に前記転送トランジスタが接続され、
前記ガード層は、前記境界部のうち、前記第 1 端に対向する前記光電変換部の第 2 端の周辺の一部には形成されないことを特徴とする固体撮像素子。

10

【請求項 2】

請求項 1 に記載の固体撮像素子において、
前記光電変換部の周囲のうち、前記ガード層が形成されない前記第 1 端側の長さは、前記ガード層が形成されない前記第 2 端側の長さと同じことを特徴とする固体撮像素子。

【請求項 3】

請求項 1 または 2 に記載の固体撮像素子において、
前記複数の画素の各々の前記アクティブ領域は、当該画素の前記第 2 端の一部から当該画素に隣接する画素の前記アクティブ領域まで延在する非分離領域を有することを特徴とする固体撮像素子。

20

【請求項 4】

請求項 3 に記載の固体撮像素子において、
前記非分離領域の延在方向と深さ方向とに直交する方向の幅は、前記光電変換部と前記転送トランジスタの幅と同じことを特徴とする固体撮像素子。

【請求項 5】

請求項 3 または 4 に記載の固体撮像素子において、
前記非分離領域は、前記ガード層と同一の導電型の分離注入層を有することを特徴とする固体撮像素子。

30

【請求項 6】

請求項 3 または 4 に記載の固体撮像素子において、
前記ガード層と同一の導電型であって、前記光電変換部の上部に形成される表面層をさらに備え、
前記表面層は、前記非分離領域の上部にも形成されることを特徴とする固体撮像素子。

【請求項 7】

請求項 3 から 6 に記載の固体撮像素子において、
前記非分離領域の延在方向と深さ方向とに直交する方向の幅は、前記光電変換部と前記転送トランジスタとの接続部の幅と同じことを特徴とする固体撮像素子。

【請求項 8】

請求項 1 から 7 のいずれか一項に記載の固体撮像素子において、
前記第 1 端から前記第 1 端側の前記境界部までの距離と、前記第 2 端から前記第 2 端側の前記境界部までの距離とが同一であることを特徴とする固体撮像素子。

40

【請求項 9】

請求項 1 から 8 のいずれか一項に記載の固体撮像素子を備えることを特徴とする撮像装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、固体撮像素子および撮像装置に関する。

50

【背景技術】

【0002】

近年、ビデオカメラや電子スチルカメラが広く一般に普及している。これらのカメラには、CCD型やCMOS型などの増幅型の固体撮像素子が使用されており、一般的な半導体プロセスを通じて製造される。

【0003】

固体撮像素子は、画素が二次元状に複数配置された画素領域と、画素から光信号を外部に出力する周辺回路とを有している。各画素に配置される光電変換部（たとえば、フォトダイオード）などで入射光に応じた電荷が蓄積され、転送トランジスタにより電荷検出部に転送された後、周辺回路を通じて外部へ読み出される。

10

【0004】

固体撮像素子は、入射光に応じた出力が読み出される事が望ましいが、入射光が無くても出力が生ずる現象が起きることが知られている。この現象は、一般に暗電流と呼ばれている。暗電流は、蓄積時間に応じて増大するため、たとえば夜景撮影において長時間露光するときなどに特に問題となる。

【0005】

暗電流の主な原因は、半導体と絶縁体との界面（境界）に存在する結晶の未結合手（ダングリングボンド）から発生する電子の流入である。たとえば、光電変換部の周囲に絶縁体である素子分離領域を設けた場合、光電変換部と素子分離領域との境界は大きな暗電流発生源となる。この暗電流成分の対策として、光電変換部と素子分離領域との境界付近に逆導電型のガード層を設け、光電変換部の空乏層が界面に到達するのを防ぐ技術が知られている（特許文献1）。

20

【0006】

ガード層は、光電変換部と素子分離領域との境界に設けるものであり、光電変換部の外周のうち素子分離領域が形成されない転送トランジスタの近傍にはガード層を形成させる必要がない。そのため、特許文献1では、光電変換部の外周のうち転送トランジスタの周囲にだけガード層が形成されておらず、非対称な形状となっている。以降、転送方向をY軸方向と称し、転送方向に直交する方向をX軸方向と称する。

【先行技術文献】

【特許文献】

30

【0007】

【特許文献1】特開2012-44219号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

固体撮像素子では、素子特性が均一となるように、アライメントや寸法のずれに対してロバスト性を有する設計にしておくことが望まれる。たとえば、光電変換部やガード層注入時のアライメントや寸法のずれに対してもロバスト性を有する設計にしておくことが望まれている。

【0009】

40

ガード層は、光電変換部と素子分離領域との境界を跨ぐように設けられるが、ガード層の幅全体（A0とする）のうち境界から光電変換部側の幅に応じて暗電流の抑制能力が変化する。この境界から光電変換部側の幅（A1とする）は、ガード層注入時のアライメントや寸法のずれにより変化する。たとえば、Y軸方向にアライメントのずれが発生すると、Y軸方向の片側では境界から光電変換部側の幅A1が増加し暗電流が減少するが、その反対側では境界から光電変換部側の幅A1が減少し暗電流が増加する。

【0010】

特許文献1のように、転送トランジスタの周囲にガード層が形成されておらずガード層が非対称な形状である場合、非対称な形状がY軸方向にアライメントや寸法のずれが発生すると、幅A1の変化に伴い光電変換部に流入する暗電流の総量が増減してしまう。この

50

暗電流の総量の増減は、素子特性のばらつきとして現れる。

【課題を解決するための手段】

【0011】

本発明の一態様による固体撮像素子は、撮像面に複数の画素が2次元配列され、複数の画素の各々に、入射光量に応じた信号電荷を蓄積する光電変換部と、信号電荷を検出する電荷検出部と、光電変換部から電荷検出部に信号電荷を転送する転送トランジスタとが設けられるアクティブ領域と、アクティブ領域の周囲に形成される分離領域と、光電変換部の周囲の一部に設けられ、アクティブ領域と分離領域との境界部に形成されるガード層と、を有し、光電変換部は、第1端に転送トランジスタが接続され、ガード層は、境界部のうち、第1端に対向する光電変換部の第2端の周辺の一部には形成されないことを特徴とする。

10

本発明の別の一態様による撮像装置は、請求項1から請求項8のいずれか一項に記載の固体撮像素子を備えることを特徴とする。

【発明の効果】

【0012】

本発明によれば、アライメントや寸法のずれによる暗電流の増減を抑制することができる。

【図面の簡単な説明】

【0013】

【図1】本発明の第1実施形態に係る電子カメラを示す概略ブロック図である。

20

【図2】固体撮像素子の構成を示す概略回路図である。

【図3】固体撮像素子に設けられる画素の概略回路図である。

【図4】本発明の第1の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

【図5】従来の固体撮像素子に設けられる画素の拡大画素平面図である。

【図6】本発明の第2の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

【図7】本発明の第3の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

【図8】本発明の第4の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

30

【図9】本発明の第5の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

【図10】本発明の第6の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

【図11】本発明の第7の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

【図12】本発明の第8の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

【図13】本発明の第9の実施の形態に係る固体撮像素子に設けられる画素の拡大画素平面図である。

40

【図14】固体撮像素子の構成を示す概略回路図である。

【発明を実施するための形態】

【0014】

(第1の実施の形態)

図1は、本発明の第1の実施の形態に係る電子カメラ1を示す概略ブロック図である。電子カメラ1には撮影レンズ2が装着される。この撮影レンズ2は、レンズ制御部2aによってフォーカスや絞りが駆動される。この撮影レンズ2の像空間には、固体撮像装置3の構成の一つであるイメージセンサ30の撮像面が配置される。

【0015】

50

固体撮像装置 3 は、撮像制御部 4 から出力される駆動信号によって駆動され、信号を出力する。固体撮像装置 3 から出力される信号は、信号処理部 5、及び、A / D 変換部 6 を介して処理された後、メモリ 7 に一旦蓄積される。

【 0 0 1 6 】

メモリ 7 は、バス 8 に接続される。バス 8 には、レンズ制御部 2 a、撮像制御部 4、マイクロプロセッサ 9、焦点演算部 10、記録部 11、画像圧縮部 12 及び画像処理部 13 なども接続される。撮像制御部 4 は、図面には示していないがタイミングジェネレータ等で構成され、固体撮像装置 3 の各部に駆動信号等を供給する。マイクロプロセッサ 9 には、リリース釦などの操作部 9 a が接続される。また、上記の記録部 11 には記録媒体 11 a が着脱自在に装着される。

10

【 0 0 1 7 】

図 2 は、本固体撮像装置 3 に搭載されるイメージセンサ 30 の構成の一部を示す概略回路図である。イメージセンサ 30 は、シリコン基板で形成されており、CMOS 型のイメージセンサとして構成されている。イメージセンサ 30 は、入射光量に対応する電気信号を出力する複数の画素 20 と、画素 20 から信号を出力するための周辺回路とを有している。複数の画素 20 は、イメージセンサ 30 の画素領域 31 に二次元状に配置される。

【 0 0 1 8 】

図 2 には、画素 20 から信号を出力するための周辺回路として、垂直走査回路 21 と、水平走査回路 22 と、これらと接続されている駆動信号線 23 および 24 と、画素列ごとに画素 20 と接続され、各画素 20 からの電気信号を受け取る垂直信号線 25 と、垂直信号線 25 ごとに設けられ垂直信号線 25 に一定電流を供給する画素電流源 26 と、垂直信号線 25 ごとに設けられる相関二重サンプリング回路 (CDS) 27 と、相関二重サンプリング回路 27 から出力される信号を受け取る水平信号線 28 と、出力アンプ 29 とが図示されている。

20

【 0 0 1 9 】

垂直走査回路 21 および水平走査回路 22 は、電子カメラ 1 の撮像制御部 4 からの指令に基づいて駆動信号を出力する。各画素 20 は、垂直走査回路 21 から出力される駆動信号を所定の駆動信号線 23 から受け取って駆動され、入射光に対応する信号を垂直信号線 25 に出力する。垂直走査回路 21 から出力される駆動信号は複数あり、それに伴い駆動信号線 23 も複数ある。

30

【 0 0 2 0 】

画素 20 から出力された信号は、相関二重サンプリング回路 27 にて所定のノイズ除去が施される。そして、水平走査回路 22 から駆動信号が駆動信号線 24 を介して出力され、信号は水平信号線 28 および出力アンプ 29 を介して外部に出力される。

【 0 0 2 1 】

垂直信号線 25 に出力された電気信号は、垂直信号線 25 ごとに配置される CDS 回路 27 にて周知の相関二重サンプリングが行われて、ノイズが除去される。CDS 回路 27 は、水平走査回路 22 から駆動信号線 24 を介して入力される駆動信号によって動作される。

【 0 0 2 2 】

ノイズが除去され、真の画像信号の成分にされた後の電気信号は、順次垂直信号線 25 から水平信号線 28 に出力され、出力アンプ 29 を介してイメージセンサ 30 の外部に出力される。なお、図 2 には図示されていないが、実際には水平信号線 28 をリセットするリセット部が水平信号線 28 に接続され、出力アンプ 29 から信号が外部に出力される毎に水平信号線 28 がリセットされる。

40

【 0 0 2 3 】

図 3 は、画素 20 の等価回路図である。画素 20 は、図 3 に示すように、フォトダイオード PD と、フローティングディフュージョン FD と、転送トランジスタ Ta と、ソースフォロアの増幅トランジスタ Tb と、リセットトランジスタ Tc と、選択トランジスタ Td とを有している。

50

【 0 0 2 4 】

転送トランジスタ T a、増幅トランジスタ T b、リセットトランジスタ T c、および選択トランジスタ T d は、Nチャネル M O S トランジスタで構成されている。各トランジスタは、そのゲートが H レベル（ハイレベル）になるとオン状態となり、そのゲートが L レベル（ローレベル）になるとオフ状態となる。なお、V D D は電源である。

【 0 0 2 5 】

フォトダイオード P D は、入射光量に応じた電荷を生成し蓄積する。転送トランジスタ T a がオン状態となると、フォトダイオード P D に蓄積された電荷は、フローティングディフュージョン F D に転送される。

【 0 0 2 6 】

フローティングディフュージョン F D は、転送トランジスタ T a を介して転送された電荷を電圧に変換する。その電圧は、増幅トランジスタ T b のゲートに印加される。増幅トランジスタ T b は、その電圧に応じた電気信号を生成し出力する。

【 0 0 2 7 】

転送トランジスタ T a は、そのゲートに入力される駆動信号 T G によってオン・オフされる。駆動信号 T G は、垂直走査回路 2 1 から出力され駆動信号線 2 3 を介して転送トランジスタ T a のゲートに印加される。

【 0 0 2 8 】

選択トランジスタ T d は、オン状態とされることによって当該画素と垂直信号線とを電氣的に接続状態にする。そして、選択トランジスタ T d は、増幅トランジスタ T b にて生成された電気信号を垂直信号線に出力させる。選択トランジスタ T d は、そのゲートに入力される駆動信号 S によってオン・オフされる。駆動信号 S は、垂直走査回路 2 1 から出力され駆動信号線 2 3 を介して選択トランジスタ T d のゲートに印加される。

【 0 0 2 9 】

リセットトランジスタ T c は、オン状態とされることによってフローティングディフュージョン F D や増幅トランジスタ T b のゲートに転送された電荷を排出し、リセット状態にする。リセットトランジスタ T c は、そのゲートに入力される駆動信号 F D R によってオン・オフされる。駆動信号 F D R は、垂直走査回路 2 1 から出力され駆動信号線 2 3 を介してリセットトランジスタ T c のゲートに印加される。

【 0 0 3 0 】

画素 2 0 に配置される転送トランジスタ T a のゲートは、行方向で共通接続される。リセットトランジスタ T c、及び、選択トランジスタ T d の各ゲートも同様に行方向でそれぞれ共通接続される。そして、行方向の画素 2 0 は同時に駆動される。したがって、行方向に配置される画素 2 0 は、対応する垂直信号線 2 5 に同時に電気信号を出力する。

【 0 0 3 1 】

図 4 (a) は、画素 2 0 の拡大画素平面図である。図 4 (a) には、イメージセンサ 3 0 の撮像面に並べて配置されている二つの画素 2 0 が並べて図示されている。図 4 (b) は、図 4 (a) の Y 0 - Y 0 断面図である。

【 0 0 3 2 】

画素 2 0 は、図 4 (a) にて太線で囲われているアクティブ領域 4 1 を有する。アクティブ領域 4 1 の内側には、N型のフォトダイオード P D と、N型のフローティングディフュージョン F D と、フォトダイオード P D からフローティングディフュージョン F D へ電荷を Y 軸方向に転送する転送トランジスタ T a とが設けられている。

【 0 0 3 3 】

図 4 (b) に示されるように、イメージセンサ 3 0 は、半導体基板の上にエピタキシャル層が形成され、そのエピタキシャル層の上に P 型ウエルが形成されている。フォトダイオード P D は、P 型ウエルに N 型の不純物を注入することにより形成されている。N 型のフォトダイオード P D の上には、P 型の表面層 4 2 が形成されている。表面層 4 2 の P 型の不純物濃度は、P 型ウエルよりも高い。表面層 4 2 は、半導体表面に存在する結晶の未結合手（タンダリングボンド）からフォトダイオード P D へ暗電流が流入することを防ぐ

10

20

30

40

50

【 0 0 3 4 】

図 4 (a) および (b) に示すように、アクティブ領域 4 1 の周囲には、酸化膜による分離領域 4 3 が形成され、複数の画素 2 0 の間が電氣的に分離されている。図 4 (a) において、分離領域 4 3 とアクティブ領域 4 1 との境界は太線で表されている。酸化膜による分離領域 4 3 は絶縁体であって、分離領域 4 3 とアクティブ領域 4 1 との境界はフォトダイオード P D への暗電流の流入の原因となり得る。

【 0 0 3 5 】

分離領域 4 3 とアクティブ領域 4 1 との境界からフォトダイオード P D へ暗電流が流入することを抑制するため、分離領域 4 3 とアクティブ領域 4 1 との境界のうち、フォトダイオード P D の近傍には、一部を除いて P 型のガード層 4 4 が注入される。

10

【 0 0 3 6 】

分離領域 4 3 とアクティブ領域 4 1 との境界のうち、フォトダイオード P D の近傍にある境界の中でガード層 4 4 が注入されないのは、たとえば、転送トランジスタ T a の近傍である。転送トランジスタ T a の近傍には、電荷の転送不良を防止するため、ガード層 4 4 が注入されない。

【 0 0 3 7 】

また、分離領域 4 3 とアクティブ領域 4 1 との境界のうち、転送トランジスタ T a に接続されるフォトダイオード P D の第 1 端 5 1 に対向する第 2 端 5 2 の近傍の一部にもガード層 4 4 が注入されない。第 2 端 5 2 の近傍側においてガード層 4 4 が注入されない境界の部分は、第 1 端 5 1 においてフォトダイオード P D が転送トランジスタ T a に接続される接続部に対向する位置に設けられる。

20

【 0 0 3 8 】

ガード層 4 4 が暗電流を抑制する能力は、分離領域 4 3 とアクティブ領域 4 1 との境界からアクティブ領域 4 1 側に注入されているガード層 4 4 の幅 A 1 が大きくなるほど高くなる。ガード層 4 4 を注入する際にアライメントが Y 軸方向 (転送方向) にずれた場合、ガード層 4 4 の全体の幅 A 0 は変化しないが、境界からアクティブ領域 4 1 側に注入されているガード層 4 4 の幅 A 1 は変化する。

【 0 0 3 9 】

図 4 (a) に示された断面 Y 1 - Y 1 では、ガード層 4 4 は、分離領域 4 3 とアクティブ領域 4 1 との境界のうち、フォトダイオード P D の第 1 端 5 1 側の境界と第 2 端 5 2 側の境界の両方に設けられている。ガード層 4 4 を注入する際にアライメントが Y 軸方向に A だけずれた場合、フォトダイオード P D の第 1 端 5 1 側の境界と第 2 端 5 2 側の境界のいずれか片方のガード層 4 4 の幅 A 1 が A だけ小さくなり、他方のガード層 4 4 の幅 A 1 が A だけ大きくなる。換言すると、ガード層 4 4 を注入する際にアライメントが Y 軸方向にずれた場合、フォトダイオード P D の第 1 端 5 1 側の境界と第 2 端 5 2 側の境界のいずれか片方から流入する暗電流は増加し、他方から流入する暗電流は減少する。すなわち、断面 Y 1 - Y 1 においてフォトダイオード P D の第 1 端 5 1 側の境界から流入する暗電流と、第 2 端 5 2 側の境界から流入する暗電流との合計は、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化しない。

30

40

【 0 0 4 0 】

図 4 (a) に示された断面 Y 2 - Y 2 では、ガード層 4 4 は、分離領域 4 3 とアクティブ領域 4 1 との境界のうち、フォトダイオード P D の第 1 端 5 1 側の境界には無く、第 2 端 5 2 側の境界には設けられている。フォトダイオード P D の第 1 端 5 1 側の境界から流入する暗電流は、第 1 端 5 1 側の境界にガード層 4 4 が無いため、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化しない。フォトダイオード P D の第 2 端 5 2 側の境界から流入する暗電流は、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化する。すなわち、断面 Y 2 - Y 2 においてフォトダイオード P D の第 1 端 5 1 側の境界から流入する暗電流と、第 2 端 5 2 側の境界から流入する暗電流との合計は、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化する

50

【 0 0 4 1 】

断面 Y 0 - Y 0 では、フォトダイオード P D の第 1 端 5 1 の近傍にアクティブ領域 4 1 と分離領域 4 3 との境界が存在しない。すなわち、断面 Y 0 - Y 0 において、フォトダイオード P D の第 1 端 5 1 側からはフォトダイオード P D に暗電流が流入しない。そして、分離領域 4 3 とアクティブ領域 4 1 との境界のうち、フォトダイオード P D の第 2 端 5 2 側の境界には、ガード層 4 4 が設けられていない。すなわち、断面 Y 0 - Y 0 において、フォトダイオード P D の第 2 端 5 2 側から流入する暗電流は Y 軸方向のアライメントのずれによって変化しない。したがって、断面 Y 0 - Y 0 においてフォトダイオード P D に流入する暗電流の合計は、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化しない。

10

【 0 0 4 2 】

従来は、図 5 (a) に示す拡大画素平面図のように、第 2 端 5 2 の近傍にガード層 4 4 が注入されていた。すなわち、図 5 (a) の断面 Y 3 - Y 3 のように、フォトダイオード P D の第 2 端 5 2 側の境界にガード層 4 4 が設けられていない箇所がない。

【 0 0 4 3 】

図 5 (a) に示された断面 Y 4 - Y 4 は、図 4 (a) に示された断面 Y 1 - Y 1 と同一である。そして、断面 Y 5 - Y 5 は、図 4 (a) に示された断面 Y 2 - Y 2 と同一である。すなわち、ガード層 4 4 を注入する際にアライメントが Y 軸方向にずれた場合、第 1 端 5 1 側の境界から流入する暗電流と第 2 端 5 2 側の境界から流入する暗電流との合計は、断面 Y 4 - Y 4 に関しては変化せず、断面 Y 5 - Y 5 に関しては変化する。

20

【 0 0 4 4 】

従来の固体撮像素子の断面 Y 3 - Y 3 は、図 4 (a) に示されたイメージセンサ 3 0 の断面 Y 0 - Y 0 と異なっており、断面 Y 2 - Y 2 と同一である。すなわち、断面 Y 3 - Y 3 では、ガード層 4 4 を注入する際にアライメントが Y 軸方向にずれた場合に、フォトダイオード P D の第 1 端 5 1 側の境界から流入する暗電流と、第 2 端 5 2 側の境界から流入する暗電流との合計は、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化してしまう。

【 0 0 4 5 】

なお、図 5 (b) は、図 5 (a) の Y 3 - Y 3 断面図である。分離領域 4 3 とフォトダイオード P D との間に P 型のガード層 4 4 が注入されている点が図 4 (b) と異なっている。

30

【 0 0 4 6 】

図 4 (a) および (b) に示した本発明の第 1 の実施の形態によるイメージセンサ 3 0 によれば、図 5 (a) および (b) に示した従来の固体撮像素子と比べて次の作用効果が得られる。

本発明の第 1 の実施の形態によるイメージセンサ 3 0 では、第 2 端 5 2 の近傍の一部にガード層 4 4 を注入しないようにすることで、図 5 (a) の断面 Y 3 - Y 3 のようにガード層 4 4 を注入する際の Y 軸方向のアライメントのずれにより暗電流の合計が変化する箇所を減らし、そのずれによる暗電流の総量の変化を低減することができる。

40

【 0 0 4 7 】

(第 2 の実施の形態)

図 6 (a) は、本発明の第 2 の実施の形態に係るイメージセンサ 3 0 の画素 2 0 の拡大画素平面図である。図 6 (a) には、イメージセンサ 3 0 の撮像面に並べて配置されている二つの画素 2 0 が並べて図示されている。図 6 (b) は、図 6 (a) の Y 6 - Y 6 断面図である。

【 0 0 4 8 】

第 2 の実施の形態に係るイメージセンサ 3 0 の画素 2 0 は、第 1 の実施の形態と比べて、第 2 端 5 2 の近傍に設けられたガード層 4 4 を注入しない領域が拡大している点異なる。具体的には、第 2 端 5 2 の近傍に設けられたガード層 4 4 を注入しない領域の長さ B

50

1を転送トランジスタT aの近傍に設けられたガード層44を注入しない領域の長さB0と同一にする。

【0049】

第2端52の近傍に設けられたガード層44を注入しない領域を拡大することにより、図4の断面Y2-Y2のように、第2端52の近傍側にのみガード層44が設けられている箇所がなくなっている。すなわち、フォトダイオードPDの第1端51側の境界から流入する暗電流と第2端52側の境界から流入する暗電流との合計がガード層44を注入する際のY軸方向のアライメントのずれによって変化する箇所がなくなっている。

【0050】

図6(a)に示された断面Y7-Y7は、図4(a)に示された断面Y1-Y1と同一である。すなわち、フォトダイオードPDの第1端51側の境界から流入する暗電流と、第2端52側の境界から流入する暗電流との合計は、ガード層44を注入する際のY軸方向のアライメントのずれによって変化しない。

10

【0051】

図6(a)に示された断面Y8-Y8では、ガード層44は、分離領域43とアクティブ領域41との境界のうち、フォトダイオードPDの第1端51側と第2端52側の境界の両方に設けられていない。そのため、フォトダイオードPDの第1端51側の境界から流入する暗電流も、第2端52側の境界から流入する暗電流も、ガード層44を注入する際のY軸方向のアライメントのずれによって変化しない。したがって、断面Y8-Y8において、フォトダイオードPDの第1端51側の境界から流入する暗電流と、第2端52側の境界から流入する暗電流との合計は、ガード層44を注入する際のY軸方向のアライメントのずれによって変化しない。

20

【0052】

図6(a)に示された断面Y6-Y6は、図4(a)に示された断面Y0-Y0と同一である。すなわち、フォトダイオードPDの第1端51側からは暗電流が流入せず、第2端52側から流入する暗電流はY軸方向のアライメントのずれによって変化しない。したがって、断面Y6-Y6においてフォトダイオードPDに流入する暗電流の合計は、ガード層44を注入する際のY軸方向のアライメントのずれによって変化しない。

【0053】

なお、フォトダイオードPDの第2端52側の境界からフォトダイオードPDに流入する暗電流そのものの大きさは、ガード層44を注入しない領域を拡大したため、第1の実施の形態におけるイメージセンサ30より増加する。イメージセンサ30の設計段階において、暗電流の総量と、ガード層44を注入する際のY軸方向のアライメントのずれによる暗電流の総量の変化との双方を考慮して第2端52の近傍に設けられたガード層44を注入しない領域の長さB1を定めることが好ましい。

30

【0054】

図6(a)および(b)に示した本発明の第2の実施の形態によるイメージセンサ30によれば、図4(a)および(b)に示した第1の実施の形態と比べて次のような作用効果が得られる。

本発明の第2の実施の形態によるイメージセンサ30では、第2端52の近傍に設けられたガード層44を注入しない領域を第1の実施の形態と比べて拡大することで、図4(a)の断面Y2-Y2のようにガード層44を注入する際のY軸方向のアライメントのずれによって暗電流の合計が変化する箇所を減らし、そのずれによる暗電流の総量の変化をさらに低減することができる。

40

【0055】

(第3の実施の形態)

図7(a)は、本発明の第3の実施の形態に係るイメージセンサ30の画素20の拡大画素平面図である。図7(a)には、イメージセンサ30の撮像面に並べて配置されている二つの画素20が並べて図示されている。図7(b)は、図7(a)のY9-Y9断面図である。

50

【 0 0 5 6 】

第3の実施の形態に係るイメージセンサ30の各画素20は、各々のアクティブ領域41がフォトダイオードPDの第2端52側の一部から各画素20に隣接する画素20のフローティングディフュージョンFDまで延在している点が異なっている。換言すると、図7(a)を見て明らかのように、第3の実施の形態に係るイメージセンサ30では、Y軸方向に並べて配置された画素20のアクティブ領域41が一体となっている。以降、各画素20のフォトダイオードPDの第2端52側の一部から各画素20に隣接する画素20まで延在するこのアクティブ領域41の部分領域61を非分離領域61と称する。

【 0 0 5 7 】

図7(a)において、非分離領域61は、P型ウエルの一部である。非分離領域61は、第2端52上の位置であって第1端51に設けられているフォトダイオードPDと転送トランジスタTaとの接続部に対向する位置から隣接画素に向けて延在する。

10

【 0 0 5 8 】

非分離領域61は、Y軸方向に互いに隣接する画素20の間のアクティブ領域41を物理的に接続するが、電気的には二つの画素20の間を分離している。なお、非分離領域61が二つの画素20の間を電気的に分離する性能は、分離領域43などのような絶縁体には劣る。

【 0 0 5 9 】

フォトダイオードPDの第2端52と非分離領域61との境界は、アクティブ領域41と分離領域43との境界ではないため、ガード層44は設けられない。

20

【 0 0 6 0 】

図7(a)に示された断面Y10-Y10は、図4(a)に示された断面Y1-Y1と同一である。すなわち、フォトダイオードPDの第1端51側の境界から流入する暗電流と、第2端52側の境界から流入する暗電流との合計は、ガード層44を注入する際のY軸方向のアライメントのずれによって変化しない。

【 0 0 6 1 】

断面Y11-Y11は、図4(a)に示された断面Y2-Y2と同一である。すなわち、断面Y11-Y11において、ガード層44を注入する際にアライメントがY軸方向にずれた場合、第1端51側の境界から流入する暗電流と第2端52側の境界から流入する暗電流との合計は変化する。

30

【 0 0 6 2 】

断面Y9-Y9は、図4(a)に示されたイメージセンサ30の断面Y0-Y0と異なっており、フォトダイオードPDの第1端51と第2端52の双方にアクティブ領域41と分離領域43との境界が存在しない。すなわち、断面Y9-Y9においては、フォトダイオードPDに暗電流が流入しない。

【 0 0 6 3 】

断面Y12-Y12において、フォトダイオードPDの第1端51側の境界からはフォトダイオードPDに暗電流が流入せず、フォトダイオードPDの第2端52側から流入する暗電流はY軸方向のアライメントのずれによって変化する。したがって、断面Y12-Y12においてフォトダイオードPDに流入する暗電流の合計は、ガード層44を注入する際のY軸方向のアライメントのずれによって変化する。

40

【 0 0 6 4 】

図7(a)および(b)に示した本発明の第3の実施の形態によるイメージセンサ30によれば、図4(a)および(b)に示した第1の実施の形態と比べて次のような作用効果が得られる。

第3の実施の形態によるイメージセンサ30は、転送トランジスタTaに接続される接続部に対向する第2端52上の位置から隣接画素に向けて延在する非分離領域61を有する。第3の実施の形態によるイメージセンサ30は、非分離領域61を有することにより、フォトダイオードPDの第2端52側からフォトダイオードPDに流入する暗電流の総量を第1の実施の形態よりも低減することができる。

50

また、第3の実施の形態によるイメージセンサ30は、第2端52の近傍のうち非分離領域61が設けられた領域にガード層44を注入しないようにすることで、図5(a)の断面Y3-Y3のようにガード層44を注入する際のY軸方向のアライメントのずれによって暗電流の合計が変化する箇所を減らし、そのずれによる暗電流の総量の変化を低減することができる。

【0065】

(第4の実施の形態)

図8(a)は、本発明の第4の実施の形態に係るイメージセンサ30の画素20の拡大画素平面図である。図8(a)には、イメージセンサ30の撮像面に並べて配置されている二つの画素20が並べて図示されている。図8(b)は、図8(a)のY13-Y13断面図である。

10

【0066】

第4の実施の形態に係るイメージセンサ30の画素20は、第3の実施の形態と比べて、非分離領域61の長さC1を拡大する。具体的には、非分離領域61の長さC1を転送トランジスタTaのゲート幅Wと同一にしている。

【0067】

非分離領域61の長さC1を転送トランジスタTaのゲート幅Wまで拡大することにより、図7の断面Y11-Y11のように、第2端52の近傍側にのみガード層44が設けられている箇所を無くす。すなわち、フォトダイオードPDの第1端51側の境界から流入する暗電流と第2端52側の境界から流入する暗電流との合計がガード層44を注入する際のY軸方向のアライメントのずれによって変化する箇所をなくしている。

20

【0068】

図8(a)に示された断面Y14-Y14は、図4(a)に示された断面Y1-Y1と同一である。そして、断面Y15-Y15は、図4(a)に示された断面Y2-Y2と同一である。すなわち、ガード層44を注入する際にアライメントがY軸方向にずれた場合、第1端51側の境界から流入する暗電流と第2端52側の境界から流入する暗電流との合計は、断面Y14-Y14に関しては変化せず、断面Y15-Y15に関しては変化する。

【0069】

図8(a)に示された断面Y13-Y13は、図7(a)に示された断面Y9-Y9と同一である。すなわち、断面Y13-Y13においては、フォトダイオードPDに暗電流が流入しない。

30

【0070】

図8(a)に示された断面Y16-Y16は、図7(a)に示された断面Y12-Y12と異なり、図7(a)に示された断面Y9-Y9と同一である。すなわち、断面Y13-Y13においても、フォトダイオードPDに暗電流が流入しない。

【0071】

図8(a)および(b)に示した本発明の第4の実施の形態によるイメージセンサ30によれば、図7(a)および(b)に示した第3の実施の形態と比べて次のような作用効果が得られる。

40

第4の実施の形態によるイメージセンサ30は、非分離領域61の長さC1を第3の実施の形態と比べて拡大することで、図7(a)の断面Y12-Y12のようにガード層44を注入する際のY軸方向のアライメントのずれによってフォトダイオードPDに流入する暗電流が変化する箇所を減らし、そのずれによる暗電流の総量の変化をさらに低減することができる。

【0072】

(第5の実施の形態)

図9(a)は、本発明の第5の実施の形態に係るイメージセンサ30の画素20の拡大画素平面図である。図9(a)には、イメージセンサ30の撮像面に並べて配置されている二つの画素20が並べて図示されている。図9(b)は、図9(a)のY17-Y17

50

断面図である。

【 0 0 7 3 】

第 5 の実施の形態は、第 2 の実施の形態と第 4 の実施の形態の組み合わせである。すなわち、第 5 の実施の形態は、第 4 の実施の形態に対して、フォトダイオード P D の第 2 端 5 2 の近傍に設けられたガード層 4 4 を注入しない領域の長さ B 1 を転送トランジスタ T a の近傍に設けられたガード層 4 4 を注入しない領域の長さ B 0 と同一にしたものである。

【 0 0 7 4 】

図 9 (a) に示された断面 Y 1 8 - Y 1 8 は、図 4 (a) に示された断面 Y 1 - Y 1 と同一である。すなわち、フォトダイオード P D の第 1 端 5 1 側の境界から流入する暗電流と、第 2 端 5 2 側の境界から流入する暗電流との合計は、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化しない。

10

【 0 0 7 5 】

図 9 (a) に示された断面 Y 1 9 - Y 1 9 では、ガード層 4 4 は、分離領域 4 3 とアクティブ領域 4 1 との境界のうち、フォトダイオード P D の第 1 端 5 1 側と第 2 端 5 2 側の境界の両方に設けられていない。そのため、フォトダイオード P D の第 1 端 5 1 側の境界から流入する暗電流も、第 2 端 5 2 側の境界から流入する暗電流も、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化しない。したがって、断面 Y 1 9 - Y 1 9 において、フォトダイオード P D の第 1 端 5 1 側の境界から流入する暗電流と、第 2 端 5 2 側の境界から流入する暗電流との合計は、ガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって変化しない。

20

【 0 0 7 6 】

図 9 (a) に示された断面 Y 1 7 - Y 1 7 および断面 Y 2 0 - Y 2 0 は、図 8 (a) に示された断面 Y 1 3 - Y 1 3 と同一である。すなわち、断面 Y 1 7 - Y 1 7 および断面 Y 2 0 - Y 2 0 においては、フォトダイオード P D に暗電流が流入しない。

【 0 0 7 7 】

図 9 (a) および (b) に示した本発明の第 5 の実施の形態によるイメージセンサ 3 0 によれば、図 8 (a) および (b) に示した第 4 の実施の形態と比べて次のような作用効果が得られる。

本発明の第 2 の実施の形態によるイメージセンサ 3 0 では、第 2 端 5 2 の近傍に設けられたガード層 4 4 を注入しない領域を第 4 の実施の形態と比べて拡大することで、図 8 (a) の断面 Y 1 5 - Y 1 5 のようにガード層 4 4 を注入する際の Y 軸方向のアライメントのずれによって暗電流の合計が変化する箇所を減らし、そのずれによる暗電流の総量の変化を第 4 の実施の形態よりもさらに低減することができる。

30

【 0 0 7 8 】

(第 6 の実施の形態)

図 1 0 (a) は、本発明の第 6 の実施の形態に係るイメージセンサ 3 0 の画素 2 0 の拡大画素平面図である。図 1 0 (a) には、イメージセンサ 3 0 の撮像面に並べて配置されている二つの画素 2 0 が並べて図示されている。図 1 0 (b) は、図 1 0 (a) の Y 2 1 - Y 2 1 断面図である。

40

【 0 0 7 9 】

第 6 の実施の形態に係るイメージセンサ 3 0 の画素 2 0 は、非分離領域 6 1 に P 型の不純物を注入して、P 型注入層 6 2 を形成する。P 型注入層 6 2 は、不純物の濃度が P 型ウエルよりも高く、P 型ウエルよりも二つの画素 2 0 の間を電氣的に分離する性能が高い。

【 0 0 8 0 】

図 1 0 (a) および (b) に示した本発明の第 6 の実施の形態によるイメージセンサ 3 0 によれば、第 3 ~ 5 の実施の形態と比べて次のような作用効果が得られる。

イメージセンサ 3 0 を小型化する場合や画素密度を高くする場合に、非分離領域 6 1 を挟んで向かい合うフォトダイオード P D とフローティングディフュージョン F D との間の距離を短くすることが考えられる。導電型が共に N 型であるフォトダイオード P D とフロ

50

ーティングディフュージョンFDとの間の距離を短くすると、フォトダイオードPDとフローティングディフュージョンFDとの間に予期せぬリーク電流が流れる確率が上がる。非分離領域61に不純物濃度がP型ウエルよりも高いP型注入層62を設けることにより、非分離領域61を挟んで向かい合うフォトダイオードPDとフローティングディフュージョンFDとの間のリーク電流の発生確率を低減することができる。

【0081】

(第7の実施の形態)

図11(a)は、本発明の第7の実施の形態に係るイメージセンサ30の画素20の拡大画素平面図である。図11(a)には、イメージセンサ30の撮像面に並べて配置されている二つの画素20が並べて図示されている。図11(b)は、図11(a)のY22-Y22断面図である。

10

【0082】

第7の実施の形態に係るイメージセンサ30の画素20では、フォトダイオードPDの上に形成されていた表面層42を非分離領域61まで延伸させる。非分離領域61の上の表面層42は、非分離領域61の半導体表面に存在する未結合手(タンダリングボンド)からフォトダイオードPDへの暗電流の流入を防ぐと共に、非分離領域61を挟んで向かい合うフォトダイオードPDとフローティングディフュージョンFDとの間のリーク電流の発生確率を低減することができる。

【0083】

(第8の実施の形態)

図12(a)は、本発明の第8の実施の形態に係るイメージセンサ30の画素20の拡大画素平面図である。図12(a)には、イメージセンサ30の撮像面に並べて配置されている二つの画素20が並べて図示されている。図12(b)は、図12(a)のY23-Y23断面図である。

20

【0084】

第8の実施の形態は、第5の実施の形態と第6の実施の形態の組み合わせである。すなわち、第8の実施の形態は、第5の実施の形態の非分離領域61にP型注入層62を設けたものである。このようにすることで、ガード層44を注入する際のY軸方向のアライメントのずれによる暗電流の総量の変化を第5の実施の形態と同様に低減することができると共に、非分離領域61を挟んで向かい合うフォトダイオードPDとフローティングディフュージョンFDとの間のリーク電流の発生確率を第6の実施の形態と同様に低減することができる。

30

【0085】

(第9の実施の形態)

図13(a)は、本発明の第9の実施の形態に係るイメージセンサ30の画素20の拡大画素平面図である。図13(a)には、イメージセンサ30の撮像面に並べて配置されている二つの画素20が並べて図示されている。図13(b)は、図13(a)のY24-Y24断面図である。

【0086】

第9の実施の形態に係るイメージセンサ30では、第5の実施の形態におけるフォトダイオードPDの形状をY軸方向に対称(左右対称)な形状とすると共に、アクティブ領域41におけるフォトダイオードPDの位置を変更している。具体的には、フォトダイオードPDの第1端51側の境界から第1端51までのX軸寸法D1と第2端52側の境界から第2端52までのX軸寸法D2とが同一になる位置にフォトダイオードPDを設けている。このようにすることで、フォトダイオードPDを注入する際のY軸方向のアライメントのずれによる暗電流の総量の変化を低減することができる。

40

【0087】

以上で説明した実施形態は、以下のように変形して実施できる。

【0088】

(変形例1)

50

上記の各実施の形態では、イメージセンサ30の画素20は、転送トランジスタTa、増幅トランジスタTb、リセットトランジスタTc、および選択トランジスタTdをそれぞれ有していた。しかし、複数の画素の間で一または複数のトランジスタを共用することにしてもよい。増幅トランジスタTb、リセットトランジスタTc、および選択トランジスタTdを二つの画素で共有する場合の等価回路図を図14に示す。

【0089】

(変形例2)

上記の各実施の形態では、イメージセンサ30の画素20は、フローティングディフュージョンFDをそれぞれ有していた。しかし、複数の画素でフローティングディフュージョンFDを共用することにしてもよい。たとえば、二つの画素の転送トランジスタTaを向い合せに配置し、それら二つの転送トランジスタTaの間にフローティングディフュージョンFDを配置して、そのフローティングディフュージョンFDを二つの画素間で共用することにしてもよい。

10

【0090】

本発明の特徴を損なわない限り、本発明は上記実施の形態に限定されるものではなく、本発明の技術的思想の範囲内で考えられるその他の形態についても、本発明の範囲内に含まれる。

【符号の説明】

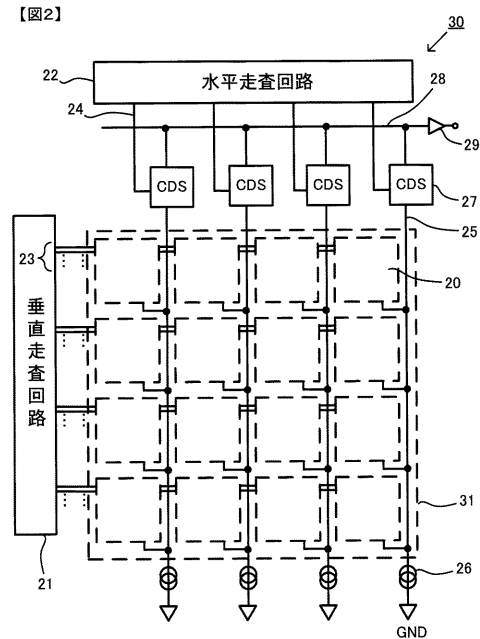
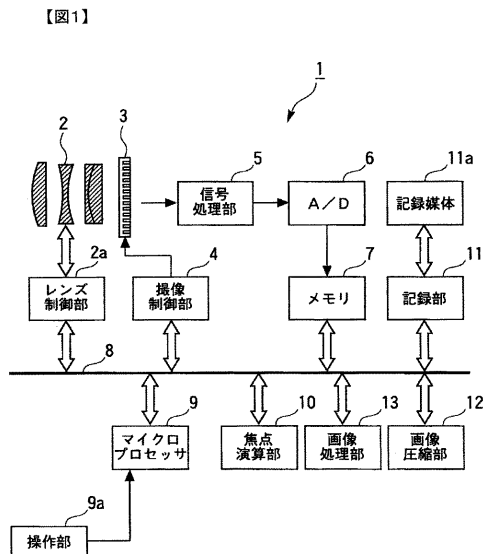
【0091】

1：電子カメラ、3：固体撮像装置、20：画素、30：イメージセンサ、31：非分離領域、41：アクティブ領域、42：表面層、43：分離領域、44：ガード層、51：第1端、52：第2端、61：非分離領域、62：P型注入層

20

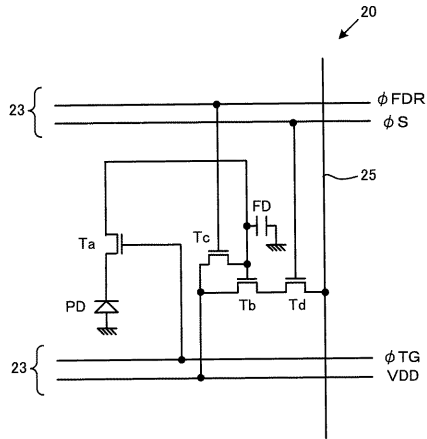
【図1】

【図2】

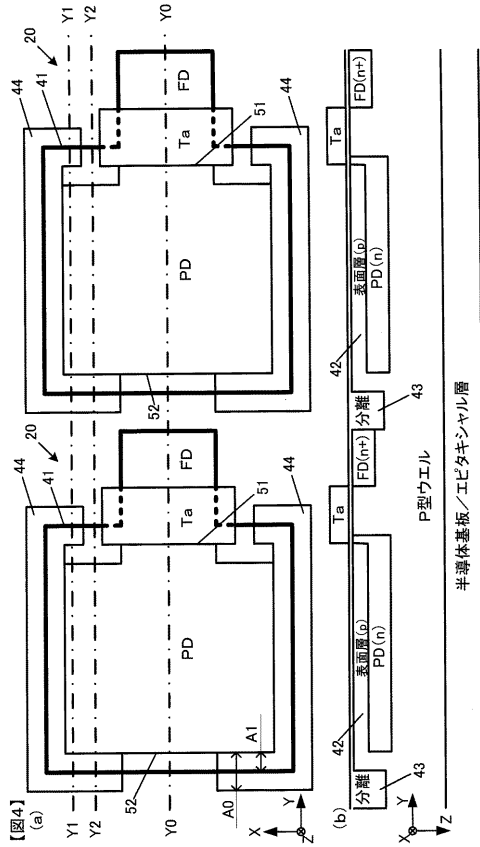


【図3】

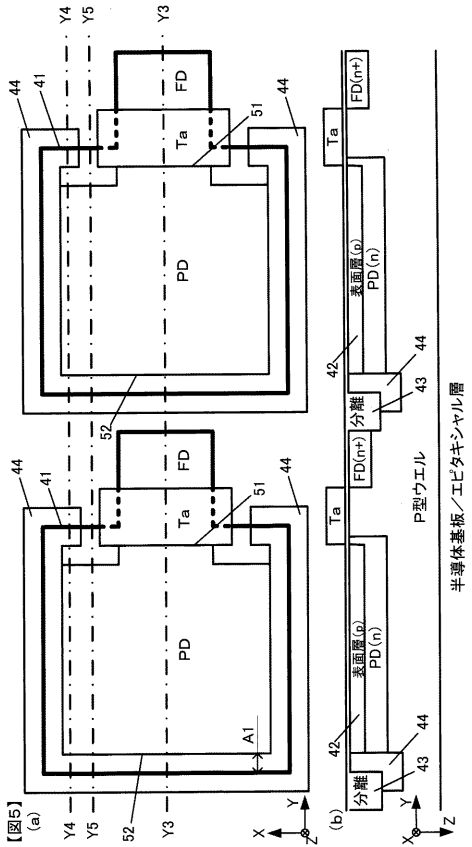
【図3】



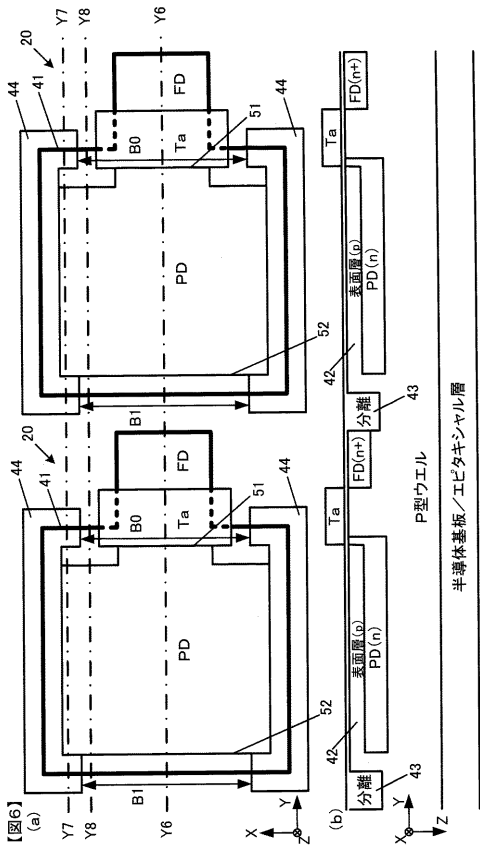
【図4】



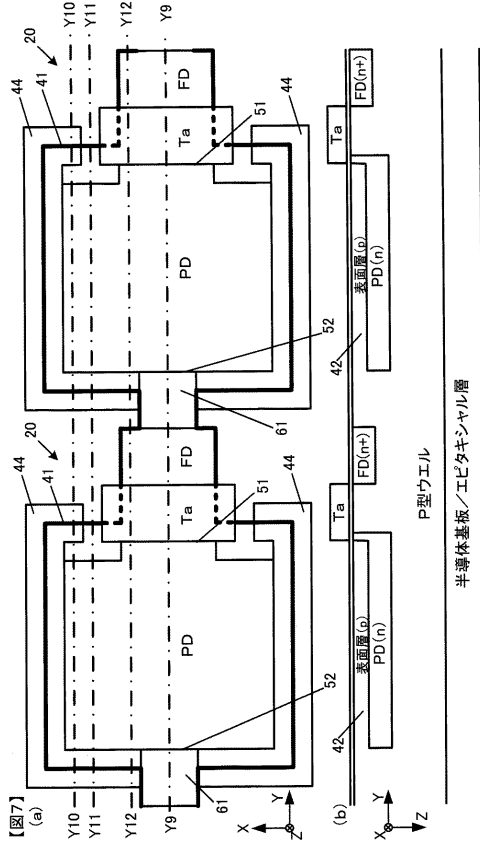
【図5】



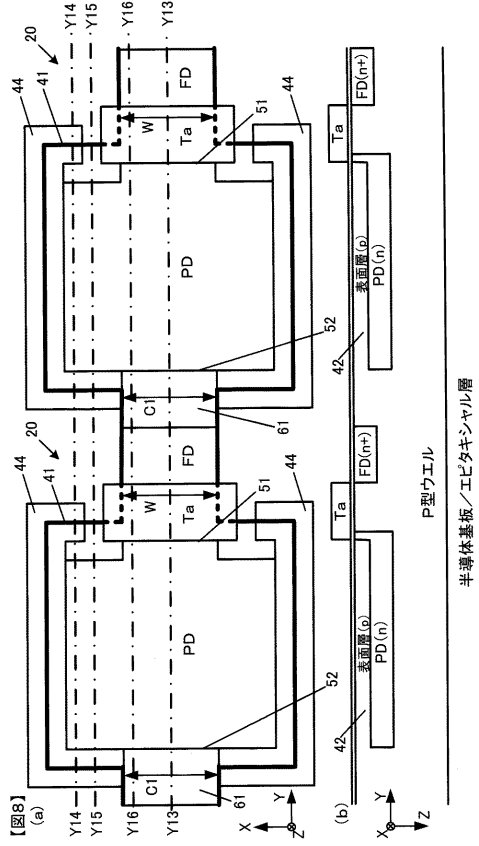
【図6】



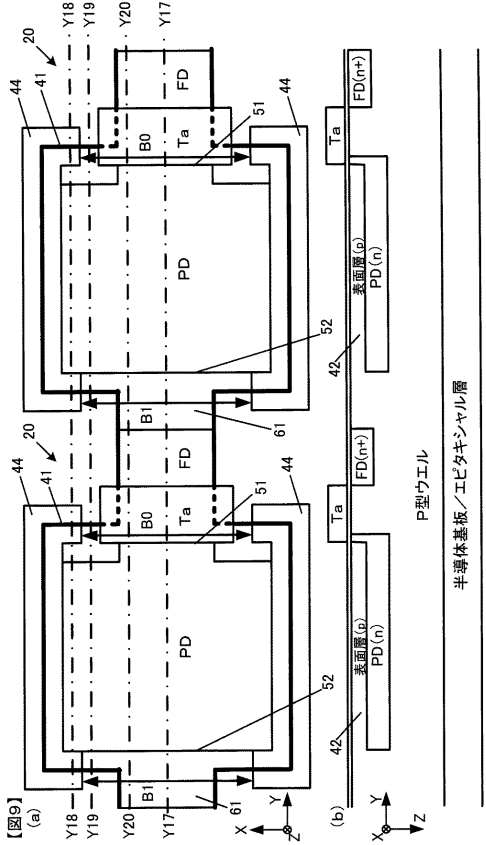
【図7】



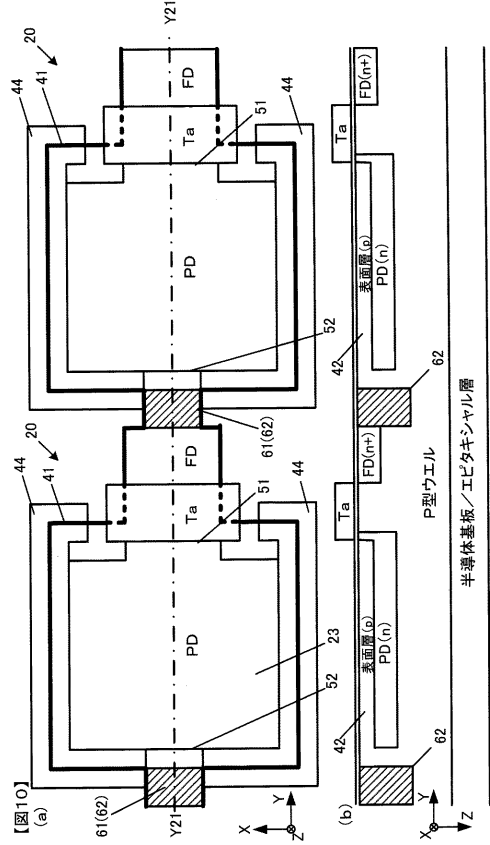
【図8】



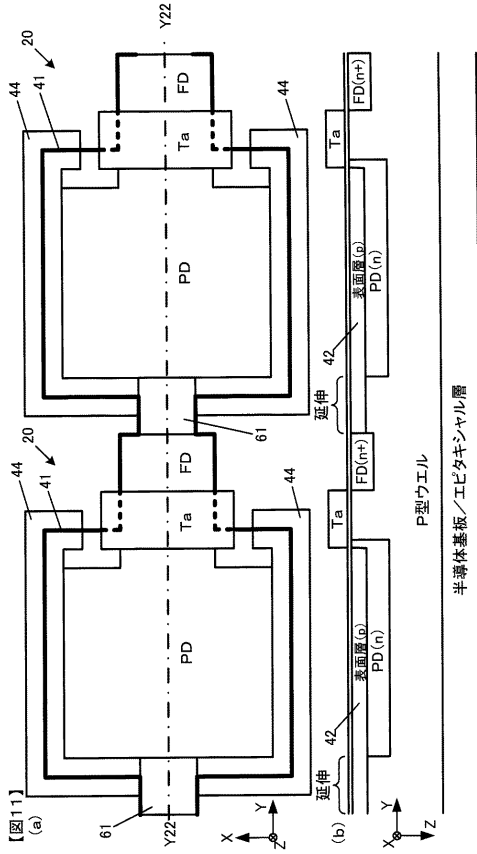
【図9】



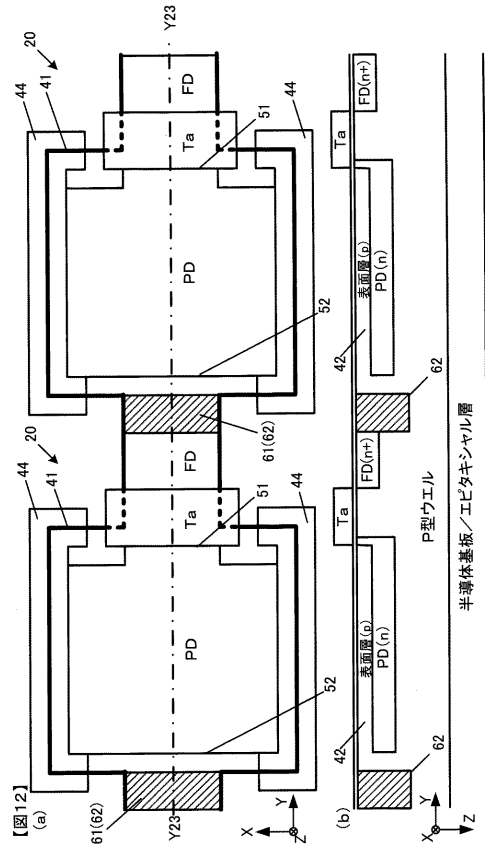
【図10】



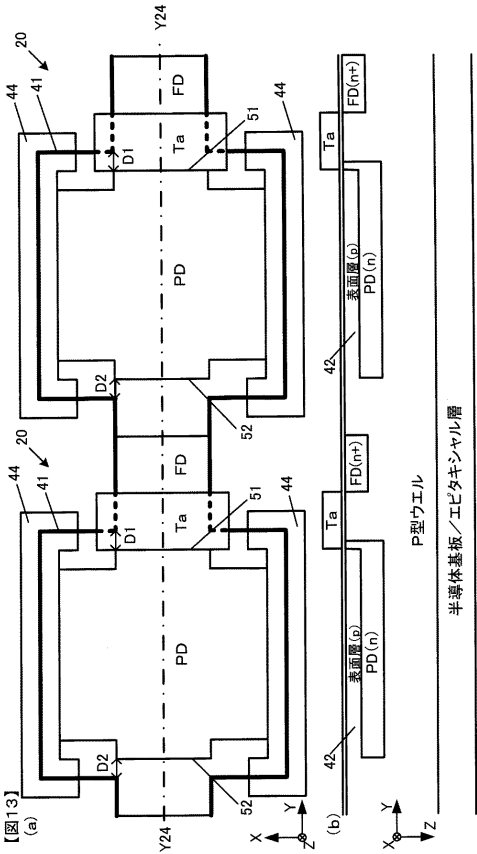
【図 1 1】



【図 1 2】



【図 1 3】



【図 1 4】

【図 14】

