

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2021-26810
(P2021-26810A)

(43) 公開日 令和3年2月22日(2021.2.22)

(51) Int. Cl.			F I			テーマコード (参考)
H05H	1/00	(2006.01)	H05H	1/00	A	2G084
H05H	1/24	(2006.01)	H05H	1/24		4G075
B01J	19/08	(2006.01)	B01J	19/08	E	4K030
C23C	16/50	(2006.01)	C23C	16/50		

審査請求 未請求 請求項の数 11 O L (全 23 頁)

(21) 出願番号 特願2019-140899 (P2019-140899)
(22) 出願日 令和1年7月31日(2019.7.31)

(71) 出願人 000232302
日本電産株式会社
京都府京都市南区久世殿城町338番地
(74) 代理人 110001933
特許業務法人 佐野特許事務所
(72) 発明者 野村 勝
京都府京都市南区久世殿城町338番地
日本電産株式会社内
(72) 発明者 井上 和典
京都府京都市南区久世殿城町338番地
日本電産株式会社内
(72) 発明者 池谷 直泰
京都府京都市南区久世殿城町338番地
日本電産株式会社内

最終頁に続く

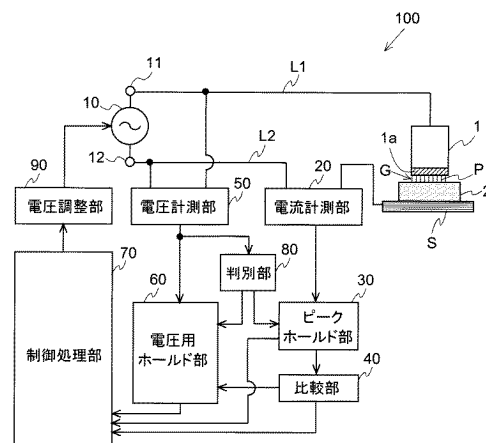
(54) 【発明の名称】 プラズマ処理装置

(57) 【要約】 (修正有)

【課題】 プラズマ処理装置において、プラズマ処理の品質管理およびデータ収集を行いやすくする手段を提供する。

【解決手段】 プラズマ処理装置は、第1電極部と第2電極部との間でプラズマを発生させてプラズマ処理を行うプラズマ処理装置であって、前記第1電極部と前記第2電極部との間に交流電圧を印加する電源部と、前記第1電極部と前記第2電極部との間の放電により生じる放電電流を計測する電流計測部と、前記放電電流のピーク電流をホールドするピークホールド部と、前記ピークホールド部のホールド値と所定の閾値との比較を行う比較部と、を備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 電極部と第 2 電極部との間でプラズマを発生させてプラズマ処理を行うプラズマ処理装置であって、

前記第 1 電極部と前記第 2 電極部との間に交流電圧を印加する電源部と、

前記第 1 電極部と前記第 2 電極部との間の放電により生じる放電電流を計測する電流計測部と、

前記放電電流のピーク電流をホールドするピークホールド部と、

前記ピークホールド部のホールド値と所定の閾値との比較を行う比較部と、

を備える、プラズマ処理装置。

10

【請求項 2】

前記ピークホールド部は、

前記交流電圧の極性がプラスである場合に前記放電電流のプラス側のピーク電流をホールドする第 1 ピークホールド回路と、

前記交流電圧の極性がマイナスである場合に前記放電電流のマイナス側のピーク電流をホールドする第 2 ピークホールド回路と、

を備える、請求項 1 に記載のプラズマ処理装置。

【請求項 3】

前記第 1 ピークホールド回路は、前記交流電圧の極性がマイナスである場合にホールド値をリセットする第 1 リセット部を備え、

20

前記第 2 ピークホールド回路は、前記交流電圧の極性がプラスである場合にホールド値をリセットする第 2 リセット部を備える、請求項 2 に記載のプラズマ処理装置。

【請求項 4】

前記ホールド値、又は、前記ピークホールド部と並列に設けられる異常検出用ピークホールド部における異常検出用ホールド値と、前記所定の閾値より大きな値に設定される異常検出閾値との比較により異常を検出する異常検出部を更に備える、請求項 1 から 3 のいずれか 1 項に記載のプラズマ処理装置。

【請求項 5】

前記ピークホールド部から前記ピーク電流を取得可能に設けられる制御処理部を更に備え、

30

前記制御処理部は、前記比較部から前記ホールド値が前記所定の閾値を超えたことを知らされた場合に、前記ピークホールド部から前記ピーク電流を取得する、請求項 1 から 4 のいずれか 1 項に記載のプラズマ処理装置。

【請求項 6】

前記異常検出部から前記ホールド値が前記異常検出閾値を超えたことを知らされた場合に、前記交流電圧の印加を停止させる制御処理部を更に備える、請求項 4 に記載のプラズマ処理装置。

【請求項 7】

前記交流電圧を計測する電圧計測部と、

前記電圧計測部で計測される前記交流電圧の所定値をホールドする電圧用ホールド部と

40

を更に備える、請求項 1 から 6 のいずれか 1 項に記載のプラズマ処理装置。

【請求項 8】

前記電圧用ホールド部は、前記比較部から前記ホールド値が前記所定の閾値を超えたことを知らされた時点の前記交流電圧をホールドするサンプルホールド部である、請求項 7 に記載のプラズマ処理装置。

【請求項 9】

前記サンプルホールド部は、

前記交流電圧の極性がプラスである場合に前記交流電圧をホールドする第 1 サンプルホールド回路と、

50

前記交流電圧の極性がマイナスである場合に前記交流電圧をホールドする第2サンプルホールド回路と、

を備える、請求項8に記載のプラズマ処理装置。

【請求項10】

前記電圧計測部から前記サンプルホールド部に入力される電圧信号を遅延させる遅延部を更に備える、請求項8又は9に記載のプラズマ処理装置。

【請求項11】

前記遅延部はローパスフィルタである、請求項10に記載のプラズマ処理装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、プラズマ処理装置に関する。

【背景技術】

【0002】

従来、各種部材の改質や清浄化、例えば基板の表面に付着した物質の除去、あるいは物質の添加処理を行う等の目的でプラズマを発生させる装置が知られている。このような装置の作動方法として、プラズマを形成すべきアノードとカソードとの間に維持電圧を印加し、プラズマを点火するために、アノードとカソードとの間に点火電圧を印加する方法が知られている。

【0003】

20

装置の損傷を防止するために、プラズマが点火されたかどうかを点火プロセスの間連続して検査を行い、点火電圧を開始点火電圧から増大させて、プラズマの点火を確認した後、アノードとカソードとの間の電圧を維持電圧まで低下させることが知られている（例えば、特許文献1参照）。プラズマが点火されたかどうか確認するために、アノードとカソードとの間に流れる電流が測定される。測定された電流が電流閾値を超えると直ちに、プラズマが点火されたと結論づけられる。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特表2016-506025号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0005】

単発的でなく、断続的なプラズマ生成用の放電を得る手法として、電極に交流電圧を印加する手法がある。ただし、交流電圧が印加される場合には、放電が連続的に行われず、放電が発生したか否かを確認することが難しくなる。詳細には、交流電圧が印加される場合、パルス状の放電電流が流れる。放電電流のパルス幅はナノ秒オーダー等の短時間と狭小な場合もあり得る。ナノ秒等の短時間に流れる電流の電流値を捕捉することは難しく、放電電流を監視して放電が発生したか否かを確認することは難しい。放電が発生した否かを確認できることは、例えばプラズマ処理の品質管理等にとって重要である。

40

【0006】

本発明は、交流電圧を印加してプラズマを発生させてプラズマ処理を行うプラズマ処理装置において、プラズマ処理の品質管理およびデータ収集を行い易くすることができる技術を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の例示的なプラズマ処理装置は、第1電極部と第2電極部との間でプラズマを発生させてプラズマ処理を行うプラズマ処理装置であって、前記第1電極部と前記第2電極部との間に交流電圧を印加する電源部と、前記第1電極部と前記第2電極部との間の放電により生じる放電電流を計測する電流計測部と、前記放電電流のピーク電流をホールドす

50

るピークホールド部と、前記ピークホールド部のホールド値と所定の閾値との比較を行う比較部と、を備える。

【発明の効果】

【0008】

例示的な本発明によれば、交流電圧を印加してプラズマを発生させてプラズマ処理を行うプラズマ処理装置において、プラズマ処理の品質管理およびデータ収集を行い易くすることができる。

【図面の簡単な説明】

【0009】

【図1】図1は、本発明の第1実施形態に係るプラズマ処理装置の概略構成を示す図である。 10

【図2】図2は、本発明の第1実施形態に係るプラズマ処理装置における電圧計測部で計測される電圧Vと、電流計測部で計測される電流Iとの時間変化を例示する図である。

【図3】図3は、本発明の第1実施形態に係るプラズマ処理装置が備えるピークホールド部および比較部の構成を示す図である。

【図3A】図3Aは、第1ピークホールド回路の構成例を示す回路図である。

【図3B】図3Bは、第1ピークホールド回路の変形例の構成を示す回路図である。

【図4】図4は、第1比較部および第2比較部の動作について説明するための図である。

【図5】図5は、本発明の第1実施形態に係るプラズマ処理装置が備えるサンプルホールド部の構成を示す図である。 20

【図6】図6は、サンプルホールド部の動作について説明するための図である。

【図7】図7は、本発明の第2実施形態に係るプラズマ処理装置の概略構成を示す図である。

【図8】図8は、ピークホールド部と異常検出部との関係を示す図である。

【図9】図9は、第1異常検出閾値について説明するための図である。

【図10】図10は、第2実施形態のプラズマ処理装置の変形例を示す図である。

【図11】図11は、異常検出用ピークホールド部と、異常検出部との関係を示す図である。

【図12】図12は、本発明の第3実施形態に係るプラズマ処理装置の概略構成を示す図である。 30

【図13】図13は、遅延部を設ける理由を説明するための図である。

【図14】図14は、第3実施形態の第1サンプルホールド回路におけるサンプルホールドについて説明するための図である。

【発明を実施するための形態】

【0010】

以下、本発明の例示的な実施形態について、図面を参照しながら詳細に説明する。本明細書では、プラズマ処理装置100の説明にあたって、ステージSに対して被処理物2が配置される側を上として、上下方向を定義する。また、上下方向に直交する面と平行な方向を水平方向とする。これらの方向は、各部の形状や位置関係を説明するために用いられる名称であって、実際の位置関係及び方向を限定する趣旨ではない。 40

【0011】

< 1. 第1実施形態 >

(1 - 1. プラズマ処理装置の概要)

図1は、本発明の第1実施形態に係るプラズマ処理装置100の概略構成を示す図である。図1に示すように、プラズマ処理装置100は、第1電極部1と第2電極部2との間でプラズマPを発生させてプラズマ処理を行う。プラズマ処理には、例えば、表面改質処理、薄膜形成処理、アッシング処理、又は洗浄処理等が含まれる。

【0012】

本実施形態では、第2電極部2は、プラズマ処理が行われる被処理物により構成される。すなわち、プラズマ処理装置100は、いわゆるダイレクト方式のプラズマ処理装置で 50

ある。以下、第2電極部2を構成する被処理物のことを被処理物2と記載することがある。ダイレクト方式のプラズマ処理装置100では、プラズマPの発生箇所と被処理物2との距離を近くすることができるために、プラズマPで生成された活性種を効率良く被処理物2に接触させることができる。被処理物2は、表面または内部に導電性の部位を有する。被処理物2は、例えば金属部材、アルミニウム等の金属箔で覆われる部分を有する部材、金属蒸着面を有する部材等であってよい。また被処理物2は、例えば、プラズマ発生用の放電が可能な厚みで構成される絶縁部材を表面に有する導電性の部材であってよい。絶縁部材は、例えばセラミック粉などが吹き付け塗装されて構成される絶縁膜、又は、薄いラミネート樹脂等であってよい。また被処理物2は、様々な形状を取り得る。

【0013】

なお、本発明は、ダイレクト方式のプラズマ処理装置以外に適用されてよい。本発明は、例えば2つの電極部間で発生するプラズマにより生成された活性種を被処理物に吹き付けるリモート方式のプラズマ処理装置に適用されてもよい。このような構成の場合には、プラズマ処理装置は、装置の構成要素として第2電極部を含む。

【0014】

また、本実施形態では、プラズマ処理は大気圧下で行われる。これによれば、密閉容器内に被処理物を配置して減圧下でプラズマ処理を行う場合に比べて、作業効率を向上することができる。また、減圧に耐える強固な密閉容器が不要になるため、プラズマ処理を安価に行うことができる。ただし、本発明は、減圧下でプラズマ処理を行うプラズマ処理装置に適用されてもよい。また、処理に際する環境温度および環境湿度について、特段の高温又は低温で維持したり、特段の高湿度又は低湿度で維持したりする必要はない。ただし、処理環境を、高温又は低温で維持したり、高湿度又は低湿度で維持したりしてもよい。

【0015】

図1に示すように、プラズマ処理装置100は、電源部10と、電流計測部20と、ピークホールド部30と、比較部40とを備える。プラズマ処理装置100は、電圧計測部50と、電圧用ホールド部60とを更に備える。プラズマ処理装置100は、制御処理部70を備える。プラズマ処理装置100は、その他、ステージSと、第1電極部1と、判別部80と、電圧調整部90とを備える。

【0016】

ステージSは、被処理物2を載せるために設けられる。ステージSは、例えば、金属等の導電性の部材で構成され、水平方向に広がる板状である。ステージSの上面は、第1電極部1と上下方向に対向する。被処理物2は、ステージSの上面に載せられる。

【0017】

第1電極部1は、ステージSに載置された被処理物(第2電極部)2と対向して配置される。詳細には、第1電極部1は、ステージSに載置された被処理物2の上側に隙間Gを介して配置される。第1電極部1は、上下に延びる柱状である。本実施形態では、第1電極部1は、概ね金属等の導電性の部材で構成される。第1電極部1は、導電性の部材の下面を覆う誘電体1aを備える。このために、被処理物2は、誘電体1aと上下方向に隙間Gを介して対向する。誘電体1aは、例えば、アルミナ、ジルコニア、又は、快削性セラミック等のセラミック材料により構成される。

【0018】

電源部10は、第1電極部1と第2電極部2との間に交流電圧を印加する。電源部10は、交流の高電圧電源である。電源部10は、好ましい形態として、高電圧を高周波で印加する。電源部10が印加する電圧の周波数は、例えば、1kHz~100kHzである。電源部10が印加する電圧の波形は、パルス波形が好ましい。ただし、印加電圧の波形は、例えば正弦波又は矩形波等の他の波形であってよい。また、電源部10が印加する電圧の大きさは、例えば5kVpp~20kVppである。

【0019】

電源部10は、第1端子11と第2端子12とを備える。第1端子11は、第1電極部1に第1ラインL1により導通される。第2端子12は、第2電極部2に第2ラインL2

10

20

30

40

50

により導通される。本実施形態では、第 1 端子 1 1 は電圧出力端子であり、第 2 端子 1 2 はグラウンド端子である。

【 0 0 2 0 】

被処理物 2 がステージ S に載置され、電源部 1 0 により交流の高電圧が印加される。これにより、第 1 電極部 1 と第 2 電極部（被処理物）2 との間で誘電体バリア放電が行われ、隙間 G に供給される処理ガスがプラズマ化される。プラズマ P により生成された活性種が被処理物 2 の表面に接触し、被処理物 2 の表面がプラズマ処理される。誘電体バリア放電は、プラズマ生成用の放電の一種である。

【 0 0 2 1 】

なお、処理ガスは、不図示のガス供給手段によって外部から隙間 G に供給されてよい。ただし、ガス供給手段は配置されなくてもよく、処理ガスは隙間 G に自然に供給されるガスであってもよい。また、処理ガスの種類は、処理目的に応じて適宜選択されればよく、特に限定されない。例えば、金属製の被処理物 2 の表面に付着した切削油などの残渣を除去する場合には、処理ガスは窒素に対して酸素などを添加した混合ガスであってもよい。

10

【 0 0 2 2 】

また、電源部 1 0 によって印加する電圧や波形の制御によりアーク放電を抑制することができる場合等には、第 1 電極部 1 は誘電体 1 a を有さなくてもよい。すなわち、第 1 電極部 1 の誘電体 1 a は必須ではない。本実施形態の第 1 電極部 1 の構成は、アーク放電の発生が望ましくない場合の構成例である。

【 0 0 2 3 】

電流計測部 2 0 は、第 1 電極部 1 と第 2 電極部 2 との間の放電により生じる放電電流を計測する。電流計測部 2 0 は、好ましい形態として第 2 ライン L 2 に配置される。すなわち、電流計測部 2 0 は、誘電体バリア放電により、被処理物 2 およびステージ S を介して第 2 ライン L 2 に流れる放電電流を検出する。電流計測部 2 0 は、電流を電圧に変換するシャント抵抗を用いて構成される。すなわち、放電電流は、電圧に変換されて計測される。なお、電流計測部 2 0 は、他の構成でもよく、例えば、空芯コイルを用いて誘起電圧を検出する構成、若しくはホール素子の様に電流により発生する磁界を検出する構成等であってもよい。

20

【 0 0 2 4 】

また、電流計測部 2 0 を構成するシャント抵抗の両端には、電圧制限素子を設け、想定される放電電流の適度に大きな値以上は制限される構成としてもよい。これにより、過大な放電電流が流れた場合でも、その信号を受ける回路が損傷することを防止することができる。

30

【 0 0 2 5 】

ピークホールド部 3 0 は、放電電流のピーク電流をホールドする。ピークホールド部 3 0 の詳細については後述する。なお、シャント抵抗で構成される電流計測部 2 0 と、ピークホールド部 3 0 又はその前処理部との間には、例えば同軸ケーブル等の伝送路が配置される。シャント抵抗で放電電流を計測した結果である電圧信号は、当該伝送路により、ピークホールド部 3 0 又はその前処理部に伝送される。

【 0 0 2 6 】

比較部 4 0 は、ピークホールド部 3 0 のホールド値と、所定の閾値との比較を行う。比較部 4 0 は、例えばコンパレータである。所定の閾値は、コンパレータの基準電圧の値によって設定することができる。本実施形態では、比較部 4 0 は、比較結果に応じて制御処理部 7 0 および電圧用ホールド部 6 0 に向けて信号を出力する。比較部 4 0 の詳細については後述する。

40

【 0 0 2 7 】

本実施形態のプラズマ処理装置 1 0 0 によれば、放電電流のピーク電流をホールドするピークホールド部 3 0 が備えられるために、例えばナノ秒等の短時間に流れる電流の電流値を捕捉することができる。また、ピークホールド部 3 0 による放電電流のホールド値と比較する所定の閾値を適切に設定することにより、放電が起こったか否かの判定を行うこ

50

とができる。放電が起こったか否かの判定を可能とする所定の閾値は、例えば、回路設計から計算により求めることができる。所定の閾値は、実験により決められてもよい。なお、本実施形態では、比較部 40 は、ピークホールド部 30 のホールド値に基づき放電の有無を判定する放電判定部と言い換えることができる。

【0028】

電圧計測部 50 は、交流電圧を計測する。本実施形態では、電圧計測部 50 は、第 1 端子 11 と第 2 端子 12 との間の電圧を計測する。言い換えると、電圧計測部 50 は、電源部 10 の印加電圧を計測する。なお、電圧計測部 50 は、電源部 10 の印加電圧の代わりに、印加電圧の分圧を計測する構成としてもよい。すなわち、電圧計測部 50 によって計測される交流電圧は、電源部 10 の印加電圧と、当該印加電圧の分圧とのいずれであってもよい。ただし、印加電圧が kVpp オーダーの高電圧であるために、印加電圧の分圧を計測する構成とした方が後の信号処理が行い易く、好ましい。

10

【0029】

電圧用ホールド部 60 は、電圧計測部 50 で計測される交流電圧の所定値をホールドする。これによれば、プラズマ処理が行われる際に、ピークホールド部 30 で得られる放電電流に加えて電圧用ホールド部 60 により所定の電圧値情報を取得することができるために、プラズマ処理の処理品質や処理精度の管理を行い易くすることができる。また、放電電流の値のみならず、交流電圧の値についてもホールド機能を利用して取得するために、制御処理部 70 がこれらの値を取得するに際して時間的なゆとりを与えることができる。

20

【0030】

本実施形態では、電圧用ホールド部 60 は、サンプルホールド部である。以下、電圧用ホールド部 60 についてサンプルホールド部 60 と表現することがある。サンプルホールド部 60 の詳細については後述する。ただし、電圧用ホールド部 60 は、サンプルホールド部以外であってもよく、例えばピークホールド部等であってもよい。

【0031】

制御処理部 70 は、例えばマイクロコンピュータであり、プラズマ処理装置 100 の全体を統括的に制御する。制御処理部 70 は、CPU (Central Processing Unit)、RAM (Random Access Memory) および ROM (Read Only Memory) 等を備える。制御処理部 70 の各種の機能は、例えば ROM に記憶されるコンピュータプログラムに従って CPU が演算処理を行うことによって実現される。

30

【0032】

本実施形態では、制御処理部 70 は、ピークホールド部 30 からピーク電流を取得可能に設けられる。また、制御処理部 70 は、電圧用ホールド部 (サンプルホールド部) 60 から所定の電圧値を取得可能に設けられる。詳細には、制御処理部 70 は、比較部 40 からの信号に応じてピーク電流および所定の電圧値を取得するための動作を行う。この点の詳細については後述する。

【0033】

判別部 80 は、電圧計測部 50 の計測結果に応じて、電源部 10 により印加される交流電圧の極性がプラスかマイナスかを判別する。判別部 80 は、極性の判別結果に応じた極性信号をピークホールド部 30 および電圧用ホールド部 (サンプルホールド部) 60 に出力する。

40

【0034】

電圧調整部 90 は、不図示の外部電源 (例えば 100V 交流電源) から入力された電圧の調整を行う。詳細には、電圧調整部 90 は、電源部 10 に対して、第 1 端子 11 と第 2 端子 12 間に印加する高圧出力の電圧調整を行わせるがために、制御処理部 70 の指令に基づき電源部 10 への供給電圧を調整する。

【0035】

(1-2. ピークホールド部および比較部の詳細)

図 2 は、本発明の第 1 実施形態に係るプラズマ処理装置 100 における電圧計測部 50

50

で計測される電圧 V と、電流計測部20で計測される電流 I との時間変化を例示する図である。

【0036】

図2に示すように、プラズマ処理装置100においては、電源部10により交流電圧が印加されるために、電圧計測部50で計測される電圧の波形は、極性がプラスの電圧とマイナスの電圧とが半周期ごとに入れ替わる波形になる。電圧 V の極性が切り替わった直後付近で、パルス状の放電電流が発生する。例えば、図2の領域Aにおいては、パルス状の放電電流が発生している。放電電流がパルス状であり、そのパルス幅がナノ秒から数百ナノ秒オーダーの短時間であるために、放電電流の電流値を捕捉することは困難である。この点を考慮して、本実施形態では、電流計測部20から入力される計測信号のピーク値をホールドするピークホールド部30が設けられている。

10

【0037】

図3は、本発明の第1実施形態に係るプラズマ処理装置100が備えるピークホールド部30および比較部40の構成を示す図である。図3に示すように、ピークホールド部30は、第1ピークホールド回路31と、第2ピークホールド回路32とを備える。

【0038】

第1ピークホールド回路31は、電源部10により印加される交流電圧の極性がプラスである場合に、放電電流のプラス側のピーク電流をホールドする。ここで、プラス側のピーク電流は、プラス方向において絶対値が最大となる電流値を指す。交流電圧の極性がプラスであるかマイナスであるかについては、判別部80から入力される極性信号 $PS(+)$ 、 $PS(-)$ によって判断することができる。

20

【0039】

詳細には、第1ピークホールド回路31は、第1所定期間の間、電流計測部20で計測された値が先にホールドした値を超える度にホールド値の更新を続ける。本実施形態では、第1所定期間は、電源部10の印加電圧の極性がプラスに切り替わった時点から極性がマイナスに切り替わる時点までである。すなわち、第1所定期間は、電源部10により印加される交流電圧の極性がプラスである半周期に相当する。なお、第1所定期間は、これに限らず、例えば半周期より長い、あるいは短い期間等であってもよい。

【0040】

図3Aは、第1ピークホールド回路31の構成例を示す回路図である。図3Aに示すように、第1ピークホールド回路31は、オペアンプOPと、ダイオードDと、コンデンサCと、ボルテージフォロワーVOFとを含む公知の構成であってよい。なお、第1ピークホールド回路31を構成するコンデンサ(ホールドコンデンサ)Cは、当該コンデンサCを充電するオペアンプOP等の能力から計算して、放電電流のパルス幅の $1/2$ 以下、より望ましくは放電電流のパルス幅の $1/10$ 以下で充電できる容量とすることが好ましい。これにより、幅の狭いパルス状の放電電流の信号に対してピークホールドの充電を遅滞なく行うことができ、放電電流の電流値の検出精度を向上することができる。図3Bは、第1ピークホールド回路31の変形例の構成を示す回路図である。図3Bに示すように、第1ピークホールド回路31は、ダイオードDとコンデンサCをオペアンプOPのフィードバックループの外に配置する構成としてよい。そして、第1ピークホールド回路31は、入力のゼロボルト近傍に不感帯が存在する、換言すれば入出力間の特性において、入力信号がダイオードDの順方向降下電圧 V_F 以下では出力電圧がほぼゼロとなる(ダイオードDの V_F 分の切片を有する)ものとして後段の信号処理を行う構成としてもよい。これにより、高速のオペアンプOPが使用される場合において、オペアンプOPの発振の可能性を抑制し、安定してピークホールドを行うことができる。また、例えば、第1ピークホールド回路31を構成するダイオードDのリカバリ電流および接合容量に起因するコンデンサ充電電荷の逸失分の補償を行うことによって、ピークホールドの精度を向上することができる。

30

40

【0041】

第1ピークホールド回路31は、交流電圧の極性がマイナスである場合にホールド値を

50

リセットする第1リセット部31aを備える。第1ピークホールド回路31は、電源部10の印加電圧がマイナス極性である場合、第1リセット部31aの作用によりピークホールド機能を発揮しない。本実施形態では、第1リセット部31aは、極性がマイナスである場合に、ホールドコンデンサCをショートする、換言すれば第1ピークホールド回路31をリセットするスイッチデバイスである。図3Aに示すように、第1リセット部31aを構成するスイッチデバイスSWの一端はグラウンドに接続される。スイッチデバイスSWの他端は、一端がグラウンドに接続されるホールドコンデンサCの他端に接続される。スイッチデバイスSWにより、図3Aに矢印で示した制御信号線（より具体的には先述の極性信号PS(+)）によってONする事が出来、コンデンサCをショートさせて電圧をゼロにすることができる。スイッチデバイスSWは、制御信号線との間の結合容量がホールドコンデンサCの容量より小さいことが好ましく、例えばホールドコンデンサCの容量の1/10以下であることが好ましい。これにより、スイッチのオンオフ動作の際に電荷の注入および逸失を低減することができる。なお、スイッチデバイスSWは半導体デバイス、例えばトランジスタやアナログスイッチと呼ばれるIC類であってよい。

10

【0042】

第2ピークホールド回路32は、電源部10により印加される交流電圧の極性がマイナスである場合に、放電電流のマイナス側のピーク電流をホールドする。ここで、マイナス側のピーク電流は、マイナス方向において絶対値が最大となる電流値を指す。第2ピークホールド回路32でも、第1ピークホールド回路31と同様に、交流電圧の極性がプラスであるかマイナスであるかについては、判別部80から入力される極性信号PS(-)によって判断することができる。

20

【0043】

詳細には、第2ピークホールド回路32においては、電流計測部20の計測信号のプラスとマイナスの符号が反転される。第2ピークホールド回路32は、第2所定期間の間、電流計測部20で計測された値の符号の反転値が先にホールドした値を超える度にホールド値の更新を続ける。本実施形態では、第2所定期間は、電源部10の印加電圧の極性がマイナスに切り替わった時点から極性がプラスに切り替わる時点までである。すなわち、第2所定期間は、電源部10により印加される交流電圧の極性がマイナスである半周期に相当する。なお、第2所定期間は、これに限らず、例えば半周期より長い、あるいは短い期間等であってもよい。

30

【0044】

なお、本実施形態では、第2ピークホールド回路32も、第1ピークホールド回路31と同様に、オペアンプOPと、ダイオードDと、コンデンサCとを含む構成である。また、極性信号PS(+)、PS(-)について、上記第1及び第2所定期間の開始・終了の両方あるいは何れかを、交流電圧の極性が丁度切り替わる時点とする構成に限らず、逆極性の電圧が幾らか印加されるまでの期間とする構成としてもよい。これは交流電圧の極性の判別に言わばヒステリシスを設けるものであり、交流電圧の変化が緩慢であったり、交流電圧にノイズが重畳したりしている場合において、極性の判別を誤りにくくすることができる。また、極性信号PS(+)および極性信号PS(-)としては同一の信号を使用して、そのレベルの高低で上記第1及び第2所定期間を定める構成としてもよい。

40

【0045】

第2ピークホールド回路32は、交流電圧の極性がプラスである場合にホールド値をリセットする第2リセット部32aを備える。第2ピークホールド回路32は、電源部10の印加電圧がプラス極性である場合、第2リセット部32aの作用によりピークホールド機能を発揮しない。本実施形態では、第2リセット部32aは、極性がプラスである場合に、ホールドコンデンサCをショートし、第2ピークホールド回路32をリセットするスイッチデバイスである。スイッチデバイスSWの構成は第1ピークホールド回路31と同様であり、当該スイッチデバイスも、第1ピークホールド回路31の場合と同様に、制御信号線との間の結合容量がホールドコンデンサの容量より小さいことが好ましい。

【0046】

50

本実施形態では、ピークホールド部 30 がプラス用の第 1 ピークホールド回路 31 と、マイナス用の第 2 ピークホールド回路 32 とを備える構成になっており、印加された交流電圧の極性と合致する極性のピーク電流を取得することができる。このために、本構成によれば、放電電流が放電経路中のインダクタンスやキャパシタンス成分により振動を生じ易い場合においても、振動に伴って発生する逆極性成分を放電電流と誤認識することを防止できる。

【0047】

また、本実施形態では、第 1 ピークホールド回路 31 が第 1 リセット部 31a を備え、第 2 ピークホールド回路 32 が第 2 リセット部 32a を備える構成になっている。このために、印加された交流電圧の極性と合致する極性のピーク電流だけを取得することができる。すなわち、本構成によれば、回路中の振動などに起因して生じる、元来生じないはずの逆極性の電流ピークを誤って捕捉することを防止することができる。また、本構成によれば、印加される交流電圧の極性が変わる（例えばプラスからマイナス）度に、逆極性（この例ではプラス）のピークホールド値はリセットされる。このため、印加される交流電圧の極性が再度元の極性（この例ではプラス）へと変わると、その度に前回の同極性のピークホールド値に関係なく新たにピークホールド値を取得することができる。すなわち、印加される交流電圧の極性が変化すると、その変化後の放電ごとの放電電流のピーク値、換言すればプラズマ処理の状態を確認することができる。

【0048】

図 3 に示すように、比較部 40 は、第 1 比較部 41 と、第 2 比較部 42 とを備える。本実施形態では、第 1 比較部 41 と第 2 比較部 42 とはいずれもコンパレータである。

【0049】

第 1 比較部 41 は、第 1 ピークホールド回路 31 のピークホールド値と第 1 閾値とを比較する。第 1 閾値は、上述の所定の閾値の一例であり、放電判定を可能とするように決められる。第 1 比較部 41 を構成するコンパレータは、比較対象がピークホールド値であるために、高速性を要求されない。第 1 比較部 41 は、第 1 ピークホールド回路 31 のピークホールド値が第 1 閾値を超えた場合に第 1 フラグ信号 FS1 を出力する。本実施形態では、第 1 比較部 41 は、制御処理部 70 とサンプルホールド部 60 に向けて第 1 フラグ信号 FS1 を出力する。

【0050】

第 2 比較部 42 は、第 2 ピークホールド回路 32 のピークホールド値と第 2 閾値とを比較する。第 2 閾値は、上述の所定の閾値の一例であり、放電判定を可能とするように決められる。第 2 比較部 42 を構成するコンパレータは、比較対象がピークホールド値であるために、高速性を要求されない。第 2 比較部 42 は、第 2 ピークホールド回路 32 のピークホールド値が第 2 閾値を超えた場合に第 2 フラグ信号 FS2 を出力する。本実施形態では、第 2 比較部 42 は、制御処理部 70 とサンプルホールド部 60 に向けて第 2 フラグ信号 FS2 を出力する。なお、本実施形態では、第 2 閾値は第 1 閾値と同じである。ただし、第 1 閾値と第 2 閾値とは異なる値であってよい。

【0051】

図 4 は、第 1 比較部 41 および第 2 比較部 42 の動作について説明するための図である。図 4 (a) は、電源部 10 により印加される交流電圧の波形を示す（説明の便宜上、図 2 で示したものと異なる、正弦波状の信号として示している）。図 4 (b) は、図 4 (a) に示す交流電圧が印加された場合に生じる放電電流の波形を示す。図 4 (c) は、図 4 (b) に示す放電電流が生じた場合における第 1 ピークホールド回路 31 により得られるプラス側ピークホールド波形を示す。図 4 (d) は、図 4 (b) に示す放電電流が生じた場合における第 2 ピークホールド回路 32 により得られるマイナス側ピークホールド波形を示す。なお、図 4 (a) ~ 図 4 (d) において、横軸は時間である。図 4 (c) に示す一点鎖線は第 1 閾値 TH1 である。図 4 (d) に示す一点鎖線は第 2 閾値 TH2 である。なお第 1 閾値 TH1 および第 2 閾値 TH2 は回路定数で規定されるものであっても、制御処理部 70 などから可変に設定されるものであってもよい。

【 0 0 5 2 】

電源部 1 0 により極性がプラスの交流電圧が印加されている期間 T 1 において、放電電流の発生に伴い、第 1 比較部 4 1 は、時刻 t 1 を過ぎた時点で、第 1 ピークホールド回路 3 1 のピークホールド値が第 1 閾値 T H 1 を超えたことを検出する。これにより、第 1 比較部 4 1 は、第 1 フラグ信号 F S 1 を制御処理部 7 0 等に向けて出力する。なお、期間 T 1 においては、第 2 ピークホールド回路 3 2 はリセット状態にあるために、第 2 比較部 4 2 は、第 2 閾値 T H 2 を超えるピークホールド値を検出することはない。

【 0 0 5 3 】

また、電源部 1 0 により極性がマイナスの交流電圧が印加されている期間 T 2 において、放電電流の発生に伴い、第 2 比較部 4 2 は、時刻 t 2 を過ぎた時点で、第 2 ピークホールド回路 3 2 のピークホールド値が第 2 閾値 T H 2 を超えたことを検出する。これにより、第 2 比較部 4 2 は、第 2 フラグ信号 F S 2 を制御処理部 7 0 等に向けて出力する。なお、期間 T 2 においては、第 1 ピークホールド回路 3 1 はリセット状態にあるために、第 1 比較部 4 1 は、第 1 閾値 T H 1 を超えるピークホールド値を検出することはない。

【 0 0 5 4 】

制御処理部 7 0 は、比較部 4 0 からピークホールド部 3 0 のホールド値が所定の閾値を超えたことを知らされた場合に、ピークホールド部 3 0 からピーク電流を取得する。本構成によれば、制御処理部 7 0 は、ピークホールド部 3 0 のホールド値が所定の閾値を超えたことを知らされた場合に、放電電流に関するデータの収集を行う構成にできる。すなわち、制御処理部 7 0 は、放電電流に関するデータの収集のために放電の有無を監視する必要がなく、ピークホールド部 3 0 のホールド値が所定の閾値を超えるまでは、別のタスクの処理を行うことができる。このため、本構成では、制御処理部 7 0 の処理能力を有効活用することができる。また、制御処理部 7 0 に大きな負荷をかけることを抑制することができる。制御処理部 7 0 は、収集した放電電流に関するデータにより、例えば、放電状態の定量的な解析等を行うことができる。

【 0 0 5 5 】

詳細には、制御処理部 7 0 は、第 1 比較部 4 1 から第 1 フラグ信号 F S 1 が入力された場合に、信号線 S L 1 を介して第 1 ピークホールド回路 3 1 からピーク電流を取得する。制御処理部 7 0 は、第 1 フラグ信号 F S 1 の入力により、割り込みを発生させ、その割り込み処理として第 1 ピークホールド回路 3 1 のピークホールド値の A / D 変換を行い、第 1 ピークホールド回路 3 1 のピーク電流を取得する。なお、ピーク電流は、放電の開始を検出した時のピークホールド値と一致することもあるが、当該ピークホールド値と一致しない場合もある（例えば更に大きなピーク電流を検出した場合）。しかし各放電に際してのピーク（最大）の電流値を捕捉する目的に鑑みて、この様な場合は特段問題では無い。また、制御処理部 7 0 は、第 2 比較部 4 2 から第 2 フラグ信号 F S 2 が入力された場合に、信号線 S L 2 を介して第 2 ピークホールド回路 3 2 からピーク電流を取得する。制御処理部 7 0 は、第 2 フラグ信号 F S 2 の入力により、割り込みを発生させ、その割り込み処理として第 2 ピークホールド回路 3 2 のピークホールド値の A / D 変換を行い、第 2 ピークホールド回路 3 2 のピーク電流を取得する。すなわち、制御処理部 7 0 は、印加された交流電圧の極性と合致する極性のピーク電流を取得する。

【 0 0 5 6 】

制御処理部 7 0 は、所定時間（例えば 1 ミリ秒又は 1 秒等）内におけるピークホールド値の閾値越えの回数をカウントすることで、放電の周波数を計算することができ、放電の正常と異常との判断を行う材料とすることができる。より具体的にはプラスとマイナスが入れ替わる半周期毎に、ピークホールド値が所定の閾値を超えたか否かを判定する回数を 1 回限りとするることにより、放電の周波数の計算を容易にすることができる。

【 0 0 5 7 】

なお、ピークホールド回路 3 1、3 2 は、若干のオーバーシュート特性を持たせ、所定の閾値を若干下回る放電の場合であっても、フラグ信号 F S 1、F S 2 を出力するに至るだけのピークホールド値を瞬時あるいは暫時出力する構成としてよい。このように構成す

ること、放電に至らなかった場合の放電の電流値をデータ収集することができる。このように収集されたデータは、例えば、次回以降の放電条件の調整に活かすことができる。更にはピークホールド回路をプラスとマイナス、両方の極性の電流検出用に個別に具備すると、ピークホールドの対象となる電流のピーク値がプラスとマイナスで相違する様な場合、ピークホールド後の信号レベルを同等に揃える、あるいは片方のゲインを高める事で検出感度を強調し、電流ピーク値の捕捉や信号処理を容易とする、などの応用も可能である。この目的に際しては、ボルテージフォロワーV_oF（ゲイン1倍）をゲインの相違する増幅回路に変更すれば良い。

【0058】

（1-3. サンプルホールド部の詳細）

サンプルホールド部60は、放電電流に基づいて取得される所定のタイミングで電圧計測部50から得られる交流電圧をホールドする。サンプルホールド部60は、比較部40からピークホールド部30のホールド値が所定の閾値を超えたことを知らされた時点の交流電圧をホールドする。本実施形態では、サンプルホールド部60は、ピークホールド値が所定の閾値を超えたことを知らされた時点に電圧計測部50から得られた交流電圧をホールドする。

【0059】

本構成によれば、比較部40において放電が発生したことを検出できるように所定の閾値が設定されている本実施形態の構成において、放電が発生したタイミングにおける電圧値（放電電圧）を的確に捕捉することができる。

【0060】

図5は、本発明の第1実施形態に係るプラズマ処理装置100が備えるサンプルホールド部60の構成を示す図である。図5に示すように、サンプルホールド部60は、第1サンプルホールド回路61と、第2サンプルホールド回路62とを備える。

【0061】

第1サンプルホールド回路61は、電源部10により印加される交流電圧の極性がプラスである場合に、交流電圧をホールドする。第1サンプルホールド回路61は、交流電圧の極性がプラスであるかマイナスであるかについては、判別部80から入力される極性信号V_Sによって判断することができる。

【0062】

詳細には、第1サンプルホールド回路61は、第1所定期間において、第1比較部41から第1フラグ信号F_{S1}が入力された時点に電圧計測部50から入力された交流電圧をホールドする。第1所定期間は、電源部10の印加電圧の極性がプラスに切り替わった時点から極性がマイナスに切り替わる時点までである。なお、第1所定期間は、これに限らず変更されてよい。また、本実施形態では、第1サンプルホールド回路61は、電源部10の印加電圧の極性がマイナスに切り替わった時点から極性がプラスに切り替わる時点までの期間においては、交流電圧をホールドすることなくサンプル状態を続ける。

【0063】

第2サンプルホールド回路62は、電源部10により印加される交流電圧の極性がマイナスである場合に、交流電圧をホールドする。第2サンプルホールド回路62は、交流電圧の極性がプラスであるかマイナスであるかについては、判別部80から入力される極性信号V_Sによって判断することができる。なお、第1サンプルホールド回路61と、第2サンプルホールド回路62との両者において、サンプルとホールドの動作切り替えは、図5に示した様に極性信号V_S(+)と極性信号V_S(-)に応じて切り替える。この極性信号V_S(+)および極性信号V_S(-)は相補的なデジタル信号であってもよいし、個別に判別部80で生成されるものでもよい。更には図3のピークホールド回路において示したP_S(+)、P_S(-)信号を、V_S(+)、V_S(-)信号として用いてもよい。

【0064】

詳細には、第2サンプルホールド回路62は、第2所定期間において、第2比較部42から第2フラグ信号F_{S2}が入力された時点に電圧計測部50から入力された交流電圧を

10

20

30

40

50

ホールドする。第2所定期間は、電源部10の印加電圧の極性がマイナスに切り替わった時点から極性がプラスに切り替わる時点までである。なお、第2所定期間は、これに限らず変更されてよい。また、本実施形態では、第2サンプルホールド回路62は、第1所定期間においては、交流電圧をホールドすることなくサンプル状態を続ける。更に、極性信号 $VS(+)$ 、 $VS(-)$ について、上記第1及び第2所定期間の開始・終了の両方あるいは何れかを、交流電圧の極性が丁度切り替わる時点とする構成に限らず、逆極性の電圧が幾らか印加されるまでの期間とする構成としてもよい。これは交流電圧の極性の判別に言わばヒステリシスを設けるものであり、交流電圧の変化が緩慢であったり、交流電圧にノイズが重畳したりしている場合において、極性の判別を誤りにくくすることができる。また、極性信号 $VS(+)$ および極性信号 $VS(-)$ としては同一の信号を使用して、そのレベルの高低で上記第1及び第2の所定期間を定める構成としてもよい。

10

【0065】

図6は、サンプルホールド部60の動作について説明するための図である。図6(a)は、電源部10により印加される交流電圧の波形を示す(ここでも図4と同様、説明の便宜上、正弦波として示している)。図6(b)は、図6(a)に示す交流電圧が印加された場合における第1ピークホールド回路31により得られるプラス側ピークホールド波形を示す。図6(c)は、図6(a)に示す交流電圧が印加された場合における第1サンプルホールド回路61により得られるプラス側サンプルホールド波形を示す。なお、図6(a)~図6(c)において、横軸は時間である。図6(b)に示す一点鎖線は、放電判定のために設定された上述の第1閾値 $TH1$ である。

20

【0066】

電源部10により極性がプラスの交流電圧が印加されている期間 $T1$ において、放電電流の発生に伴い、第1比較部41は、時刻 $t1$ を経過した時点で、第1ピークホールド回路31のピークホールド値が第1閾値 $TH1$ を超えたことを検出する。これにより、第1比較部41は、第1フラグ信号 $FS1$ を第1サンプルホールド回路61に出力する。第1フラグ信号 $FS1$ の入力により、第1サンプルホールド回路61は、電圧計測部50で計測された交流電圧の値をホールドする。第1サンプルホールド回路61は、極性がプラスからマイナスに変わるまでホールド状態を続ける。

【0067】

なお、電源部10により極性がマイナスの交流電圧が印加されている期間 $T2$ においては、第2サンプルホールド回路62が、第2ピークホールド回路32および第2比較部42と協働して、上述と同様の処理を行う。また、第1フラグ信号 $FS1$ が入力された制御処理部70は、割り込みを発生させ、第1サンプルホールド回路61のサンプルホールド値を取得する。同様に、第2フラグ信号 $FS2$ が入力された制御処理部70は、割り込みを発生させ、第2サンプルホールド回路62のサンプルホールド値を取得する。

30

【0068】

本実施形態のサンプルホールド部60においては、交流電圧の極性がプラスである場合に第1サンプルホールド回路61が用いられ、交流電圧の極性がマイナスである場合に第2サンプルホールド回路62が用いられる。これによれば、交流電圧の極性に応じて異なるサンプルホールド回路が用いられるために、交流電圧の極性によって放電発生時の電圧(放電電圧)の大きさが異なるような場合でも、的確に放電電圧を把握することができる。即ちサンプルホールドの対象となる交流電圧の絶対値がプラスとマイナスで相違する様な場合、第1サンプルホールド回路61と第2サンプルホールド回路62との増幅度を相違させ、信号レベルを同等に揃えて信号処理を容易とする、などの応用も可能である。

40

【0069】

なお、上述のように電圧用ホールド部60は、サンプルホールド部でなくてもよい。例えば、電圧ホールド部は、放電が発生して放電電流が流れた時点の印加電圧ではなく、ピークホールド回路を備える構成として、印加電圧のプラスとマイナスのいずれか一方、又は、双方のピーク値、又は、 $P-P$ (ピーク t_0 ピーク)値を検出する構成としてもよい。このような構成において、ピークホールド回路は、電源部10により印加される交流電

50

圧の周期より十分長い時定数とされてよい。これによれば、制御処理部 70 による電圧の観測に時間的余裕を持たせることができる。

【0070】

また、電圧ホールド部が備えるピークホールド回路の時定数を短くしてもよい。例えば、ピークホールド回路の時定数は、長くても電源部 10 により印加される交流電圧の半周期程度に設定されてよい。例えば、放電が印加電圧のプラスあるいはマイナスのピーク近傍で生じる場合には、長時間の電圧ピーク値の保持は不要であり、前述の構成は、このような場合に有効である。

【0071】

また、電圧ホールド部が備えるピークホールド回路は、電源部 10 による印加電圧が逆極性になった時点で一度リセットされる構成としてもよい。このように構成することで、電圧のピークホールドのホールド時間がある程度長くして制御処理部 70 の処理に時間的余裕を持たせつつ、次の同極性の電圧のピーク値を適切に把握することが可能になる。

【0072】

また、制御処理部 70 は、電流計測部 20 から得られる電流値、電圧計測部 50 から得られる電圧値、検出された放電の検出回数、および、検出された放電の周波数のうちの少なくともいずれか 1 つに基づいて電圧調整部 90 を制御し、電源部 10 による印加電圧を調整してよい。これにより、制御処理部 70 は、例えばピークホールド部 30 で検出される放電電流を出来る限り一定にすることができる。電流計測部 20 を用いて得られる電流値は、詳細には、ピークホールド部 30 により得られたピークホールド値であってよい。電圧計測部 50 を用いて得られる電圧値は、詳細には、サンプルホールド部 60 により得られたサンプルホールド値であってよい。放電周波数は、所定単位時間あたりの放電回数である。

【0073】

制御処理部 70 は、例えば、ピークホールド部 30 又はサンプルホールド部 60 から取得された信号の最大値、平均値、および、最小値のうちの少なくとも 1 つに基づいて電圧調整部 90 を調整してよい。制御処理部 70 は、電流値の最大値、平均値、および、最小値のうちの少なくともいずれか 1 つに基づいて電圧調整部 90 を調整してよい。制御処理部 70 は、電圧値の最大値、平均値、および、最小値のうちの少なくともいずれか 1 つに基づいて電圧調整部 90 を調整してよい。

【0074】

< 2 . 第 2 実施形態 >

次に、第 2 実施形態のプラズマ処理装置について説明する。第 2 実施形態の説明に際しては、第 1 実施形態と重複する内容は、特に説明の必要がない場合にはその説明を省略する。

【0075】

(2 - 1 . プラズマ処理装置の概要)

図 7 は、本発明の第 2 実施形態に係るプラズマ処理装置 100 A の概略構成を示す図である。図 7 に示すように、第 2 実施形態のプラズマ処理装置 100 A は、異常検出部 110 を備える。異常検出部 110 は、異常を検出した場合に、当該異常を制御処理部 70 に知らせる。これらの点が第 1 実施形態と異なる。他の構成は第 1 実施形態と同様である。以下、第 1 実施形態との相違点に絞って説明を行う。

【0076】

(2 - 2 . 異常検出部について)

異常検出部 110 は、ピークホールド部 30 のホールド値と、異常検出閾値との比較により異常を検出する。異常検出閾値は、比較部 40 が比較に用いる所定の閾値より大きな値に設定される。なお、所定の閾値は、本実施形態においても、放電が起こったか否かの判定 (放電判定) を行うための値とされている。

【0077】

図 8 は、ピークホールド部 30 と異常検出部 110 との関係を示す図である。図 8 に示

すように、異常検出部 1 1 0 は、第 1 異常検出部 1 1 1 と、第 2 異常検出部 1 1 2 とを備える。本実施形態では、第 1 異常検出部 1 1 1 と第 2 異常検出部 1 1 2 とはいずれもコンパレータである。

【 0 0 7 8 】

第 1 異常検出部 1 1 1 は、第 1 ピークホールド回路 3 1 のピークホールド値と第 1 異常検出閾値とを比較する。第 1 異常検出閾値は、上述の異常検出閾値の一例である。図 9 は、第 1 異常検出閾値 A T H 1 について説明するための図である。図 9 に示すように、第 1 異常検出閾値 A T H 1 は、第 1 実施形態で示した第 1 閾値 T H 1 より大きな値に設定される。

【 0 0 7 9 】

図 9 において、符号 W F は、放電が正常に行われた場合における、第 1 ピークホールド回路 3 1 による電流のホールド波形である。図 9 に示すように、第 1 異常検出閾値 A T H 1 は、正常な放電が起こった場合には生じないような大きな放電電流が流れたことを検出できるように設定される。正常な放電で生じないような大きな放電電流は、例えば、電極部 1、2 が劣化した場合等に生じる。当該大きな放電電流を生じさせる放電は、例えばグロー放電の場合もあり得るし、例えばアーク放電の場合もあり得る。第 1 異常検出部 1 1 1 は、第 1 ピークホールド回路 3 1 のピークホールド値が第 1 異常検出閾値を超えた場合に、第 1 異常検出信号 A S 1 を制御処理部 7 0 に向けて出力する。

【 0 0 8 0 】

第 2 異常検出部 1 1 2 は、第 2 ピークホールド回路 3 2 のピークホールド値と第 2 異常検出閾値とを比較する。第 2 異常検出閾値は、上述の異常検出閾値の一例であり、第 2 閾値 T H 2 より大きな値に設定される。第 2 異常検出閾値は、正常な放電が起こった場合には生じないような大きな放電電流が流れたことを検出できるように設定される。本実施形態では、第 2 異常検出閾値は、第 1 異常検出閾値 A T H 1 と同じである。ただし、第 2 異常検出閾値は、第 1 異常検出閾値 A T H 1 と異なる値であってよい。第 2 異常検出部 1 1 2 は、第 2 ピークホールド回路 3 2 のピークホールド値が第 2 異常検出閾値を超えた場合に、第 2 異常検出信号 A S 2 を制御処理部 7 0 に向けて出力する。なお、第 1 異常検出閾値 A T H 1 および第 2 異常検出閾値 A T H 2 は、回路定数で規定されるものであっても、制御処理部 7 0 から可変に設定されるものであってもよい。更には図 3 と同様に、第 1 ピークホールド回路 3 1 および第 2 ピークホールド回路 3 2 には、極性信号 P S (+)、P S (-) によるリセットを行う構成が含まれても良い。

【 0 0 8 1 】

本実施形態のように異常検出部 1 1 0 が設けられることにより、第 1 電極部 1 と第 2 電極部 2 との間で生じた放電が正常な放電であるか、異常な放電であるかを判断することができる。

【 0 0 8 2 】

(2 - 3 . 制御処理部について)

第 2 実施形態の制御処理部 7 0 は、異常検出部 1 1 0 からピークホールド部 3 0 のホールド値が異常検出閾値を超えたことを知らされた場合に、交流電圧の印加を停止させる。

【 0 0 8 3 】

詳細には、制御処理部 7 0 は、第 1 異常検出部 1 1 1 から第 1 異常検出信号 A S 1 が入力された場合、および、第 2 異常検出部 1 1 2 から第 2 異常検出信号 A S 2 が入力された場合、電圧調整部 9 0 に指示して電源部 1 0 による交流電圧の印加を停止させる。これによれば、例えばアーク放電の様な予期しない過大電流の放電が継続することを防止し、回路や電極若しくは加工対象の部材の損傷を防ぐことができる。

【 0 0 8 4 】

なお、制御処理部 7 0 においては、放電判定用の閾値 (上述の第 1 閾値又は第 2 閾値) と、異常検出用閾値との間に中間閾値を設定して、ピークホールド部 3 0 から収集した電流値が中間閾値を超えるか否かを判定する構成としてもよい。このように構成することで、異常な放電にまでは到達していないが、放電状況に変化が生じたことを検出することが

10

20

30

40

50

できる。また、このような判定結果を蓄積して、プラズマ処理の処理条件、処理品質、処理精度等の管理に役立てることができる。

【 0 0 8 5 】

(2 - 4 . 変形例)

図 1 0 は、第 2 実施形態のプラズマ処理装置 1 0 0 A の変形例を示す図である。変形例のプラズマ処理装置 1 0 0 A A においては、異常検出部 1 1 0 は、ピークホールド部 3 0 ではなく、異常検出用ピークホールド部 1 2 0 から信号を入力される構成になっている。

【 0 0 8 6 】

異常検出用ピークホールド部 1 2 0 は、ピークホールド部 3 0 と並列に設けられる。異常検出用ピークホールド部 1 2 0 は、電流計測部 2 0 から入力される計測信号にしたがってピークホールドを行う。以下、異常検出用ピークホールド部 1 2 0 のピークホールド動作により得られるホールド値のことを異常検出用ホールド値と表現する。異常検出部 1 1 0 は、異常検出用ピークホールド部 1 2 0 における異常検出用ホールド値と、異常検出閾値との比較により異常を検出する。本変形例の構成でも、第 1 電極部 1 と第 2 電極部 2 との間で生じた放電が正常な放電であるか、異常な放電であるかを判断することができる。

【 0 0 8 7 】

図 1 1 は、異常検出用ピークホールド部 1 2 0 と、異常検出部 1 1 0 との関係を示す図である。異常検出部 1 1 0 の構成は、上述した実施形態と同様である。異常検出用ピークホールド部 1 2 0 は、第 1 異常検出用ピークホールド回路 1 2 1 と、第 2 異常検出用ピークホールド回路 1 2 2 とを備える。

【 0 0 8 8 】

第 1 異常検出用ピークホールド回路 1 2 1 と第 1 ピークホールド回路 3 1 とは概ね同様の構成である。また、第 2 異常検出用ピークホールド回路 1 2 2 と第 2 ピークホールド回路 3 2 とは概ね同様の構成である。ただし、異常検出用ピークホールド回路 1 2 1、1 2 2 は、以下の点で、ピークホールド回路 3 1、3 2 と異なる。

【 0 0 8 9 】

異常検出用ピークホールド回路 1 2 1、1 2 2 は、ピークホールド回路 3 1、3 2 よりも回路の増幅度（感度）が小さく設定されている。放電の異常が発生すると、正常な放電に比べて過大な電流が流れる。異常検出用ピークホールド回路 1 2 1、1 2 2 は、この過大な電流で回路が飽和することなく、過大な電流を的確に捕捉できるように、回路の増幅度が設定される。異常検出用ピークホールド回路 1 2 1、1 2 2 を、正常時の放電電流を検出するピークホールド回路 3 1、3 2 と分けて設けることにより、正常と異常との双方の放電を精度良く検出することができる。

【 0 0 9 0 】

第 1 異常検出部 1 1 1 が、第 1 異常検出用ピークホールド回路 1 2 1 における異常検出用ホールド値が第 1 異常検出閾値を超えたことを検出すると、第 1 異常検出信号 A S 1 が制御処理部 7 0 に向けて出力される。本実施形態では、制御処理部 7 0 は、第 1 異常検出信号 A S 1 が入力された場合に、信号線 S L 3 を介して第 1 異常検出用ピークホールド回路 1 2 1 から異常電流（ピークホールド値）を取得する。ただし、制御処理部 7 0 は、異常電流を取得しない構成としてもよい。第 2 異常検出部 1 1 2 が、第 2 異常検出用ピークホールド回路 1 2 2 における異常検出用ホールド値が第 2 異常検出閾値を超えたことを検出すると、第 2 異常検出信号 A S 2 が制御処理部 7 0 に向けて出力される。本実施形態では、制御処理部 7 0 は、第 2 異常検出信号 A S 2 が入力された場合に、信号線 S L 4 を介して第 2 異常検出用ピークホールド回路 1 2 2 から異常電流（ピークホールド値）を取得する。ただし、制御処理部 7 0 は、異常電流を取得しない構成としてもよい。

【 0 0 9 1 】

なお、異常が検出された場合に、例えば異常検出用ピークホールド回路 1 2 1、1 2 2 のリセットが行われない構成等として、異常発生時におけるピークホールド値が一定時間維持されることとしてもよい。これにより、制御処理部 7 0 等が異常事態を把握し易くすることができる。無論、図 3 の第 1 ピークホールド回路 3 1 および第 2 ピークホールド回

10

20

30

40

50

路 3 2 と同様に、交流電圧の極性変化に際して、第 1 異常検出用ピークホールド回路 1 2 1 および第 2 異常検出用ピークホールド回路 1 2 2 は、リセットを行う構成としても良い。これは、制御処理部 7 0 が異常事態即ち異常な（過大な電流の）放電の発生を素早く把握する能力を有している場合に適している。即ち交流電圧の複数回の極性変化に際して、異常な放電が連続発生した回数や発生確率に基いて放電の停止などの処理を行うなど、幾分複雑な条件判断を、制御処理部 7 0 に行わせる場合に適した構成となる。

【 0 0 9 2 】

< 3 . 第 3 実施形態 >

次に、第 3 実施形態のプラズマ処理装置について説明する。第 3 実施形態の説明に際しては、第 1 実施形態と重複する内容は、特に説明の必要がない場合にはその説明を省略する。

10

【 0 0 9 3 】

(3 - 1 . プラズマ処理装置の概要)

図 1 2 は、本発明の第 3 実施形態に係るプラズマ処理装置 1 0 0 B の概略構成を示す図である。図 1 2 に示すように、第 3 実施形態のプラズマ処理装置 1 0 0 B は、遅延部 1 3 0 を備える。この点が第 1 実施形態と異なる。他の構成は第 1 実施形態と同様である。以下、第 1 実施形態との相違点に絞って説明を行う。

【 0 0 9 4 】

(3 - 2 . 遅延部について)

図 1 2 に示すように、遅延部 1 3 0 は、電圧計測部 5 0 とサンプルホールド部 6 0 との間に配置される。すなわち、サンプルホールド部 6 0 は、電圧計測部 5 0 から遅延部 1 3 0 を介して電圧信号を得る。遅延部 1 3 0 は、電圧計測部 5 0 からサンプルホールド部 6 0 に入力される信号を遅延させる。なお、判別部 8 0 には、電圧計測部 5 0 から遅延部 1 3 0 を介することなく、計測信号が入力される。これにより、判別部 8 0 によるプラスとマイナスとの極性の判断が遅れることを防ぐことができる。印加電圧の極性が切り替わった直後に放電が生じた場合でも、ピークホールド部 3 0 のホールド値を利用した放電判定により、当該放電を適切に検出することができる。

20

【 0 0 9 5 】

本実施形態では、遅延部 1 3 0 はローパスフィルタである。これによれば、遅延部 1 3 0 を設けつつ、電圧計測部 5 0 から出力される信号に混在するノイズ成分を除去することができ、より正確な電圧のサンプルホールドを行うことができる。ローパスフィルタは、電源部 1 0 により印加される交流電圧の基本周波数の 1 0 倍以上の周波数を減衰させる特性とすることが好ましい。これにより、電源部 1 0 によって印加された電圧の波形が崩れることを抑制しつつ、不要なノイズ成分の削減を行うことができる。

30

【 0 0 9 6 】

図 1 3 は、遅延部 1 3 0 を設ける理由を説明するための図である。図 1 3 においては、便宜的に、プラズマ処理装置が遅延部 1 3 0 を備えていないこととしている。図 1 3 (a) は、電源部 1 0 により印加される交流電圧の波形を示す。図 1 3 (b) は、図 1 3 (a) に示す交流電圧が印加された場合における第 1 ピークホールド回路 3 1 により得られるプラス側ピークホールド波形を示す。図 1 3 (c) は、図 1 3 (a) に示す交流電圧が印加された場合における第 1 サンプルホールド回路 6 1 により得られるプラス側サンプルホールド波形を示す。なお、図 1 3 (a) ~ 図 1 3 (c) において、横軸は時間である。図 1 3 (b) に示す一点鎖線は、放電判定のために設定された第 1 閾値 T_{H1} である。

40

【 0 0 9 7 】

図 1 3 に示すように、回路構成などに起因して生じる遅延時間 ($D T 1$) のために、第 1 比較部 4 1 により第 1 ピークホールド回路 3 1 のホールド値が第 1 閾値 T_{H1} を超えたことが検出されるタイミング (時刻 $t 1$) と、第 1 サンプルホールド回路 6 1 がサンプルホールドを行うタイミング (時刻 $t 1 A$) とにずれが生じることがある。この場合、第 1 サンプルホールド回路 6 1 により得られる電圧値は、放電が生じたタイミング (時刻 $t 1$) における電圧値とずれ (Δ) を生じ、本来欲しい電圧データとは異なった値となる。

50

【 0 0 9 8 】

なお、本来欲しい電圧値（ホールド電圧値）は、図 1 3 に示す例では、電源部 1 0 によって印加される交流電圧の極性がマイナスからプラスになったタイミング（時刻 t_0 ）から時間が（ $t_1 - t_0$ ）経過した時点の電圧値である。しかし、遅延時間 DT_1 のために、（ $t_1 - t_0 + DT_1$ ）経過した時点の電圧値が得られることになっている。このような遅延の問題は、遅延部 1 3 0 が備えられない場合には、第 2 サンプルホールド回路 6 2 にも生じ得る。

【 0 0 9 9 】

図 1 4 は、第 3 実施形態の第 1 サンプルホールド回路 6 1 におけるサンプルホールドについて説明するための図である。図 1 4 (a) は、電源部 1 0 により印加される交流電圧の波形を示す。図 1 4 (b) は、電源部 1 0 により印加される交流電圧が遅延部 1 3 0 により遅延されて得られた交流電圧の波形を示す図である。なお、図 1 4 (a) および図 1 4 (b) において、横軸は時間である。

【 0 1 0 0 】

第 1 サンプルホールド回路 6 1 では、遅延部 1 3 0 の存在により、電源部 1 0 によって印加される交流電圧の極性がマイナスからプラスになるタイミングが時間 DT_2 ずれる。この結果、サンプルホールドが行われる時刻 $t_1 A$ においては、交流電圧の極性がマイナスからプラスに変わったタイミングから時間が（ $t_1 - t_0 + DT_1 - DT_2$ ）経過することとなる。本実施形態では、遅延部 1 3 0 の存在により遅れる時間 DT_2 は、遅延時間 DT_1 とほぼ同じとされている。このために、時刻 $t_1 A$ でサンプルホールドを行う第 1 サンプルホールド回路 6 1 によって得られるホールド電圧値は、交流電圧の極性がマイナスからプラスに変わったタイミングから時間が（ $t_1 - t_0$ ）経過した時点の電圧値になり、本来欲しい電圧値となる。なお、この点は、第 2 サンプルホールド回路 6 2 においても同様である。

【 0 1 0 1 】

以上の通り、本実施形態によれば、回路構成等が原因となって生じることがあるサンプルホールド部 6 0 のホールドのタイミングの遅れを、遅延部 1 3 0 により調整して正しいホールドタイミングとすることができる。

【 0 1 0 2 】

< 4 . 留意事項 >

本明細書中に開示されている種々の技術的特徴は、その技術的創作の主旨を逸脱しない範囲で種々の変更を加えることが可能である。また、本明細書中に示される複数の実施形態および変形例は可能な範囲で組み合わせられてよい。

【 0 1 0 3 】

以上において説明した比較部 4 0 および異常検出部 1 1 0 における閾値は、制御処理部 7 0 によって設定される構成としてもよい。

【 産業上の利用可能性 】

【 0 1 0 4 】

本発明は、ワークのプラズマ処理を行う装置に利用することができる。

【 符号の説明 】

【 0 1 0 5 】

- 1 . . . 第 1 電極部
- 2 . . . 第 2 電極部
- 1 0 . . . 電源部
- 2 0 . . . 電流計測部
- 3 0 . . . ピークホールド部
- 3 1 . . . 第 1 ピークホールド回路
- 3 1 a . . . 第 1 リセット部
- 3 2 . . . 第 2 ピークホールド回路
- 3 2 a . . . 第 2 リセット部

10

20

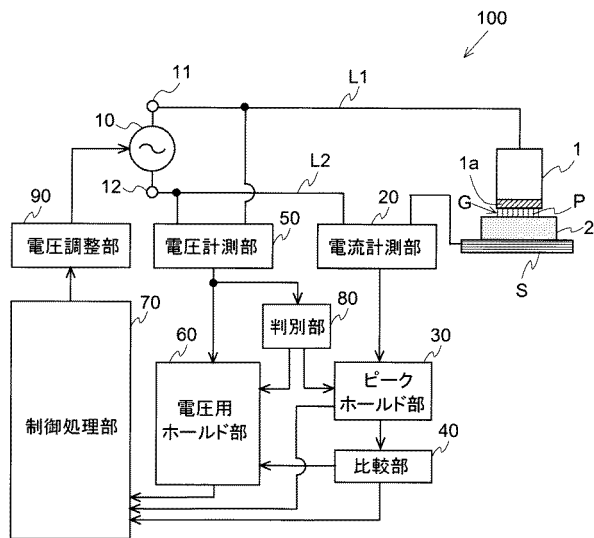
30

40

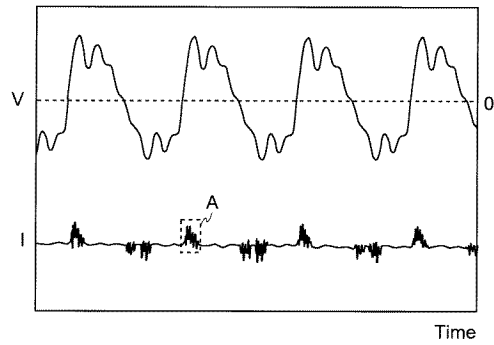
50

- 4 0 . . . 比較部
- 5 0 . . . 電圧計測部
- 6 0 . . . 電圧用ホールド部
- 6 1 . . . 第 1 サンプルホールド回路
- 6 2 . . . 第 2 サンプルホールド回路
- 7 0 . . . 制御処理部
- 1 1 0 . . . 異常検出部
- 1 3 0 . . . 遅延部

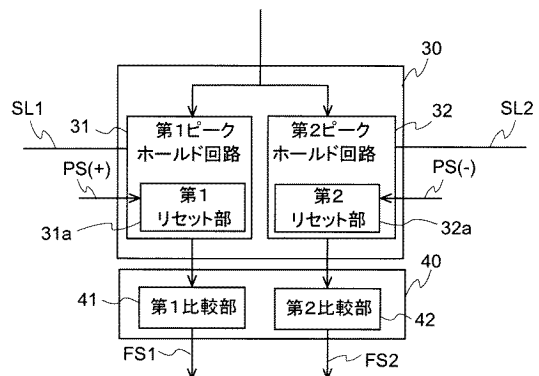
【 図 1 】



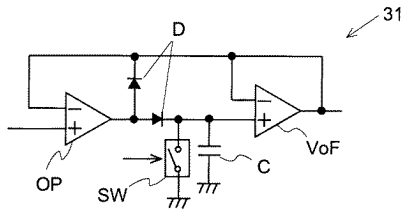
【 図 2 】



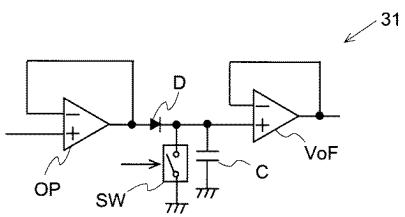
【 図 3 】



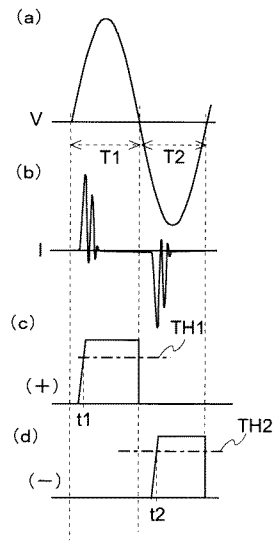
【図3A】



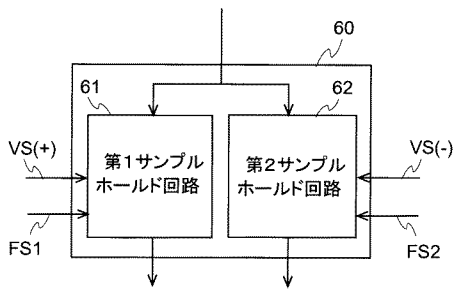
【図3B】



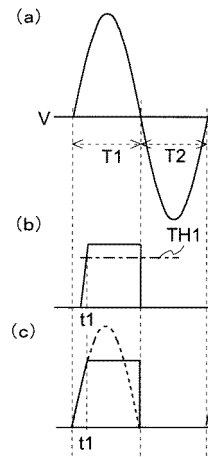
【図4】



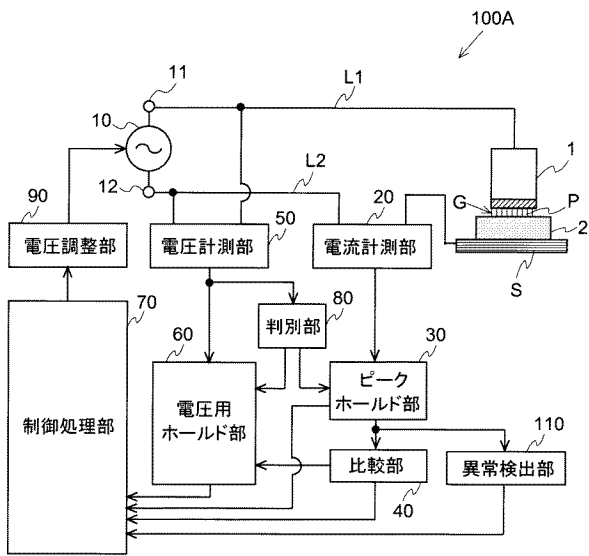
【図5】



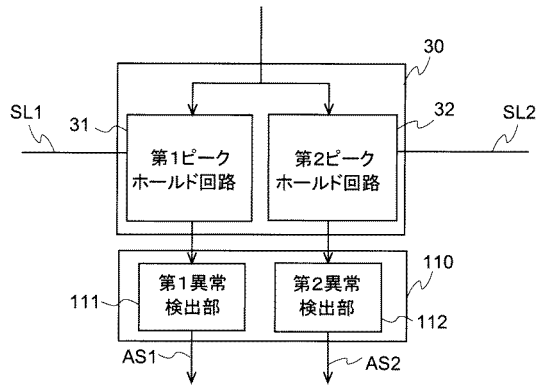
【図6】



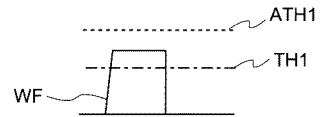
【図7】



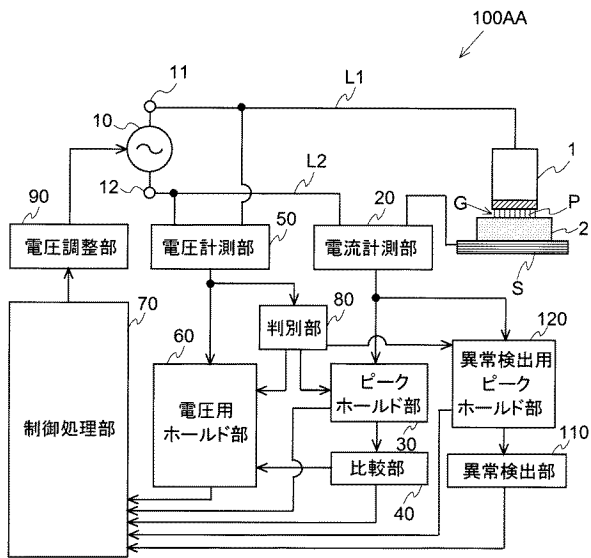
【図8】



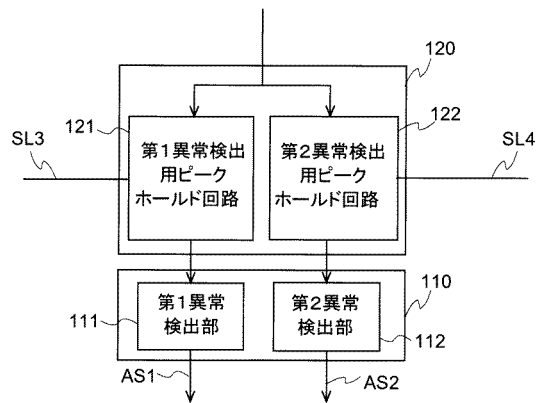
【図9】



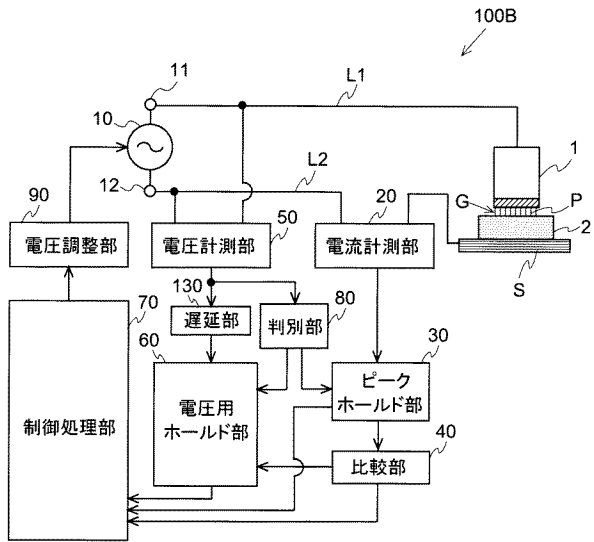
【図10】



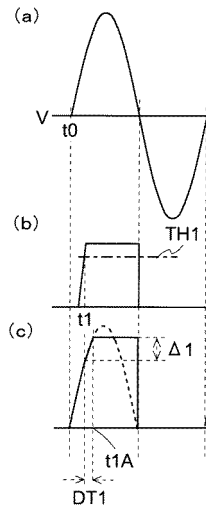
【図11】



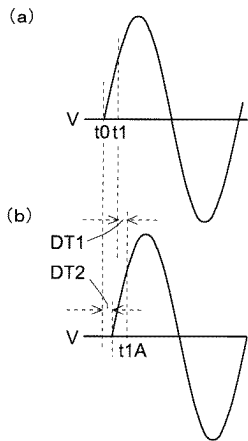
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



フロントページの続き

F ターム(参考) 2G084 AA03 AA05 AA07 BB06 BB21 BB33 CC03 CC08 CC19 CC33
CC34 DD15 DD22 FF02 GG04 GG06 GG07 HH07 HH21 HH22
HH32 HH33 HH52 HH57
4G075 AA05 AA24 AA30 AA61 AA65 BA05 CA47 DA02 DA03 DA04
EB41 EC21 FB02 FB04 FC15
4K030 FA01 HA16 KA30 KA39